

## ИЗБОРНОМ ВЕЋУ ЕЛЕКТРОНСКОГ ФАКУЛТЕТА У НИШУ

Одлуком Изборног већа Електронског факултета у Нишу од 15.02.2014. године именована је Комисија за писање извештаја о пријављеним кандидатима по конкурс у за избор једног асистента за ужу научну област Електроника у саставу:

1. Проф.др Милунка Дамњановић, редовни професор Електронског факултета у Нишу;
2. Проф.др Предраг Петковић, редовни професор Електротехничког факултета у Нишу.
3. Проф.др Милош Живанов, редовни професор Факултета техничких наука у Новом Саду

На основу увида у конкурсни материјал и начињене анализе, Комисија подноси следећи

### ИЗВЕШТАЈ

На конкурс објављен 29.01.2014. године у дневном листу "Народне новине" пријавио се један кандидат:

Мр Борисав Јовановић, асистент Електронског факултета у Нишу.

#### 1. Биографски подаци:

Мр Борисав Јовановић је рођен 03.09.1979. године у Нишу. Основну школу и Гимназију "Светозар Марковић" завршио је у Нишу. У току студија на Електронском факултету у Нишу, 2001. године, као један од најбољих студената генерације, добио је, награду Краљевске породице Карађорђевић. Дипломирао је 22.11.2002. године на смеру Електроника, са просечном оценом 9,77 (девет и 77/100) у току студија и оценом 10 (десет) на дипломском испиту. Дипломски рад "Дигитална кола за кореновање" награђен је као најбољи дипломски рад на Факултету у области Електронике. Последипломске студије уписао је 2003. године на Електронском факултету у Нишу, смер Електроника. Студије је завршио са просечном оценом десет. Магистарску тезу „Пројектовање DSP блока у колу специфичне намене“ одбранио 23.09.2005. године.

Маја 2003. године изабран је у звање асистент-приправник на Електронском факултету, на Катедри за електронику, где се и сада налази.

Говори енглески језик.

Мр Борисав Јовановић је аутор 43 научна рада и 4 техничка решења.

#### 2. Списак објављених радова:

a) P52 (M24) Радови објављени у часопису међународног значаја

07.03.2014

03/01-021/14-002

- 1) Jovanović B., Damjanović M., Litovski V.: *Square Root on Chip*, ETF Journal of Electrical Engineering, A Publication of the EE Department, University of Montenegro, Vol. 12, May, 2004
- 2) Damjanović, M., Petković, P., Jovanović, B.: *Integrated Power Meter IC Calibration*, Electronics, vol. 8, No.2, December, 2004, pp. 45-48
- 3) Jovanović B., Damjanović M., Pavlović M.: *12-channel PC-Based Electrocardiograph*, Electronics, University of Banja Luka, vol. 8, No.2, December, 2006, pp. 44-48
- 4) Stevanović, D., Petković, P., Jovanović, B.: *Modelling and Simulation of Power Consumption at Nonlinear Loads*, International Journal of Research and Reviews in Computer Science (IJRRCS)-Special Issue April, Science Academy Publisher United Kingdom, April, 2011, pp. 27-32, ISSN 2079-2557
- 5) Stevanović D., Jovanović B., Petković P., Litovski V.: *Korišćenje snage distorzije za identifikaciju izvora harmonijskog opterećenja na mreži*, Časopis Tehnika - Elektrotehnika, 6(2011), 1-1, 5-8

- 6) **Jovanovic B.**, Damnjanović M.; *The Decomposition of DSP's Control Logic Block for Power Reduction*, ELECTRONICS Journal; Elektrotehnički fakultet, Univerzitet u Banjoj Luci, Bosna i Hercegovina; VOL. 16, NO. 1; pp. 85-91; Godina: Jun 2012, ISSN број: 1450-5843;

**б) P54 (M33) Радови саопштени на скупу међународног значаја штампани у целини**

- 1) Damnjanović M., **Jovanović B.**, Sokolović M.: *Decimation Filters Design for an Integrated Power-Meter*, Proceedings of 24th Int. Conference Miel 2004, May 15-19, 2004, ISBN 0-7803-8166-1, vol. 2, pp. 601-604
- 2) **Jovanović B.**, Damnjanović M., Petković P.: *Digital Signal Processing for an Integrated Power Meter*, Proceedings of 49. Internationales Wissenschaftliches Kolloquium, Technische Universitat Ilmenau, September 27-30, 2004, ISBN 3-8322-2824, vol. 2, pp.190-195
- 3) **Jovanović B.**, Sokolović M., Savić M., Jevtić M., Petković P.: *Testing Set-up for Digital Part of the Power-Meter IC*, Electronics ET2004, September 22-24, 2004, Sozopol, Bulgaria, ISBN 954-438-446-4, pp. 19
- 4) **Jovanović B.**, Petković P., Damnjanović M.: *Serial Port Interface for Microcontroller Embedded into Integrated Power-Meter*, Electronics ET2007, September 19-21, 2007, Sozopol, Bulgaria, ISBN 1313-1842, Book 4, pp. 103-108
- 5) Jovanović B., Zerbe V.: *An Example of Hardware-In-The-Loop-Simulation using Mission Level Designer Simulation*, Proceedings of the Small Systems Simulation Symposium 2005, March 28-29, 2005, ISBN 86-85195-23-3, pp. 16-19
- 6) Damnjanović M., Petković P., **Jovanović B.**: *Integrated Power Meter IC Calibration*, Proceedings of the Small Systems Simulation Symposium 2005, March 28-29, 2005, ISBN 86-85195-23-3, pp. 59-62
- 7) **Jovanović, B.**, Zwolinski, M., Damnjanović, M.: *Low power digital design in Integrated Power Meter IC*, Proceedings of the Small Systems Simulation Symposium 2010, Niš, 12-14 February, 2010, pp. 49-55, ISBN 987-86-6125-006-4
- 8) **Jovanovic, B.**, Damnjanović, M., Stevanović, D: *The Decomposition of DSP's Control Logic Block*; Proceedings of the Small System Simulation Symposium 2012, Niš, Srbija, 12.-14.02. 2012, Elektronski fakultet, Univerzitet u Nišu; pp. 119-124; Godina: 2012; ISBN 978-86-6125-059-0
- 9) Stevanović, D., **Jovanović, B.**, Petković, P.; *Simulation of Utility Losses Caused by Nonlinear Loads at Power Grid*, Small System Simulation Symposium 2012, Niš, Srbija, 12.-14.02. 2012, Elektronski fakultet, Univerzitet u Nišu; pp. 155-160; Godina: 2012; ISBN 978-86-6125-059-0

**в) P65 (M63) Радови саопштени на скупу националног значаја штампани у целини**

- 1) **Jovanović B.**, Damnjanović M.: *Digital Systems for Square Root Computation*, Proceedings of XLVII Conference ETRAN 2003, ISBN 86-80509-45-0, June 08-13, 2003, vol. 1, pp. 68-71  
(Рад је награђен као најбољи рад у категорији младих истраживача у области Електронике.)
- 2) Dimitrijević M., **Jovanović B.**, Andjelković B., Savić M., Sokolović M.: *Experiences in Using CADENCE - The Industry Standard for Integrated Circuits*, Proceedings of XLVII Conference ETRAN 2003, ISBN 86-80509-45-0, June 08-13, 2003, Vol. 1, pp. 31-34
- 3) **Jovanović B.**, Damnjanović M.: *Digital System For Power Line Frequency Measurement*, Proceedings of XLVIII Conference ETRAN 2004, June 06-10, 2004, vol. 1, ISBN 86-80509-49-3, pp. 29-32

- 4) Jevtić M., **Jovanović B.**, Brankov S.: *The Design of the Integrated Power-Meter IC Control Unit*, Proceedings of XLVIII Conference ETRAN 2004, June 06-10, 2004, ISBN 86-80509-49-3, vol. 1, pp. 75-78 (in Serbian)
- 5) **Jovanović B.**, Jevtić M., Došić S., Sokolović M., Petković P.: *The Design of BIST logic Implemented in the Integrated Power-Meter IC DSP Block*, Proceedings of V Industrial Electronics Symposium INDEL 2004, ISBN 86-7122-014-1, November 11-13, 2004, pp 120-125 (in Serbian)
- 6) Damnjanović M., **Jovanović B.**: *Energy Calculation in Power Meter IC*, Proceedings of V Industrial Electronics Symposium INDEL 2004, November 11-13, 2004, ISBN 86-7122-014-1, pp. 126-131
- 7) **Jovanović B.**, Damnjanović M., Petković P.: *Design and Test Architecture of Integrated Power-Meter Digital Part*, Proceedings of XLIX Conference ETRAN 2005, June 05-10, 2005, ISBN 86-80509-53-1, Vol. 1, pp. 50-53
- 8) Živanov M., Slankamenac M., Teodorović P., **Jovanović B.**, Miličić D.: *Hardware-Software Student Competition 2005*, Proceedings of L Conference ETRAN 2006, June 06-09, 2006, Vol. 1, ISBN 86-80509-58-2, pp. 46-49
- 9) Damnjanović M., **Jovanović B.**: *Fast Adders in VLSI*, Proceedings of VI Industrial Electronics Symposium INDEL 2006, November 10-11, 2006, ISBN 99938-793-7-1, pp. 80-83
- 10) Damnjanović M., **Jovanović B.**: *PC-Based 12-channel Electrocardiograph for Resting and Exercise Test*, Proceedings of VI Industrial Electronics Symposium INDEL 2006, November 10-11, 2006, ISBN 99938-793-7-1, pp. 253-257  
(Nagrađen kao najbolji rad u sekciji.)
- 11) **Jovanović B.**, Nikolić M., Petković P., Damnjanović M.: *A New Testing Set-up for Integrated Power Meter*, Proceedings of LI konferencije ETRAN, Herceg Novi – Igalo, June 04-08, 2007, CD ISBN 978-86-80509-62-4, rad EL2.5
- 12) Marinković M., **Jovanović B.**, Petković P.: *Design for Testability of Decimation Filters in Solid-state Energy Meter*, Proceedings of LI Conference ETRAN, Herceg Novi - Igalo, June 04-08, 2007, CD ISBN 978-86-80509-62-4, rad EL2.4
- 13) **Jovanović, B.**, Damnjanović, M.: *Data-Acquisition Block In Integrated Power Meter*, Zbornik radova VII simpozijuma Industrijska Elektronika - INDEL 2008, Banja Luka, 06.11-08.11, 2008, pp.153-156, ISBN 978-99955-46-01-4
- 14) Mirković, D, **Jovanović, B.**, Petković, P.: *Analiza uticaja promene temperature na merenje energije integrisanim meračem potrošnje električne energije*, Zbornik radova VII simpozijuma Industrijska Elektronika - INDEL 2008, Banja Luka, 06.11-08.11, 2008, pp.148-152, ISBN 978-99955-46-01-4
- 15) **Jovanović, B.**, Damnjanović, M.: *Digital signal processing in 3-phase integrated power meter IC*, Zbornik radova LII konferencije ETRAN, Palić, 08.06-12.06., 2008, EL3.3-1-4, ISBN 978-86-80509-63-1
- 16) Mirković, D., **Jovanović, B.**: *Primena serijske I2C EEPROM memorije u sistemu sa integrisanim meračem potrošnje električne energije*, Zbornik radova LII konferencije ETRAN, Palić, 08.06-12.06., 2008, EL3.5-1-4, ISBN 978-86-80509-63-1
- 17) Stevanović, D., **Jovanović, B.**, Sokolović, M., Petković, P.: *Projektovanje RTC u integrisanom meraču potrošnje električne energije*, Zbornik radova LII konferencije ETRAN, Palić, 08.06-12.06., 2008, EL3.4-1-4, ISBN 978-86-80509-63-1
- 18) **Jovanović, B.**, Damnjanović, M., Petković, P.: *Low-power design of digital signal processing block for integrated power meter*, LIII Konferencija ETRAN, Vrnjačka Banja, 15.06-18.06., 2009, EL 2.1-1-4, ISBN 978-86-80509-64-8

- 19) Stevanović, D., Jovanović, B., Petković, P.: Logička verifikacija mikrokontrolera u integrisanom meraču potrošnje električne energije, LIII Konferencija ETRAN, Vrnjačka Banja, 15.06-18.06., 2009, EL 2.2-1-4, ISBN 978-86-80509-64-8
- 20) Stevanović, D., Jovanović, B., Petković, P.: *Identifikacija izvora harmonijskog zagađenja korišćenjem snage distorzije*, VIII Simposium on Industrial Electronics INDEL 2010, Banja Luka, 4-6 November, 2010, accepted for publication
- 21) Jovanović, B., Damnjanović, M.: *Low Power Microcontroller Design By using UPF*, VIII Simposium on Industrial Electronics INDEL 2010, Banja Luka, 4-6 November, 2010, accepted for publication
- 22) Jovanović, B., Damnjanović, M.: *Low power techniques for leakage power minimization*, Zbornik LIV Konferencije ETRAN, Donji Milanovac, 07.06.-11.06., 2010, EL3.4-1-4, ISBN 978-86-80509-65-5
- 23) Stevanović, D., Jovanović, B.: *Izračunavanje snage distorzije u integrisanom meraču potrošnje električne energije*, Zbornik LIV Konferencije ETRAN, Donji Milanovac, 07.06.-11.06., 2010, EL3.5-1-4, ISBN 978-86-80509-65-5
- 24) Dimitrijević, M., Jovanović, B.: *Određivanje THD faktora bazirano na integrisanim kolima Teradian 71M6533 i IMPEG*, Zbornik LV konferencije ETRAN, Banja Vrućica, Bosna i Hercegovina, 06.06.-09.06., 2011, EL 3.4, ISBN 978-86-80509-66-2
- 25) Jovanović, B., Damnjanović, M.: *Novel PC-based cardiac stress test system*, Zbornik LV konferencije ETRAN, Banja Vrućica, Bosna i Hercegovina, 06.06.-09.06., 2011, EL 2.4, ISBN 978-86-80509-66-2
- 26) Jovanović, B., Damnjanović, M.: *Energy efficiency of hard real-time systems based on standby sparing*, 56. Konferencija za ETRAN, Zlatibor, 11-14. juna 2012.; Izdavač: Društvo za ETRAN; Broj stranica: EL2.2 1-5, 2013; ISBN 978-86-80509-67-9
- 27) Petković, P., Jovanović, B., Stevanović, D.: *Energetska efikasnost i elektronika*; Energetska efikasnost ENEF 2013, Banja Luka, 22.-23.11.2013.; Elektrotehnički fakultet, Univerzitet u Banjoj Luci; Broj stranica: pp. B3.1-B3.8, 2013, ISBN: 978-99955-46-18-2;
- 28) Jovanović, B., Damnjanović M.: *Low Power Dual Processor Fault-Tolerant System*; Energetska efikasnost ENEF 2013, Banja Luka, 22.-23.11.2013.; Elektrotehnički fakultet, Univerzitet u Banjoj Luci, Bosna i Hercegovina; pp. B3.9-B3.12, 2013, ISBN: 978-99955-46-18-2

### g) P82 (M72) Odbrana magistarska teza

- 1) Jovanović, B.: *Projekovanje DSP bloka u kolu specifične namene*, Magistarska teza, Elektronski fakultet u Nišu, 23. Septembar, 2005.

### 3. Analiza radova

У раду а1) и в1) разматране су имплементације три алгоритма за израчунавање квадратног корена: Имплементације Newton-Raphson-овог, итеративног и алгоритма бинарног тражења комплетно су пројектоване, верификоване и поређене. Описани су сами алгоритми, реализације на чипу и њихово функционисање.

Радови а3) и в10) представљају приказ функције и реализације преносивог електрокардиографа заснованог на употреби лаптопа. Описана је реализација система који се састоји од лаптопа и спољашњег модула који се везује на лаптоп преко USB порта. Модул не захтева посебни напон напајања већ се напаја преко USB порта. Систем је већ у широкој употреби у многим

У раду б5) описан је систем са сензорима за ниво течности, пумпама и контролном јединицом који је пројектован као пример симулације хардвера у петљи у симулатору MLD (Missin Level Designer). За реализацију предложеног система, коришћена је симулација у више домена. Увођењем реалних сензора и актуатора у петљу, при симулацији се користе реални сигнали и уместо симулираних реалних услова, систем се проверава у стварним условима. Наиме, MLD програм који се изводи на РС рачунару, прима информацију са спољашњих сензора и преноси команде пумпама.

Остали радови односе се на истраживања у оквиру пројектовања интегрисаних кола специфичне намене. Разматрано је пројектовање, имплементација, реализација и тестирање интегрисаног мерача потрошње електричне енергије који мери и фреквенцију напона, рачуна ефективне вредности струје и напона, активну, реактивну и средњу снагу и фактор снаге. Разматрано је пројектовање блока за обраду свих дигиталних сигнала добијених конверзијом аналогних напонских и струјних улаза (радови б1), б2), в6), в7), в9)), контролне јединице (радови в4) и в7)) и кола за мерење фреквенције (рад в3)). С обзиром на величину и сложеност кола, посебна пажња је посвећена тестирању чипа. Поред уграђене тестабилности (радови в5) и в12)), развијена је и тестна околина која је описана у радовима б3) и в11). У радовима а2) и б6) описан је концепт калибрације, као и хардвер за калибрацију унутар чипа за мерење потрошње електричне енергије. Имплементација кола је верификована референтним пројектним алатом CADENCE (рад в2)). Успешност пројекта потврђена је тестирањем реализованог кола (рад в12)).

Најобимнију студију обраде дигиталних сигнала у пројектованом мерачу потрошње електричне енергије представља магистарска теза Борисава Јовановића (рад г1). У тези су комплетно описане све фазе развоја DSP блока, као и његова детаљна функција и структура. Описана су кола за аритметичке операције која су оптимизована са становишта потрошње (јер се коло напаја батеријом у случају нестанка мрежног напајања) и површине коју заузимају на чипу (јер се тако смањује цена производње). Детаљно је описана и структура контролне јединице која временски уређује активности обраде сигнала. Мереним вредностима параметара кола доказана је исправност кола.

У в15) описан је редизајнирани блок за процесирање дигиталних сигнала (DSP) које је део Интегрисаног мерача потрошње електричне енергије (IMPEG2). Анализа утицаја промене температуре на резултате мерења енергије колом IMPEG2 описана је у раду в13). Архитектура DSP-а заснована на *controller/datapath* подели има малу потрошњу енергије и мало заузеће површине чипа.

У в16) описана је основна функција серијске EEPROM меморије 24LC64 неопходне за функционисање IMPEG2. Применом VHDL језика за опис хардвера генерисан је опис понашања овог меморијског блока који је коришћен за потребе симулације мода програмирања микроконтролера уграђеног у IMPEG2.

У раду в17) изложено је решење сата реалног времена (RTC) који је уграђен у коло IMPEG2. Информација о реалном времену састоји се од следећих делова: броја секунди, минута, сати, дана у недељи, дана у месецу, броја месеца и године. RTC је могуће контролисати преко микроконтролера који је саставни део IMPEG2. Коло је реализовано у CMOS 0.35 $\mu$ m технологији коришћењем алата из Cadence пакета за пројектовање интегрисаних кола. Радови в18) и б7) детаљно разматрају DSP блок кола IMPEG2 са становишта потрошње снаге. Неколико техника коришћено је за смањење динамичке потрошње кола. Највише успеха имала је примена технике гејтовања такта; добијена уштеда у потрошњи кола је 27%. Са друге стране, *operand isolation* метод није дао очекивање резултате. Након кодирања стања коначног аутомата DSP блока по Грејевом коду, добијена је уштеда у потрошњи од 35%. Након декомпозиције стања коначног аутомата добијена је укупна уштеда у потрошњи је 42%. У раду в19) детаљно је објашњен поступак верификације микроконтролера 8051 који је уграђен у IMPEG2. Микроконтролер који је описан у VHDL језику побуђиван је различитим асемблерским програмима.

Технике за смањење статичке потрошње кола су презентоване у радовима в21) и в22). Нагласак је стављен на новије CMOS технологије стандардних ћелија у којима статичка потрошња представља значајан део укупне потрошње кола. Презентоване технике примењене су на блок 8051 микроконтролера који је део IMPEG2 чипа. Технике које су коришћене при минимизацији статичке потрошње су: коришћење више библиотека стандардних ћелија које имају различит ниво потрошње.

напајања код неактивних блокова. Уштеда у статичкој потрошњи пројектованог микроконтролера 8051 је 75%.

У радовима а4), в20) и в23) урађена је анализа утицаја нелинеарних потрошача на електроенергетски систем, као и могућност њихове идентификације. Приказано је хардверско решење кола за идентификацију нелинеарног потрошача на мрежи, које је саставни део IMPEG2. Пројектовано коло израчунава снагу дисторзије. Коло је реализовано у CMOS 0.35 $\mu$ m технологији.

У раду в24) представљен је метод за одређивање ТХД фактора коришћењем чипова Теридиан 71М6533 и ИМПЕГ, који је пројектован у ЛЕДА лабораторији. Прво су представљени теоријска основа и математички апарат, а после и конкретна реализација система. Пројектовано коло ИМПЕГ на бржи и ефикаснији начин рачуна ТХД од комерцијалног кола Теридиан 71М653. Детаљно је објашњен блок ИМПЕГ чипа који доприноси значајно бржем рачунању ТХД фактора.

У раду в25) описан је ЕКГ систем теста оптерећења. Систем се састоји од јединице за обраду ЕКГ сигнала и софтверске апликације која контролише цео поступак теста оптерећења. У раду су описана електронска кола за обраду ЕКГ сигнала, и најважније карактеристике софтвера.

У радовима в26) и в28) описане су *low-power* технике које су примењене у *hard real-time* микрорачунарским системима. Техника је заснована на Standby sparing методи. За валидацију технике развијен је мултипроцесорски систем који се састоји од два идентична језгра 8051 микроконтролера. Систем одржава толерантност на присуство грешака и има малу потрошњу.

Примена енергетски ефикасних уређаја наметнута је тежњом да се избалансира потрошња енергената са њиховом производњом. У том глобалном процесу електроника није изузетак. У раду в27) најпре је, дат приказ удела електронских уређаја на укупну потрошњу електричне енергије. Затим су описане технике за смањење потрошње у ЦМОС интегрисаним колима. Њихов ефекат илустрован је на примеру пројектовања микроконтролера. На крају је дат приказ утицаја енергетски ефикасних електронских уређаја на параметре електроенергетске мреже.

У радовима а5) и б9) дата је анализа утицаја нелинеарних потрошача на електроенергетски систем, као и могућност њихове идентификације. Приказано је хардверско решење кола за идентификацију нелинеарног потрошача на мрежи, који је саставно део ИМПЕГ чипа. Коло је реаклизовано у ЦМОС технологији.

Радови а6) и б9) разматрају архитектуру и аспекте пројектовања за малу потрошњу блока за дигитално процесирање сигнала који је део трофазног мерача потрошње електричне енергије. Коришћене технике које оптимизују блок контролне логике ДСП блока. Детаљно су описане операције које контролна јединица обавља, такође, дати су резултати оптимизације потрошње кола.

#### 4. Учесће у раду научно-истраживачких пројеката

Борисав Јовановић је активно учествовао у раду више домаћих и међународних пројеката:

- *Развој уређаја и система за мерење и управљање потрошњом електричне енергије у индустрији* - ИТ.1.01.0076.Б (МНТР),
- *Пројектовање, еко-пројектовање и тестирање електронских кола и система* - ИТ.1.02.0075.А (МНТР),
- *Пројектовање интегрисаних кола за мерење и заштиту података у систему контроле потрошње и наплате електричне енергије*, (МНТР)
- *ISSN, Academic Rebuilding of South-Eastern Europe* (DAAD),
- *SEE-GRID 2* (FP6 прејакат финансиран од стране Европске комисије).
- *SYSTEM ON CHIP DESIGN, Education and Culture Tempus Joint European Projects*

## 5. Наставно-педагошки рад кандидата

Борисав Јовановић је у току досадашњег рада на Електронском факултету у Нишу био ангажован у настави на предметима Електроника I, Електроника II, Објектно оријентисане технике пројектовања система, Пројектовање електронских система, Пројектовање VLSI, Медицинска електроника, Медицински електронски системи и Медицински интегрисани системи. Његовом преданошћу и несебичним залагањем у преношењу знања студентима релизовано је више лабораторијских система (информациони систем хотела, управљање наплатном рампом, контрола у аквапарку, ...) и лабораторијских медицинских уређаја: болнички аквизициони систем, ЕКГ монитор, холтер, SpO2 монитор.

Такође, током фебруара и марта 2013, био је ангажован на MCAST колеџу на Малти где је држао практичну наставу на енглеском језику из два предмета Advanced VHDL и Design with FPGA.

## 6. Закључак и предлог

### МИШЉЕЊЕ О ИСПУЊЕНОСТИ УСЛОВА ЗА ИЗБОР

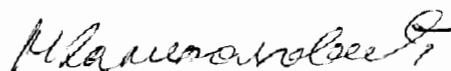
Комисија сматра да на основу до сада публикованих радова, активности на пројектима и наставно-педагошког рада, кандидат Мр Борисав Јовановић испуњава све услове предвиђене Законом о Високом образовању Републике Србије и Статутом Електронског факултета у Нишу за избор у звање асистент за ужу научну област Електроника, за које је конкурисао.

### ПРЕДЛОГ ЗА ИЗБОР

Борисав Јовановић је као асистент на Електронском факултету у Нишу, у свом досадашњем стручном, научном и наставном раду, остварио запажене резултате који га квалификују за избор у звање асистента. Зато Комисија са задовољством предлаже Изборном Већу Електронског факултета у Нишу да кандидата Мр Борисава Јовановића изабере у звање асистент за ужу научну област Електроника.

У Нишу, 03.03.2014.

Чланови комисије:



Проф.др Милунка Дамњановић  
редовни професор Електронског факултета у Нишу



Проф.др Предраг Петковић  
редовни професор Електронског факултета у Нишу



Проф.др Милош Живанов  
редовни професор Факултета техничких наука у Новом Саду