УНИВЕРЗИТЕТ У НИШУ
ЕЛЕКТРОНСКИ ФАКУЛТЕТ У НИШУ

Сандра З. Вељковић

Допринос анализи процеса одговорних за нестабилности MOS транзистора са дебелим оксидом гејта при различитим видовима напрезања

ДОКТОРСКА ДИСЕРТАЦИЈА

Текст ове докторске дисертације ставља се на увид јавности,
у складу са чланом 30., став 8. Закона о високом образовању
("Сл. гласник РС", бр. 76/2005, 100/2007 – аутентично тумачење, 97/2008, 44/2010,
93/2012, 89/2013 и 99/2014)

НАПОМЕНА О АУТОРСКИМ ПРАВИМА:
Овај текст сматра се рукописом и само се саопштава јавности (члан 7. Закона о ауторским и сродним правима, "Сл. гласник РС", бр. 104/2009, 99/2011 и 119/2012).

Ниједан део ове докторске дисертације не сме се користити ни у какве сврхе, осим за упознавање са њеним садржајем пре одбране дисертације.

Ниш, 2026.



UNIVERSITY OF NIŠ
FACULTY OF ELECTRONIC ENGINEERING IN NIŠ



Sandra Z. Veljković

Contribution to the Analysis of Processes Responsible for Instabilities in Thick Gate Oxide MOS Transistors under Various Stress Conditions

DOCTORAL DISSERTATION

Niš, 2026.

Подаци о докторској дисертацији

Ментор:	др Данијел Данковић, редовни професор, Универзитет у Нишу, Електронски факултет у Нишу
Наслов:	Допринос анализи процеса одговорних за нестабилности MOS транзистора са дебелим оксидом гејта при различитим видовима напрезања
Резиме:	Ова докторска дисертација бави се испитивањем нестабилности MOS транзистора са дебелим оксидом гејта, са фокусом на p-каналне VDMOS транзисторе снаге који су били излагани различитим видовима напрезања, као и на RADFET компоненте. Истраживање је усмерено на анализу механизама деградације изазваних напонско-температурним напрезањем, у условима статичког и импулсног режима рада, испитивање утицаја додатних фактора напрезања, као што су јонизујуће зрачење, термичко оджаривање и самозагревање компонената. Експериментални део обухвата систематско испитивање промене напона прага и других релевантних параметара у функцији времена напрезања, фреквенције и фактора испуне импулсног сигнала. Анализирани су и ефекти спонтаног опоравка и термичког оджаривања након различитих фаза статичког и импулсног NBT напрезања, као и утицај деградације на самозагревање транзистора. Добијени резултати могу да допринесу дубљем разумевању електрохемијских процеса и механизама нестабилности и омогућују исправну процену периода поузданог рада VDMOS транзистора снаге у нормалним радним условима. На основу експерименталних резултата предложен је модификовани SPICE компатибилни модел који обухвата ефекте NBT напрезања и самозагревања.
Научна област:	Електротехничко и рачунарско инжењерство
Научна дисциплина:	Микроелектроника и микросистеми
Кључне речи:	NBT напрезање, зрачење, електрохемијске реакције, поузданост, VDMOS транзистори, RADFET компоненте
УДК:	621.382.333.019.3 : 539.1.04 (043.3)
CERIF класификација:	T171 Микроелектроника
Тип лиценце Креативне заједнице:	CC BY-NC-ND

Data on Doctoral Dissertation

Doctoral Supervisor:	PhD Danijel Danković University of Niš, Faculty of Electronic Engineering
Title:	Contribution to the Analysis of Processes Responsible for Instabilities in Thick Gate Oxide MOS Transistors under Various Stress Conditions
Abstract:	This dissertation investigates the instabilities of MOS transistors with a thick gate oxide, with a particular focus on p-channel power VDMOS transistors that were subjected to various types of stress, as well as on RADFET components. The research is aimed at analyzing degradation mechanisms induced by bias-temperature stresses at elevated temperatures under both static and pulsed operating conditions, as well as examining the influence of additional stress factors such as ionizing irradiation, thermal annealing, and device self-heating. The experimental part includes a systematic investigation of the threshold voltage shift and other relevant parameters as a function of stress time, signal frequency, and duty cycle of the pulsed signal. The effects of spontaneous recovery and thermal annealing following different phases of static and pulsed NBT stress were also analyzed, together with the impact of degradation on transistor self-heating. The obtained results contribute to a deeper understanding of electrochemical processes and instability mechanisms and enable an accurate estimation of the operational lifetime of power VDMOS transistors under normal operating conditions. Based on experimental results, a modified SPICE compatible model incorporating the effects of NBT stress and self-heating has been proposed.
Scientific Field:	Electrical and Computer Engineering
Scientific Discipline:	Microelectronics and Microsystems
Key Words:	NBT stress, irradiation, electrochemical reactions, reliability, VDMOS transistors, RADFET components
UDC:	621.382.333.019.3 : 539.1.04 (043.3)
CERIF Classification:	T171 Microelectronics
Creative Commons License Type:	CC BY-NC-ND

Захвалница

Изради ове докторске дисертације допринео је велики научни тим коме сам се прикључила приликом уписа на докторске студије, тим који одликују вишедеценијско искуство, неуморан рад и изузетни научни резултати. Објављени научни резултати представљали су изванредну основу за даље усавршавање и развој истраживачких идеја, које су од почетка докторских студија до израде дисертације континуирано надограђиване.

Посебну захвалност дугујем свом ментору, др Данијелу Данковићу, редовном професору Електронског факултета у Нишу, на указаној прилици, континуираној подршци, мотивацији, као и на константном преношењу знања и усмеравању мог професионалног развоја. Од првих идеја и скица, преко реализације експеримената и бројних научних дискусија, увек сам добијала драгоцене савете и речи подстрека. Професоров вишегодишњи труд, посвећеност и истрајност представљају сталну мотивацију за даљи рад и усавршавање.

Велику захвалност упућујем и проф. др Горану Ристићу, који ме је укључио у реализацију пројекта ELICSIR, у оквиру ког сам имала прилику да се стручно усавршавам на Националном институту *Tyndall* у Републици Ирској. Такође сам учествовала у реализацији пројеката којим је професор руководио „*High-k Dielectric RADFET for Detection of RN Threats*“, у сарадњи са *Gunam* лабораторијом и Институтом *Tenmak* у Турској. Део резултата остварених у оквиру пројектних активности је приказан и анализиран у овој докторској дисертацији.

Посебну захвалност дугујем и проф. др Емилији Живановић на великој подршци, пажњи и посвећености, као и на бројним корисним саветима и идејама током извођења експеримената, али и на значајним дискусијама и анализама добијених резултата.

Изузетну захвалност изражавам и доц. др Војкану Давидовићу на драгоценим саветима током реализације експерименталног дела истраживања, на стручним и детаљним објашњењима, анализама резултата, као и на правовременој подршци и охрабрењу.

Такође, желим да се захвалим професорима и колегама са Катедре за микроелектронику са којима сам провела значајан део времена радећи на реализацији различитих експеримената, научних активности и догађаја. Посебно се захваљујем др Николи Митровићу, са којим је реализован највећи део експерименталног рада, на сарадњи, подршци и колегијалности. Такође, захваљујем се и доц. др Милошу Марјановићу на разумевању, као и на корисним дискусијама и анализама.

Захваљујем се др Дани Васиљевић Радовић, научном саветнику из Института за хемију, технологију и металургију, на корисним саветима и сугестијама током завршне фазе израде ове докторске дисертације.

На помоћи у експерименталном делу истраживања захвална сам и др Србољубу Станковићу из Института за нуклеарне науке „Винча“, где су изведени експерименти зрачења.

Током рада на докторској дисертацији значајно искуство стекла сам кроз учешће у бројним IEEE пројектима, као и у пројектима Aida4Edge и RESIST, у оквиру којих сам имала прилику да учествујем на семинарима и едукацијама, као и да посетим IHP институт у Немачкој, при чему су све ове активности значајно допринеле мом истраживачком развоју.

На крају, неизмерну захвалност дугујем својој породици и пријатељима, који су увек били уз мене, пружајући подршку, разумевање и охрабрење у свим фазама мог рада.

Хвала на стрпљењу и поверењу, и хвала што сте увек били ту.

Садржај

Списак слика xv

Списак табела xxv

Списак ознака, величина и скраћеница xxvii

1. Увод.....1

1.1. Литературни преглед.....10

1.2. Структура и садржај докторске дисертације.....15

2. Нестабилности MOS транзистора са дебелим оксидом гејта подвргнутих NBT напрезању.....17

2.1. Спроведене експерименталне процедуре при статичком NBT напрезању.....18

2.1.1. Коришћени узорци.....19

2.1.2. Коришћена лабораторијска опрема и поступак мерења.....21

2.1.3. Анализа резултата добијених при статичком NBT напрезању.....24

2.2. Спроведене експерименталне процедуре при импулсном NBT напрезању.....33

2.2.1. Коришћени узорци, лабораторијска опрема и поступак мерења.....34

2.2.2. Анализа резултата добијених при импулсном NBT напрезању.....40

2.2.3. Анализа комплексног импулсног NBT напрезања код p-каналног VDMOS транзистора снаге.....43

2.3. Спроведене експерименталне процедуре при оджаривању након статичког и импулсног NBT напрезања VDMOS транзистора снаге.....53

2.3.1. Коришћени узорци, лабораторијска опрема и поступак мерења..... 54

2.3.2. Анализа оджаривања компонената након статичког и импулсног NBT напрезања..... 57

2.4. Сукцесивно статичко и импулсно NBT напрезање p-каналног VDMOS транзистора снаге..... 62

2.4.1. Реверзибилна и нереверзибилна компонента ΔV_{T} током импулсног NBT напрезања..... 63

2.4.2. Утицај редоследа статичког и импулсног NBT напрезања..... 69

2.4.3. Утицај продуженог статичког NBT напрезања на накнадно импулсно NBT напрезање 73
2.4.4. Анализа одговорних механизама за уочене ефекте током NBT напрезања 74
2.5. Шематски приказ механизама одговорних за уочене ефекте током NBT напрезања 81
3. Нестабилности MOS транзистора са дебелим оксидом гејта подвргнутих зрачењу и NBT напрезању 86
3.1. Спроведене експерименталне процедуре при зрачењу компонената 87
3.1.1. Коришћени узорци и експериментална методологија 88
3.1.1.1. Лабораторијска опрема и поступак мерења VDMOS транзистора снаге током зрачења 88
3.1.1.2. Лабораторијска опрема и поступак мерења RADFET транзистора током зрачења 89
3.2. Анализа SMG технике коришћене у експериментима зрачења компонената 95
3.2.1. Експериментална поставка и резултати зрачења RADFET компонената ... 96
3.2.2. TCAD симулације RADFET структуре и одговарајуће анализе 98
3.3. Експерименти сукцесивног зрачења и NBT напрезања VDMOS транзистора снаге 101
3.3.1. Ефекти сукцесивног статичког NBT напрезања и зрачења VDMOS транзистора снаге 101
3.3.2. Ефекти сукцесивног статичког или импулсног NBT напрезања и зрачења VDMOS транзистора снаге 107
3.3.3. Анализа механизама одговорних за промене током сукцесивног NBT напрезања и зрачења VDMOS транзистора снаге 110
3.3.3.1. Механизми одговорни за промене густина наелектрисања у оксиду и површинских стања 114
3.3.3.1.1. Електрохемијске реакције доминантне током зрачења компонената 126
3.3.3.1.2. Електрохемијске реакције доминантне током NBT напрезања након зрачења 131
3.3.3.1.3. Електрохемијске реакције доминантне током оджаривања након сукцесивног NBT напрезања и зрачења 134
3.4. Додатна истраживања на MOS компонентама са дебелим оксидом гејта подвргнутим X-зрачењу 135
3.4.1. Спроведена експериментална процедура и коришћене компоненте 136
3.4.2. Анализа резултата испитиваних компонената са дебелим оксидом гејта ... 137
4. Утицај нормалних радних услова на перформансе MOS транзистора снаге са дебелим оксидом гејта 142
4.1. Утицај NBT напрезања на период поузданог рада компонената 142
4.2. Ефекти статичког NBT напрезања и оджаривања на различитим температурама 146

4.3. Динамичко NBT напрезање транзистора приликом употребе у нормалним радним условима 149

4.4. Испитивање ефеката самозагревања VDMOS транзистора снаге током нормалних радних услова 154

4.4.1. Мерење самозагревања компонената при нормалним радним условима 154

4.4.1.1. Коришћена лабораторијска опрема и поступак мерења самозагревања 155

4.4.1.2. Испитивање промене температуре узорака у зависности од њихових претходних напрезања 159

4.4.1.2.1. Анализа добијених резултата током процеса самозагревања VDMOS транзистора снаге 163

4.4.1.2.2. Анализа резултата самозагревања претходно озрачених компонената 168

4.4.1.3. Утицај температурног циклирања на самозагревање транзистора у нормалним радним условима 171

4.4.1.4. Анализа утицаја хладњака на термичку стабилност и самозагревање компонената 176

4.4.2. Моделирање ефеката самозагревања VDMOS транзистора снаге коришћењем модификованог SPICE модела 180

5. Закључак 187

Коришћена литература 193

Биографија аутора 214

Списак објављених научних радова 215

Списак слика

Слика 1.1: Број објављених (а) научних радова и (б) публикација, везаних за NBT ефекте. 2
Слика 1.2: Утицај поузданости на електронске системе. 3
Слика 1.3: Ефикасност коришћења компонената примењених у индустрији, војсци и свемирској технологији. 4
Слика 1.4: Брзина отказа у функцији радног века компоненте. 5
Слика 1.5: Натпраговске преносне I–V карактеристике p-каналног VDMOS транзистора снаге током позитивног HEF напрезања при $V_G = +65$ V. 8
Слика 1.6: Потпраговске преносне I–V карактеристике p-каналних VDMOS транзистора снаге током позитивног HEF напрезања при $V_G = +65$ V. 9
Слика 1.7: Промене напона прага VDMOS транзистора снаге током BT, HEF напрезања и зрачења. 9
Слика 1.8: Графички приказ заступљености најчешће анализираних тема у научним публикацијама које се тичу ефеката напрезања полупроводничких компонената. 13
Слика 2.1: Графичка илустрација услова напрезања при статичком NBT напрезању у спроведеним истраживањима. 19
Слика 2.2: Графичка илустрација структуре n-каналних и p-каналних VDMOS транзистора снаге коришћених у овом истраживању. 20
Слика 2.3: Експериментална поставка у лабораторији неопходна за реализацију NBT експеримената и аквизицију података. 21
Слика 2.4: Шематски приказ поставке апаратуре за статичко NBT напрезање: (1) извор једносмерног напона, (2) пратећа електроника и (3) лабораторијска температурна комора. 22
Слика 2.5: Шематски приказ поставке апаратуре за мерење I-V карактеристика: (1) рачунар са одговарајућим софтвером, (2) *Source Measure Unit* и (3) импровизован Фарадејев кавез са компонентом. 23
Слика 2.6: Изглед интерфејса програма за мерење струјно-напонских карактеристика. .. 24
Слика 2.7: Промена напона прага p-каналних VDMOS транзистора снаге приликом статичког NBT напрезања (три температуре, четири напона) 25
Слика 2.8: Промена покретљивости носилаца у односу на почетну покретљивост током статичког NBT напрезања p-каналних VDMOS транзистора снаге при различитим примењеним вредностима напона и температура. 25
Слика 2.9: Зависности промене ΔN_{ot} и ΔN_{it} током NBT напрезања p-каналних VDMOS транзистора снаге за (а) различите напоне напрезања при истој температури $T = 150$ °C и (б) различите температуре при истом напону напрезања $V_G = -40$ V. .. 26
Слика 2.10: Промена напона прага p-каналног VDMOS транзистора снаге изложеног NBT напрезању при различитим условима напрезања (2 температуре, 3 напона). 27
Слика 2.11: Промене преносних карактеристика n- и p-каналних VDMOS транзистора снаге услед NBT напрезања ($V_G = -40$ V, $T = 150$ °C). 28
Слика 2.12: Промене напона прага током статичког NBT и PBT напрезања n- и p-каналних VDMOS транзистора снаге. 28
Слика 2.13: Преносне струјно-напонске карактеристике током статичког NBT напрезања p-каналних VDMOS транзистора снаге, приказан (а) натпраговски и (б) потпраговски део. 29

Слика 2.14: Преносне струјно-напонске карактеристике током статичког NBT напрезања n-каналног транзистора, приказан (а) натпраговски и (б) потпраговски део. 30
Слика 2.15: Промена напона прага током статичког NBT напрезања p-каналних VDMOS транзистора снаге..... 30
Слика 2.16: Промене напона прага услед утицаја позитивног наелектрисања у оксиду гејта и површинских стања током статичког NBT напрезања p-каналних VDMOS транзистора снаге..... 31
Слика 2.17: Промена ΔV_T, ΔV_{ot} и ΔV_{it} код n-каналних VDMOS транзистора снаге током статичког NBT напрезања..... 31
Слика 2.18: Графичка илустрација услова при импулсном NBT напрезању p-каналних VDMOS транзистора снаге у спроведеним истраживањима. 34
Слика 2.19: Физички изглед коришћених компонената IRF9520 и IRF510..... 34
Слика 2.20: Шематски приказ поставке апаратуре за импулсно NBT напрезање: (1) осцилоскоп, (2) сигнал генератор, (3) пратећа електроника, (4) извор једносмерног напона и (5) лабораторијска температурна комора. 35
Слика 2.21: Електрична шема експерименталне поставке помоћу које се може реализовати импулсно NBT напрезање VDMOS транзистора снаге. 36
Слика 2.22: Апаратура неопходна за хлађење компонената до собне температуре и припрему за мерење преносних карактеристика (а) коришћење вентилатора, (б) коришћење хладњака и (в) провера T ручним термометром. 37
Слика 2.23: Илустрације (а) припреме I-V карактеристика и (б) изглед интерфејса скрипте написане у програму *Octave*. 37
Слика 2.24: Приказ преносних струјно-напонских карактеристика транзистора који нису напрезани, и који су напрезани 168 h у статичком и 168 h у импулсном NBT режиму, за (а) p-каналне и (б) n-каналне VDMOS транзисторе снаге. 38
Слика 2.25: Преносне струјно-напонске карактеристике током импулсног NBT напрезања p-каналних VDMOS транзистора снаге; (а) натпраговски и (б) потпраговски део..... 41
Слика 2.26: Преносне струјно-напонске карактеристике током импулсног NBT напрезања n-каналних VDMOS транзистора снаге; (а) натпраговски и (б) потпраговски део..... 41
Слика 2.27: Промена напона прага током статичког и импулсног NBT напрезања p-каналних VDMOS транзистора снаге. 42
Слика 2.28: Допринос наелектрисања у оксиду промени напона прага код p-каналних VDMOS транзистора снаге који су подвргнути статичком и импулсном NBT напрезању. 43
Слика 2.29: Допринос површинских стања промени напона прага код p-каналних VDMOS транзистора снаге који су подвргнути статичком и импулсном NBT напрезању. 43
Слика 2.30: Натпраговске и потпраговске I-V карактеристике измерене пре и након 36 сати импулсног NBT напрезања p-каналног VDMOS транзистора снаге. 44
Слика 2.31: Типичне излазне I-V карактеристике ненапрезаних и импулсно NBT напрезаних p-каналних VDMOS транзистора снаге..... 45
Слика 2.32: Промена напона прага током статичког и импулсног NBT напрезања ($f = 10$ kHz, $DTC = 50\%$) (а) при различитим напонима на гејту и константној температури од $T = 175$ °C и (б) на различитим температурама при истом напону на гејту од $V_G = -45$ V..... 46
Слика 2.33: Илустрација (а) примарног и (б) секундарног експеримента импулсног NBT напрезања, са варијацијама конкретних фаза напрезања за различите подгрупе компонената. 47

Слика 2.34: Промена напона прага у зависности од укупног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *on* фазе импулса (50 μs) и различитим вредностима трајања *off* фазе импулса. 49
Слика 2.35: Промена напона прага у зависности од ефективног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *on* фазе импулса (50 μs) и различитим вредностима трајања *off* фазе импулса. 49
Слика 2.36: Промена напона прага у зависности од ефективног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *off* фазе импулса (50 μs) и различитим вредностима трајања *on* фазе импулса. 50
Слика 2.37: Промене напона прага изазване импулсним NBT напрезањем, добијене у примарном и секундарном експерименту након ефективног времена напрезања од 30.000 секунди. Подаци су преузети са слике 2.35 (приказани црвеном бојом) и слике 2.36 (приказани плавом бојом)..... 51
Слика 2.38: Графички приказ облика сигнала који се доводи на гејт током (а) статичког и (б) импулсног NBT напрезања ($f = 10$ kHz, DTC = 50%), као и одговарајућих промена напона прага..... 51
Слика 2.39: Фотографије (а) лабораторијске температурне коморе и (б) VDMOS компонената током процеса оджаривања..... 54
Слика 2.40: Преносне струјно-напонске карактеристике током оджаривања p-каналних VDMOS транзистора снаге након статичког NBT напрезања: (а) натпраговски и (б) потпраговски део..... 55
Слика 2.41: Преносне струјно-напонске карактеристике током оджаривања n-каналних VDMOS транзистора снаге након статичког NBT напрезања: (а) натпраговски и (б) потпраговски део..... 55
Слика 2.42: Преносне струјно-напонске карактеристике током оджаривања p-каналних VDMOS транзистора снаге након импулсног NBT напрезања: (а) натпраговски и (б) потпраговски део..... 56
Слика 2.43: Преносне струјно-напонске карактеристике током оджаривања n-каналних VDMOS транзистора снаге након импулсног NBT напрезања: (а) натпраговски и (б) потпраговски део..... 56
Слика 2.44: Промена напона прага p-каналних VDMOS транзистора снаге током статичког и импулсног NBT напрезања и каснијег оджаривања..... 57
Слика 2.45: Тренд одговарајућих доприноса (а) наелектрисања у оксиду и (б) површинских стања промени напона прага код p-каналних VDMOS транзистора снаге, током статичког и импулсног NBT напрезања и каснијег оджаривања. 58
Слика 2.46: Промена напона прага n-каналних VDMOS транзистора снаге током статичког NBT напрезања, као и одговарајућих доприноса наелектрисања у оксиду и површинских стања промени напона прага..... 58
Слика 2.47: Промена ΔV_{T} p-каналних VDMOS транзистора снаге током статичког NBT напрезања (168 h) и накнадног оджаривања (168 h) при различитим поларизацијама ($V_G = -10$ V, 0 V и +10 V) на $T = 150$ °C..... 59
Слика 2.48: Промена (а) ΔV_{ot} и (б) ΔV_{it} код p-каналних VDMOS транзистора снаге током статичког NBT напрезања (168 h) и накнадног оджаривања (168 h) при различитим поларизацијама ($V_G = -10$ V, 0 V и +10 V) на $T = 150$ °C..... 60
Слика 2.49: Промене ΔV_{T} током свих корака статичког NBT напрезања и оджаривања при позитивној поларизацији (а) p-каналних и (б) n-каналних VDMOS транзистора снаге. 61

Слика 2.50: Промена (а) ΔN_{ot} и (б) ΔN_{it} код p-каналних VDMOS транзистора снаге током комплетног експеримента статичког NBT напрезања и оджаривања при позитивној поларизацији. 62
Слика 2.51: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 8$ kHz. 64
Слика 2.52: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 10$ kHz. 64
Слика 2.53: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 18{,}82$ kHz. 64
Слика 2.54: Зависност фреквенције од фактора испуне сигнала у оквиру експеримента импулсног NBT напрезања. На графику је јасно дефинисана гранична линија (при којима је $t_{\mathrm{off}} = 25$ μs) која раздваја област у којој је укупна промена напона прага последица заједничког доприноса реверзибилне и нереверзибилне компоненте од области у којој доминира искључиво нереверзибилна компонента. Такође су означене конкретне комбинације фреквенције и фактора испуне при којима је реализован део експерименталних мерења. 66
Слика 2.55: Варијације параметра n током статичког и импулсног NBT напрезања. 66
Слика 2.56: Криве деградације услед импулсног NBT напрезања (нормализоване на статичко NBT напрезање) у зависности од фактора испуне импулса. На графику је означена област у којој доминирају реверзибилна и нереверзибилна компонента деградације. 67
Слика 2.57: Графички приказ зависности деградације V_{T} услед импулсног NBT напрезања (нормализоване на статичко NBT напрезање) од фактора испуне импулса и фреквенције. 68
Слика 2.58: Промена V_{T} до које доводи импулсно NBT напрезање, нормализована на промену при статичком NBT напрезању, у зависности од фреквенције. 68
Слика 2.59: Преносне I-V карактеристике током NBT напрезања из група (а) D6 и (б) D9 (табела 2.6). 70
Слика 2.60: Промене напона прага током NBT напрезања за различите групе компонената, класификоване у табели 2.6. Слика (а) даје поређење ΔV_{T} за компоненте из I, II и III дела експеримента, а слика (б) поређење ΔV_{T} за компоненте из I, II и IV деле експеримента. 70
Слика 2.61: Промене напона прага током статичког и статичког након импулсног NBT напрезања, са истакнутим појединачним вредностима параметра n. 72
Слика 2.62: Вредности параметра n током статичког и статичког након импулсног NBT напрезања. 73
Слика 2.63: Промене напона прага код p-каналних VDMOS транзистора снаге излаганих статичком NBT напрезању у трајању од 24 h, а затим импулсном NBT напрезању у трајању од 12 h. 74
Слика 2.64: Графички приказ NBTI ефеката код компонената изложених комбинованом напрезању (најпре статичком, а затим импулсном) 77
Слика 2.65: Криве деградације услед импулсног NBT напрезања (нормализоване на статичко напрезање) у зависности од фактора испуне импулса. 78
Слика 2.66: Приказ честица које се налазе на шематским илустрацијама. 81
Слика 2.67: Шематски приказ захватања шупљина у оксиду, (а) стандардан и (б) увеличан приказ. 81
Слика 2.68: Шематски приказ формирања позитивног наелектрисања у оксиду, (а) стандардан и (б) увеличан приказ. 82

Слика 2.69: Шематски приказ дисоцијације ослабљених *Si-H* веза и формирања површинских стања, као и ослобађање атома водоника, (а) стандардан и (б) увеличан приказ. 82
Слика 2.70: Шематски приказ дисоцијације ослабљених *Si-H* веза и формирања површинских стања, као и молекула водоника, (а) стандардан и (б) увеличан приказ. 83
Слика 2.71: Шематски приказ формирања јона водоника у оксиду. 83
Слика 2.72: Шематски приказ додатног формирања позитивног наелектрисања у оксиду, (а) стандардан и (б) увеличан приказ. 84
Слика 2.73: Шематски приказ трансформисања позитивног наелектрисање у оксиду у површинска стања. 85
Слика 3.1: Илустрација експерименталне поставке за испитивање зрачења: (а) извор зрачења и (б) зрачени VDMOS транзистор снаге. 89
Слика 3.2: Принципијелна структура RADFET транзистора. 90
Слика 3.3: (а) *Layout* чипа који се користи за реализацију RADFET компоненте, (б) RADFET компоненте у кућиштима које су коришћене за карактеризацију. 90
Слика 3.4: Слика *test fixture* система за карактеризацију компонената. 91
Слика 3.5: Апаратура коришћена за аутоматизовано мерење струјно-напонске карактеристике током зрачења [217]. 91
Слика 3.6: Шематски приказ процеса производње RADFET структуре са *high-k* диелектриком. 92
Слика 3.7: (а) Попречни пресек MOSFET структуре са *high-k* диелектриком, (б) распоред контаката сензора за зрачење. 92
Слика 3.8: (а) Блок шема мерног система, (б) изглед мерне поставке у лабораторији Института „*Tenmak*“. 92
Слика 3.9: (а) Блок дијаграм поставке система са извором зрачења, (б) експериментална поставка у лабораторији Института „*Tenmak*“. 93
Слика 3.10: Промена напона прага код *high-k* RADFET структуре са дозом зрачења до 100 Gy при различитим брзинама доза. 94
Слика 3.11: Упоредни приказ промена напона прага за три типа анализираних компонената озрачених до 100 Gy. 94
Слика 3.12: Шематски приказ експерименталне поставке коришћене за процедуру зрачења и аквизицију података [217]. 96
Слика 3.13: Промена напона прага RADFET компонената током процеса зрачења применом X-зрака до укупне апсорбоване дозе од 160 Gy. 97
Слика 3.14: (а) Допринос промене густине наелектрисања у оксиду ΔN_{ot} одговарајућој промени напона прага ΔV_{ot} и (б) допринос промене густине површинских стања ΔN_{it} одговарајућој промени напона прага ΔV_{it} код анализираних RADFET компонената. 97
Слика 3.15: TCAD симулација RADFET структуре са $t_{\mathrm{ox}} = 400$ nm. 98
Слика 3.16: (а) Натпраговске и (б) потпраговске карактеристике симулиране RADFET структуре. 99
Слика 3.17: Проценат одступања у одређивању густине наелектрисања применом SMG технике у поређењу са TCAD симулацијама, као функција концентрације допирања у каналу. Приказане промене су за случај када су у симулираној структури RADFET-а, са дебљином оксида $t_{\mathrm{ox}} = 400$ nm, укључена (а) само површинска стања и (б) само наелектрисања у оксиду. 100
Слика 3.18: Проценат одступања израчунате вредности наелектрисања применом SMG технике у поређењу са TCAD симулацијама, у функцији концентрације допирања у каналу, приказан је за случајеве (а) површинских стања и (б) наелектрисања у оксиду,

при чему су разматране три различите расподеле наелектрисања у симулираној структури са дебљином оксида од 400 nm. 100
Слика 3.19: Шематски приказ експерименталних услова током зрачења, статичког NBT напрезања и оджаривања. 102
Слика 3.20: Шематски приказ експерименталних услова током статичког NBT напрезања, зрачења и оджаривања. 102
Слика 3.21: Преносне *I-V* карактеристике након сваке секвенце у току експерименталне процедуре (а) NBT напрезање + зрачење + оджаривање и (б) зрачење + NBT напрезање + оджаривање. 103
Слика 3.22: Промена напона прага p-каналних VDMOS транзистора снаге током (а) статичког NBT напрезања праћеног (в) зрачењем и (д) оджаривањем, као и током (б) и (г) спонтаног опоравка, који је уследио и након NBT напрезања и након зрачења. 104
Слика 3.23: Промена напона прага p-каналних VDMOS транзистора снаге током (а) зрачења праћеног (в) NBT напрезањем и (д) оджаривањем, као и током (б) и (г) спонтаног опоравка, који је уследио и након NBT напрезања и након зрачења. 105
Слика 3.24: Резултати (а) промене напона прага током NBT напрезања након зрачења без примењеног напона на гејту за четири апсорбоване дозе и (б) процена периода поузданог рада за произвољну вредност апсорбоване дозе. 107
Слика 3.25: Шематски приказ услова додатног експеримента приликом (а) зрачења компонената, као и (б) сукцесивног излагање статичком или импулсном NBT напрезању. 108
Слика 3.26: Промена напона прага током (а) зрачења и сукцесивног (б) статичког NBT напрезања. 108
Слика 3.27: Промена напона прага током (а) зрачења и сукцесивног (б) импулсног NBT напрезања. 109
Слика 3.28: Промена напона прага изазвана (а) зрачењем до 90 Gy (без и са поларизацијом напона на гејту) и (б) статичким и импулсним NBT напрезањем. 109
Слика 3.29: Промена напона прага изазвана (а) зрачењем до 30 Gy (без и са поларизацијом напона на гејту) и (б) статичким и импулсним NBT напрезањем. 110
Слика 3.30: Шематски приказ два доприноса: повећању и смањењу промене напона прага који настају приликом статичког NBT напрезања као последица механизама активације електрохемијских реакција током зрачења и процеса опоравка. 111
Слика 3.31: Промене преносних *I-V* карактеристика компонената изазване статичким NBT напрезањем, након чега је уследило зрачење при напону на гејту од –10 V (а) до 30 Gy и (б) до 120 Gy, као и преносне карактеристике након спонтаног опоравка који је уследио после оба напрезања. 112
Слика 3.32: Промене преносних *I-V* карактеристика компонената изазване зрачењем при напону на гејту од –10 V (а) до 30 Gy и (б) до 120 Gy, након чега је примењено статичко NBT напрезање, као и преносне карактеристике након спонтаног опоравка који је уследио после оба напрезања. 112
Слика 3.33: Потпраговске преносне карактеристике ненапрезаних, озрачених (са примењеном поларизацијом на гејту) и компонената изложених NBT напрезању у трајању од 168 h, применом (а) статичког и (б) импулсног напрезања. 114
Слика 3.34: Покретљивост p-каналних VDMOS транзистора снаге током издвојених експеримената зрачења и статичког NBT напрезања. 114
Слика 3.35: Допринос наелектрисања у оксиду промени напона прага током: (а) зрачења (без и са напоном на гејту), (в) статичког NBT напрезања, (д) оджаривања, као и током

(б) и (г) спонтаног опоравка, који је уследио и након зрачења и након NBT напрезања. 115
Слика 3.36: Допринос површинских стања промени напона прага током: (а) зрачења (без и са напоном на гејту), (в) статичког NBT напрезања, (д) оджаривања, као и током (б) и (г) спонтаног опоравка, који је уследио и након зрачења и након NBT напрезања. 116
Слика 3.37: Упоредни приказ понашања промене напона прага током NBT напрезања за испитиване VDMOS транзисторе снаге..... 117
Слика 3.38: Доприноси наелектрисања у оксиду и површинских стања промени напона прага, измерени током: (а) озрачивања без и са поларизацијом гејта и (б) импулсног NBT напрезања. 118
Слика 3.39: Промена напона прага и доприноси наелектрисања у оксиду и површинских стања током: (а) зрачења (без и са поларизацијом гејта) и (б) статичког NBT напрезања. 119
Слика 3.40: Промена напона прага, допринос наелектрисања у оксиду и површинских стања током: (а) зрачења (без и са поларизацијом на гејту) и (б) импулсног NBT напрезања. 120
Слика 3.41: Доприноси наелектрисања у оксиду и површинских стања промени напона прага током: (а) зрачења (без и са поларизацијом напона на гејту) и (б) статичког NBT напрезања. 121
Слика 3.42: Релативни допринос наелектрисања у оксиду и површинских стања промени напона прага током: (а) зрачења (без и са поларизацијом гејта) и (б) импулсног NBT напрезања. 122
Слика 3.43: Промена напона прага, допринос наелектрисања у оксиду и површинских стања током: (а) статичког NBT напрезања до 168 h и (б) зрачења (са негативним напоном на гејту). 124
Слика 3.44: Доприноси наелектрисања у оксиду и површинских стања промени напона прага током: (а) статичког NBT напрезања и (б) зрачења без поларизације и при негативној поларизацији гејта. 124
Слика 3.45: Деловање γ-фотона (енергије $h\nu$) на регуларне *Si–O–Si* везе и ослабљене *Si–H* везе у оксиду. 127
Слика 3.46: Формирање парова електрон-шупљина, напуштање оксида и захватање шупљина на дефектима. 128
Слика 3.47: Промене доприноса наелектрисања у оксиду гејта и површинских стања промени напона прага током (а) зрачења до 90 Gy при примењеној негативној поларизацији гејта и без поларизације и (б) сукцесивног статичког и импулсног NBT напрезања. 132
Слика 3.48: Слика узорака који су коришћени у експерименту X-зрачења. 136
Слика 3.49: Коришћена апаратура током зрачења компонената, применом X-зрачења.. 137
Слика 3.50: Промене напона прага истраживаних компонената током X-зрачења и оджаривања..... 138
Слика 3.51: Промена густине наелектрисања у оксиду код истраживаних компонената током X-зрачења и оджаривања. 138
Слика 3.52: Промена површинских стања код истраживаних компонената током X-зрачења и оджаривања..... 139
Слика 3.53: Графичка илустрација елемената који се користе за израчунавање параметра фединг. 139
Слика 3.54: Тренд фединга код истраживаних компонената током X-зрачења и оджаривања..... 140

Слика 4.1: Пример дијаграма за одређивање периода поузданог рада за p-каналне VDMOS транзисторе снаге излагане импулсном NBT напрезању. 143
Слика 4.2: Лабораторијска поставка апаратуре коришћене током оджаривања компонената на негативним температурама у клима комори. 147
Слика 4.3: Промена напона прага током (а) NBT напрезања и (б) опоравка при различитим температурама. 148
Слика 4.4: Илустрација пораста енергије носилаца са порастом температуре приликом процеса оджаривања. 148
Слика 4.5: Шематски приказ експерименталних услова усклађених са нормалним радним условима VDMOS транзистора снаге. 149
Слика 4.6: Промене напона прага током примењеног статичког и импулсног NBT напрезања са поларизацијом од –45 V и –50 V, за неозрачене и претходно озрачене компоненте. 150
Слика 4.7: Допринос (а) наелектрисања у оксиду и (б) површинских стања, промени напона прага изазваној импулсним NBT напрезањем примењеним на неозрачене компоненте. 151
Слика 4.8: Допринос (а) наелектрисања у оксиду и (б) површинских стања промени напона прага изазваној импулсним NBT напрезањем примењеним на неозрачене и претходно озрачене компоненте. 151
Слика 4.9: Мерна поставка коришћена за карактеризацију CMOS инвертора, (а) електрична шема и (б) фотографија током мерења у лабораторијским условима: (1) лабораторијски извор напајања, (2) сигнал генератор, (3) дигитални осцилоскоп, (4) CMOS инвертор реализован употребом IRF9520 и IRF510. 152
Слика 4.10: Експериментална поставка за карактеризацију CMOS инвертора са назначеним улазним и излазним сигналима. 153
Слика 4.11: Преносне карактеристике CMOS инвертора реализованог употребом p-каналног VDMOS транзистора снаге IRF9520 изложеног NBT напрезању и ненапрезаног n-каналног VDMOS транзистора снаге IRF510. 153
Слика 4.12: Промена напона прага у функцији температуре (од –40 °C до 180 °C) за p-каналне и n-каналне VDMOS транзисторе снаге. 154
Слика 4.13: Експериментална поставка лабораторијске опреме током испитивања самозагревања компонената. 155
Слика 4.14: Шематски приказ апаратуре која је коришћена за реализацију експеримената самозагревања код VDMOS транзистора снаге који су имали улогу прекидача у колу за контролу рада мотора. 156
Слика 4.15: Управљачки сигнали који су примењивани на гејт p-каналног VDMOS транзистора са вредностима t_{rise} и t_{fall} од (а) 5 ns, (б) 100 ms и (в) 250 ms. 156
Слика 4.16: Слика корисничког интерфејса софтвера *Flir Thermal Studio* који је коришћен за мерење ефеката самозагревања. 157
Слика 4.17: Пресек две полућелије p-каналног VDMOS транзистора снаге када је а) $V_{\mathrm{G}} < V_T$; б) $V_{\mathrm{G}} > V_T$. 158
Слика 4.18: Примери термограма генерисаних инфрацрвеном камером током експеримената самозагревања p-каналних VDMOS транзистора снаге. 158
Слика 4.19: Преносне карактеристике импулсно NBT напрезаних p-каналних VDMOS транзистора снаге са приказаним фазама претходних напрезања и њиховим утицајем на *I-V* карактеристике. 159
Слика 4.20: Промене температуре (а) p-каналних и (б) n-каналних VDMOS транзистора снаге при различитим струјама дрејна током самозагревања и хлађења, за ненапрезане компоненте и компоненте изложене NBT напрезању (импулсном и статичком). 161

Слика 4.21: Промене температуре при самозагревању и хлађењу транзистора снаге подвргнутих различитим сигналима на гејту и различитим условима претходног напрезања (а) p-каналног транзистора снаге при струји дрејна од 1,5 A и (б) n-каналног при струји дрејна од 2 A. 161
Слика 4.22: Промена температуре у функцији промена напона прага код ненапрезаних, и импулсно и статички NBT напрезаних p-каналних VDMOS транзистора снаге када раде при струјама дрејна од 0,5 A, 1 A, 1,5 A и 2 A. 162
Слика 4.23: (а) Модел еквивалентне отпорности p-каналног VDMOS транзистора снаге и (б) илустрација отпорности које се налазе унутар TO-220 кућишта. 164
Слика 4.24: Утицај претходног напрезања на температуру самозагревања p-каналних VDMOS транзистора снаге. 165
Слика 4.25: Промене температуре при самозагревању и хлађењу неозрачених и претходно озрачених p-каналних VDMOS транзистора снаге. 168
Слика 4.26: Промене температуре p-каналних VDMOS транзистора снаге, озрачених до (а) 30 Gy без напона на гејту, као и до (б) 60 Gy при напону на гејту од –10 V. 169
Слика 4.27: Промене температуре p-каналних VDMOS транзистора снаге, озрачених до 120 Gy, при напону на гејту од –10 V, са накнадним излагањем NBT напрезању, (а) статичком и (б) импулсном. 170
Слика 4.28: Промене температуре код две групе p-каналних VDMOS транзистора снаге које су претходно напрезане NBT–RAD и RAD–NBT, при две различите струје дрејна, као и код ненапрезаних узорака. 171
Слика 4.29: Варијације температуре p-каналног VDMOS транзистора снаге током три узастопна циклуса укључивања и искључивања у трајању од по 6 минута, за примењену струју од 1,5 A у колу са активним оптерећењем. 172
Слика 4.30: Промена температуре p-каналног VDMOS транзистора снаге у колу са активним оптерећењем након шест узастопних циклуса укључивања и искључивања у трајању од (а) по 3 минута и (б) 6 минута за загревање, док су преостали циклуси трајали по 3 минута, при примењеној струји 1,5 A. 173
Слика 4.31: Промене температура p-каналног VDMOS транзистора снаге приказане на (а) слици 4.30а и (б) слици 4.30б. 174
Слика 4.32: Тродимензионални приказ температуре ненапрезаних p-каналних VDMOS транзистора снаге током рада за различите вредности струје дрејна и различита времена пораста и опадања ивице сигнала, (а) за конкретне вредности и (б) 3D површина. 175
Слика 4.33: Хладњак, лискунски лист и p-канални транзистор IRF9520 пре монтаже хладњака. 176
Слика 4.34: Фотографије и термограми p-каналног VDMOS транзистора IRF9520 током мерења температуре (а) без хладњака и (б) са постављеним хладњаком. 176
Слика 4.35: Промена температуре код: p- и n-каналних транзистора снаге, p-каналног транзистора са додатим хладњаком, као и самог хладњака приликом њиховог рада у колу са активним оптерећењем. 177
Слика 4.36: (а) Изглед компонената IRF510 на којима је монтиран хладњак малих и великих димензија и (б) термограм током мерења температуре. 178
Слика 4.37: Промена температура код ненапрезаних n-каналних VDMOS транзистора снаге који се користе у колу са активним оптерећењем, са хладњацима већих и мањих димензија. 178
Слика 4.38: Термички модел транзистора на коме је монтиран хладњак. 179
Слика 4.39: Шематски приказ модификованог SPICE компатибилног модела VDMOS транзистора снаге IRF9520. 181

Слика 4.40: Електрична шема модела p-каналног VDMOS транзистора снаге са укљученим NBTI ефектима и ефектима самозагревања, у колу са активним оптерећењем. 183
Слика 4.41: Зависност температуре кућишта у функцији времена за ненапрезане и NBT напрезане VDMOS транзисторе снаге, добијене и експериментом и симулацијом..... 183
Слика 4.42: Резултати SPICE симулације кола са ненапрезаним VDMOS транзистором снаге IRF9520. 184
Слика 4.43: Електрична шема модела VDMOS транзистора снаге са хладњаком, укључујући ефекте NBT напрезања и самозагревања, у колу са активним оптерећењем. 185
Слика 4.44: Зависност температуре чипа, кућишта и хладњака у функцији времена за ненапрезани p-канални VDMOS транзистор снаге са хладњаком (експеримент и симулација). 186

Списак табела

Табела 1.1: Најчешће коришћени тестови и методе за процену поузданости електронских компонената. 6
Табела 1.2: Карактеристични параметри током различитих видова напрезања VDMOS транзистора снаге [35–37]. 8
Табела 1.3: Главне области најновијих научних публикација објављених од стране различитих истраживачких група које испитују ефекте напрезања полупроводничких компонената. 12
Табела 2.1: Услови под којима p- и n-канални VDMOS транзистори снаге могу бити изложени BT напрезању. 18
Табела 2.2: Реализовани експерименти за импулсно NBT напрезање при напону на гејту од –45 V и температури од 175 °C за различите вредности фреквенција и фактора испуне сигнала. 39
Табела 2.3: Услови током импулсног NBT напрезања примењени на p-каналне VDMOS транзисторе снаге током примарног експеримента ($V_G = -45\text{V}$, $T = 175\,^{\circ}\text{C}$, укупно време напрезања = 24 сата). 48
Табела 2.4: Услови током импулсног NBT напрезања примењени на p-каналне VDMOS транзисторе снаге током секундарног експеримента ($V_G = -45\text{V}$, $T = 175\,^{\circ}\text{C}$, укупно време напрезања = 24 сата). 48
Табела 2.5: Услови током импулсног NBT напрезања p-каналних VDMOS транзистора снаге. 63
Табела 2.6: Експериментални услови статичког и импулсног NBT напрезања за p-каналне VDMOS транзисторе снаге. 69
Табела 2.7: Вредности времена када ΔV_{T} достиже минимум и тачку обрта, *turn-around*, као и разлике у ΔV_{T} за компоненте изложене комбинованом (статичком па импулсном) и импулсном NBT напрезању на крају експеримента. 71
Табела 2.8: Преглед могућих електрохемијских реакција током NBT напрезања и накнадног оджаривања. 80
Табела 3.1: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага током статичког и импулсног NBT напрезања, код компонената које су претходно озрачене. 122
Табела 3.2: Релативни доприноси промене густине наелектрисања у оксиду и густине површинских стања промени напона прага током статичког NBT напрезања. 125
Табела 3.3: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага ΔV_{T} током зрачења при напону на гејту од $V_{\mathrm{G}} = -10$ V и $V_{\mathrm{G}} = 0$ V. 125
Табела 3.4: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага након NBT напрезања и накнадног зрачења. 126
Табела 3.5: Преглед могућих електрохемијских реакција током зрачења компонената након NBT напрезања. 130
Табела 3.6: Преглед могућих електрохемијских реакција током NBT напрезања након зрачења компонената. 133
Табела 3.7: Карактеристике коришћених компонената. 137
Табела 3.8: Вредности осетљивости за анализиране компоненте излагане X-зрачењу. 141
Табела 4.1: Процена периода поузданог рада за p-каналне VDMOS транзисторе снаге излагане импулсном NBT напрезању, за граничну вредност од $\Delta V_{\mathrm{T}} = 50$ mV. 144

Табела 4.2: Израчунате ефективне вредности фактора испуне сигнала за различита времена предње и задње ивице импулса. 162
Табела 4.3: Времена и вредности пораста температуре за групе p-каналних VDMOS транзистора снаге при којима температура достиже тачку засићења. 163
Табела 4.4: Времена за групе n-каналних VDMOS транзистора снаге при којима температура достиже тачку засићења. 163
Табела 4.5: Резултати апроксимације за спроведене експерименте код p-каналних VDMOS транзистора снаге, који су приказани на слици 4.24. 166
Табела 4.6: Иницијална брзина пораста температуре за различите вредности струје дрејна за p-каналне VDMOS транзисторе снаге. 167
Табела 4.7: Брзина пораста температуре током циклуса грејања и хлађења p-каналних VDMOS транзистора снаге, при чему је у првом циклусу грејање трајало 6 минута, а хлађење 3 минута, док су у наредним циклусима грејање и хлађење трајали по 3 минута. 175
Табела 4.8: Аналогија између електричних и термичких величина. 179

Списак ознака, величина и скраћеница

MOS	*Metal Oxide Semiconductor*
VMOS	*Vertical* MOS
VDMOS	*Vertical Double-Diffused Metal Oxide Semiconductor*
BTI	*Bias Temperature Instabilities*
NBTI	*Negative Bias Temperature Instabilities*
TCAD	*Technology Computer Aided Design*
SPICE	*Simulation Program with Integrated Circuit Emphasis*
BT	*Bias Temperature*
HTOL	*High-Temperature Operating Life*
HAST	*Highly Accelerated Stress Test*
HALT	*Highly Accelerated Life Test*
THB	*Temperature Humidity Bias*
TCT	*Thermal Cycling Test*
TST	*Thermal Shock Test*
NBT	*Negative-Bias Temperature*
PBT	*Positive-Bias Temperature*
PBTI	*Positive Bias Temperature Instabilities*
HCI	*Hot-Carrier Injection*
TDDB	*Time-Dependent Dielectric Breakdown*
SILC	*Stress-Induced Leakage Current*
EM	*Electromigration*
TID	*Total Ionizing Dose*
SEE	*Single Event Effects*
SOA	*Safe Operating Area*
ESD	*Electrostatic Discharge*
HBM	*Human Body Model*
MM	*Machine Model*
CDM	*Charged Device Model*
HEF	*High Electric Field*
S NBT	Статичко NBT напрезање
P NBT	Импулсно NBT напрезање
CMOS	*Complementary* MOS
LTPT	*Low-Temperature Pre-Treatment*
NMOS	n-канални VDMOS транзистор снаге
PMOS	p-канални VDMOS транзистор снаге
TID	*Total Absorbed Dose*
DRAM	*Dynamic Random Access Memory*
NSFET	*Nanosheet Field Effect Transistors*
SRAM	*Static Random Access Memory*
DTC	*Duty Cycle*
SMG	*Subthreshold Midgap*
V_{T}	Напон прага
IR	*International Rectifier*
I_{D}	Струја дрејна
V_{DS}	Напон између дрејна и сорса
g_{m}	Транскондуктанса

V_{G}	Напон на гејту
$R_{\mathrm{DS(on)}}$	Отпорност укључења
I_{Dsat}	Апсолутна струја дрејна
t_{ox}	Дебљина оксида
V_{T0}	Почетна вредност напона прага
DIP	*Dual In-line Packaging*
SMU	*Source Measure Unit*
N_{it}	Густина површинских стања
N_{ot}	Густина наелектрисања у оксиду
ΔN_{it}	Промена густине површинских стања
ΔN_{ot}	Промена густине наелектрисања у оксиду
ΔV_{it}	Допринос густине површинских стања промени напона прага
ΔV_{ot}	Допринос густине наелектрисања у оксиду промени напона прага
ΔV_{T}	Промена напона прага
R–D	*Reaction-Diffusion*
f	Фреквенција
μ	Покретљивост носилаца наелектрисања
μ_0	Почетна покретљивост носилаца наелектрисања
I-V	Струјно-напонске карактеристике
T	Температура
E_{a}	Активациона енергија
$R(T)$	Брзина реакције
k	Болцманова константа
$V_{\mathrm{Треверзибилна}}$	Реверзибилна компонента промене напона прага
$V_{\mathrm{Тнереверзибилна}}$	Нереверзибилна компонента промене напона прага
$H^{\bullet}$	Атом водоника
H_2	Молекул водоника
H^+	Јон водоника
OH	Хидроксилна група
H_2O	Молекул воде
H_3O^+	Хидронијум јон
DUT	*Device Under Test*
IGBT	*Insulated Gate Bipolar Transistor*
$\Delta V_{\mathrm{T(P)}}$	Промене напона прага услед импулсног NBT напрезања
$\Delta V_{\mathrm{T(S)}}$	Промене напона прага услед статичког NBT напрезања
$\Delta V_{\mathrm{T(SP)}}$	Промене напона прага услед комбинованог статичког и импулсног NBT напрезања
n	Параметар који описује промену NBTI ефеката у времену
h^+	Шупљина
e^-	Електрон
RADFET	*Radiation Sensitive Field Effect Transistor*
EBPVD	*Electron Beam Physical Vapor Deposition*
MOSFET	*Metal Oxide Semiconductor Field Effect Transistor*
Vso	*Stretch out* напон
I_{MG}	*Midgap* струја
EDA	*Electronic Design Automation*
L	Дужина канала
W	Ширина канала
Da	Апсорбована доза

S	Осетљивост на зрачење
φ_{s}	Површински потенцијал
C_{ox}	Површинска капацитивност оксида
D_{it}	Густина површинских стања по јединици површине и јединици површинског потенцијала
q	Елементарно наелектрисање
V_{MG}	*Midgap* напон
HDL	*Harry Diamond Laboratories*
DMOS	*Double-Diffused Metal Oxide Semiconductor*
CVD	*Chemical Vapor Deposition*
f_{d}	*Fading*
$V_{\mathrm{T}}(0)$	Вредности напона прага након зрачења
$V_{\mathrm{T}}(t)$	Вредности V_{T} током опоравка у временском интервалу t
$\Delta V_{\mathrm{T}}(0)$	Промене у V_{T} изазване зрачењем
SHE	*Self-Heating Effects*
FC	*Failure Criterion*
E	Енергија
LTspice	*Linear Technology* SPICE
V_{DD}	Напон напајања
V_{HIGH}	Висок напонски ниво
V_{LOW}	Низак напонски ниво
T_{s}	Периода сигнала
t_{rise}	Време пораста предње ивице сигнала
t_{fall}	Време опадања задње ивице сигнала
ΔT	Промене температуре
RH	Релативна влажност ваздуха
ROI	*Region of Interest*
$\mathrm{DTC_{eff}}$	Ефективна вредност фактора испуне
R_{CH}	Отпорност канала
R_{CS}	Отпорност контакта сорса
R_{p^+}	Отпорност области сорса
R_{A}	Отпорност области акумулације
R_{JFET}	Отпорност JFET-а
R_{drift}	Отпорност дрифтовске зоне
R_{sub}	Отпорност супстрата
R_{CD}	Отпорност контакта дрејна
JFET	*Junction Field Effect Transistor*
R_{C}	Контактна отпорност
R_{Die}	Отпорност лемног споја
R_{BW}	Отпорности бонда
P_{D}	Дисипација снаге
v_{in}	Брзина пораста температуре
DBC	*Direct Bonded Copper*
Q	Топлота
$\dot{Q}$	Топлотни флукс
q_{t}	Густина топлотног флукса
$\mathrm{G_{th}}$	Термичка проводност
R_{th}	Термичка отпорност
λ	Коефицијент термичке проводности

$1/\lambda$	Реципрочна вредност коефицијента термичке проводности
G	Електрична проводност
σ	Специфична електрична проводност
ρ	Специфична електрична отпорност
l	Дебљина материјала
A	Површина кроз коју се преноси топлота
c	Специфични топлотни капацитет материјала
d	Густина материјала
V	Запремина кроз коју се преноси топлота
T_{J}	Температура чипа
θ_{JC}	Термичка отпорност између чипа и кућишта
θ_{CS}	Термичка отпорност између кућишта и хладњака
θ_{S}	Термичка отпорност хладњака
θ_{SA}	Термичка отпорност између хладњака и околине
FinFET	*Fin Field Effect Transistor*
R_{G}	Отпорност гејта
R_{thJC}	Термичка отпорност
C_{thJC}	Термичка капацитивност
T_{C}	Температуре кућишта
T_{AMB}	Амбијентална температура
Z_{thJC}	Термичка импеданса
v_{G}	Вредност импулсног генератора
t_{on}	Интервал током периоде када је транзистор у активном стању
t_{off}	Интервал током периоде када транзистор није у активном стању
R_{LOAD}	Отпорност оптерећења

1. Увод

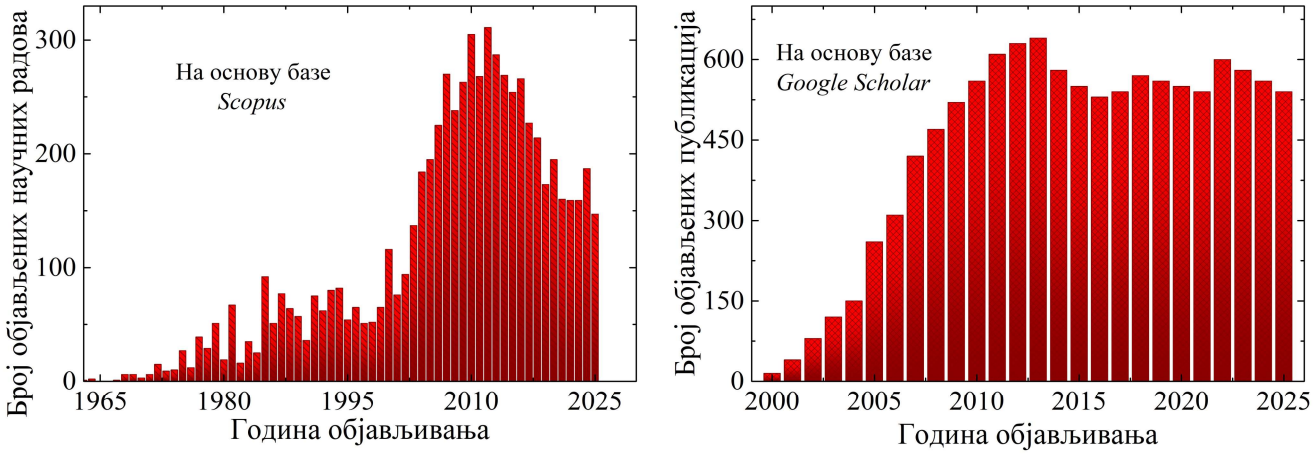
Савремена електроника, доминантно је базирана на MOS (енг. *Metal Oxide Semiconductor*) технологији, при чему историјски развој MOS технологије представља једну од најзначајнијих етапа у еволуцији електронских компонената [1]. Битно је истаћи да је проналазак транзистора 1947. године, за који су *Shockley*, *Bardeen* и *Brattain* добили Нобелову награду 1956. године, представљао темеље који је у деценијама које следе омогућио развој индустрије засноване на интегрисаним колима. Први MOS транзистори и прве интегрисане структуре појављују се почетком 1960-их, и од тог тренутка почиње импресиван развој микроелектронске индустрије који се дефинитивно и даље одвија невероватном брзином. Тај развој је дуго пратио експоненцијални раст. Треба истаћи да је још 1965. године представљен *Moore*-ов закон (емпиријско запажање које је *Gordon Moore* формулисао) у коме се предвиђало да се комплексност кола, која имају минималну цену, удвостручује сваке године, што се у почетним деценијама и остваривало. Међутим, од 2010-их година, постепено долази до одступању од *Moore*-овог закона, услед наглог раста трошкова развоја потребних за одржавање тренда скалирања и због физичких ограничења [2]. Наиме, током шест деценија развоја MOS технологија се кретала у правцу смањивања димензија компонената и повећавања сложености и функционалности кола, као и компактности самих уређаја. Овај тренд скалирања довео је до реализације чипова са милионима компонената нанометарских димензија и константно се суочавао са изазовима у погледу решавања проблема одвођења топлоте, нестабилности карактеристика или појаве нових ефеката који су угрожавали поузданост компонената. Такође, широка примена компонената у колима која раде при пооштреним радним условима (повишене вредности температуре, напона, зрачења итд.) додатно истиче значај познавања узрока отказа и физике механизама који се у структури компонената дешавају, а који су и до данас недовољно разјашњени и предмет су рада бројних истраживача. Зато су од великог значаја истраживања која се односе на разјашњавање електрохемијских процеса који се значајно модификују са смањењем димензија. Ипак, трајна потреба за бољим перформансама, мањим димензијама и нижом ценом и даље остаје. То је разлог зашто се врло активно ради на свим пољима која могу томе да допринесу.

Паралелно са развојем MOS интегрисаних кола која имају оксиде гејта све мање дебљине, интензивно су се развијале и дискретне MOS компоненте снаге (снажне компоненте) код којих је, услед захтева примене, неопходна значајно већа дебљина оксида гејта, типично реда величине око 100 nm или више [3, 4]. Такви дебели оксидни слојеви омогућују поуздан рад при високим напонима и брзим променама напона, карактеристичним за прекидачке режиме рада. Захваљујући бројним предностима MOS транзистора, као што су висока улазна импеданса, добра компатибилност са MOS интегрисаним колима, велика брзина рада, термичка стабилност и могућност једноставног паралелног повезивања, MOS транзистори снаге налазе све ширу примену, што додатно повећава интересовање за проучавање поузданости дебелих оксида гејта у пооштреним условима рада. Посебно значајну улогу у овој групи компонената имају VDMOS (енг. *Vertically Double Diffused Metal Oxide Semiconductor*) транзистори снаге, којима су наведене карактеристике омогућиле велику примену у уређајима широке потрошње, аутоиндустрији и различитим областима наменске индустрије. Истовремено, радни напони

на гејту који могу достићи вредности од ±20 V, као и примена у специфичним условима рада, постављају изузетно строге захтеве у погледу дугорочне поузданости.

Нарочито висока поузданост захтева се у системима који се користе у космичким летелицама, телекомуникационим сателитима, војним уређајима, системима за управљање нуклеарним реакторима, као и у медицинским апаратима за примену у радиологији и онкологији, где су електронске компоненте током рада повремено или континуирано изложене зрачењу и екстремним електричним и термичким напрезањима. Због тога је неопходно посветити посебну пажњу проучавању механизама који доводе до нестабилности карактеристика MOS компонената са дебелим оксидом гејта, како би се обезбедила њихова поуздана и дуготрајна експлоатација [3].

Рад компонената снаге у реалним условима подразумева висока поља у оксиду гејта, као и дисипирање топлоте на компоненти и њено загревање што доводи до тзв. BTI (енг. *Bias Temperature Instability*) ефеката, односно нестабилности услед напонско-температурног напрезања [5]. При томе, ови ефекти су посебно изражени код p-каналних MOS компонената које раде при негативној поларизацији гејта, где NBTI (енг. *Negative BTI*) изазивају промене транскондуктансе (g_m), апсолутне вредности струје дрејна (I_{Dsat}), као и промене напона прага (ΔV_T) као најважнијег електричног параметра транзистора. Важност ове теме потврђује број објављених научних радова према бази *Scopus* (слика 1.1 а), одакле се види да је ова тема и даље веома актуелна иако се први рад појавио још 1963. године. Такође, према евиденцији базе *Google Scholar* број публикација је током претходних 25 година био у сталном порасту, што може да се види на слици 1.1 б. На основу података доступних у одговарајућим базама, у протеклих 15 година број објављених истраживања је већи од десет хиљада.



(а) (б)

Слика 1.1: Број објављених (а) научних радова и (б) публикација, везаних за NBT ефекте.

Како се развој технологија одвија великом брзином, индустрија је приморана да се више ослања на различите алате и софтвере, као што је TCAD (енг. *Technology Computer Aided Design*), који омогућавају нумеричке симулације варијација у геометрији, профилима допирања и материјалима, уместо да се свака измена проверава израдом нових серија на вејферима [6]. Такође, од изузетног значаја су софтвери и модели којима је могуће симулирати рад компонената под утицајем различитих видова напрезања. Њихов рад се пре свега заснива на моделирању промена параметара, односно предвиђању, како би се основни параметри компонената мењали када се оне нађу у различитим условима рада. Постоје два основна типа моделирања, компактно и физичко моделирање. Компактно

моделирање је засновано на развијању еквивалентних електричних кола, чијим радом би се описало понашање компонената у одређеним радним режимима или пооштреним радним условима. Такав тип анализе може да се реализује у SPICE (енг. *Simulation Program with Integrated Circuit Emphasis*) софтверу за симулације, или сличним софтверским алатима [7]. Други тип је физичко моделирање, којим помоћу одговарајућих електрохемијских реакција, може да се изврши детаљна анализа реалних промена унутар саме компоненте, који су процеси изражени мање или више при деловању различитих напрезања. Један од алата који за то може да се искористи је *Comphy* (*compact-physics*), при чему је овај програм направљен баш у сврху истраживања ефеката деградације услед BT (енг. *Bias Temperature*) напрезања [8]. Управо систематско испитивање различитих видова напрезања може у значајној мери допринети бољем разумевању механизама деградације, а самим тим и унапређењу поузданог рада електронских компонената.

Наиме, сматра се да предвиђања поузданости могу да помогну у дизајну и развоју производа, при чему је утврђено да многе методе предвиђања поузданости треба преиспитати и унапредити. Те методе не предвиђају отказе током рада, или у реалним условима резултати не могу да се примене на другим случајевима или у први план постављају трендове који нису од суштинске важности. Тако, слика 1.2 [9] приказује повезаност између предвиђања поузданости и дизајна, развоја и примене електронских система. Прво треба обратити пажњу на дефинисање минималних потреба које системи треба да задовоље на основу унапред дефинисане примене. На основу тога се праве компромиси у дизајну система и спецификацији уређаја. Битан елемент у утврђивању поузданости је окружење у коме се предвиђа његова примена, јер температура, влажност, електрична поља, вибрације и зрачење у значајној мери утичу на поузданост.

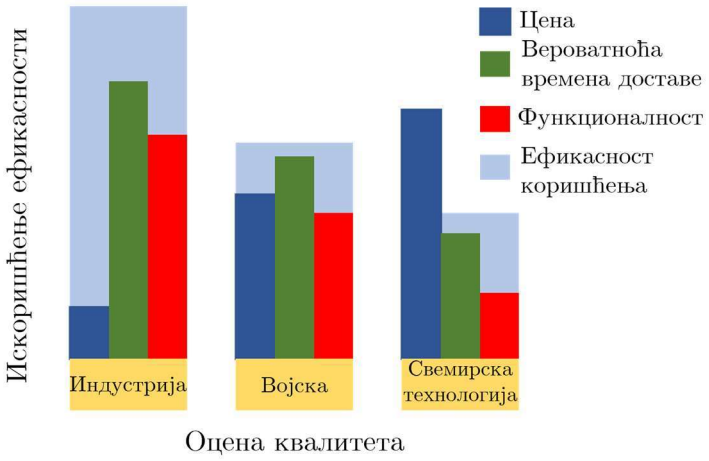


Слика 1.2: Утицај поузданости на електронске системе.

Генерално, поузданост електронских компонената као делова електронских система, је од посебног значаја и представља вероватноћу да ће микроелектронска компонента испуњавати задату функцију током одређеног временског периода и при одређеним условима [10]. Смањење димензија компонената доводи до појаве ефеката који значајно утичу на њихов рад. Наиме, велико повећање броја транзистора на чипу (омогућено пре свега смањивањем димензија самих транзистора) прате и проблеми везани за повећану дисипацију топлоте по јединици површине чипа и поузданост. Компоненте малих димензија имају у својој структури веома танке слојеве материјала у којима се јављају нови физички ефекти, као што је на пример тунеловање. Ове компоненте због својих димензија раде на врло малим напонима напајања, али је ипак дисипација топлоте кључни чинилац који може да угрози њихову поузданост [10]. У зависности од области примене, период у коме

компонента задржава своје карактеристике варира. За свемирске технологије и медицинску опрему тај период достиже и до 30 година, док за војну и цивилну примену износи од 15 до 25 година. У производима високих технологија, најнепоузданији елементи представљају управо електронске компоненте, па зато и расте потреба за повећањем њихове поузданости [10–12].

На слици 1.3 [9] су приказане ефикасност коришћења, цена, вероватноћа времена испоруке и функционалност за компоненте које се користе у индустрији, у војне сврхе и у свемирским програмима. На слици 1.4 [9] приказана је зависност брзине отказа од радног века компоненте. Може се видети да компоненте које се користе у свемирским технологијама пролазе ригорозније тестове и настоји се да се сви недостаци отклоне, јер је замена ових компонената у већини случајева готово немогућа. Насупрот томе, компоненте које се користе у индустрији често нису прошле довољно строго тестирање и одабир, па корисници добијају и компоненте које брзо отказују. Ипак, све шира примена производа високе технологије захтева и примену поузданијих компонената.

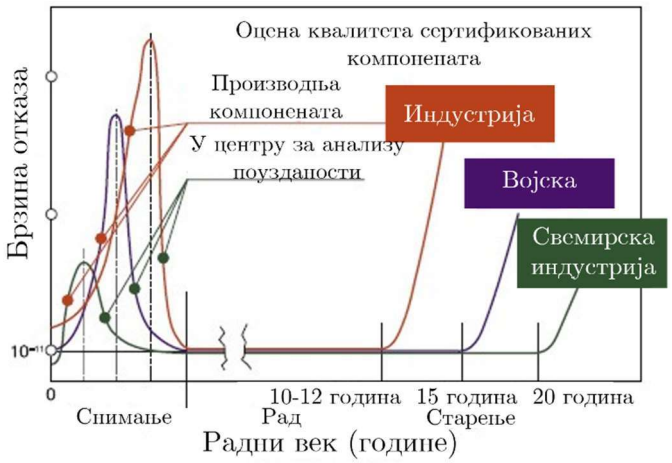


Слика 1.3: Ефикасност коришћења компонената примењених у индустрији, војсци и свемирској технологији.

Како би се из одређеног контингента произведених микроелектронских компонената елиминисале оне са раним отказима, може да се примени поступак одабирања кроз који пролазе све компоненте, што представља стопроцентна испитивања. Примењује се низ тестова, од којих је најважније жарење (енг. *burn-in*). Уколико је потребно елиминисати „дечије болести“ (отказе до којих долази након уградње компонената у систем), компоненте треба изложити кратком жарењу, у трајању од 10 до 30 сати, при нормалним или благо повишеним радним условима. Поред тога, рани откази могу се отклонити и ако се компоненте довољно дуго жаре при појачаним радним условима [12].

Након одабира компонената врши се тестирање радног века како би се добили подаци о главној расподели густине њихових отказа. Иако се најреалнији подаци о електронским компонентама добијају током експлоатације, ове податке није могуће искористити током самог процеса, јер је неопходно да се информације о поузданости компонената добију пре њихове уградње у системе. Из тог разлога потребно је спровести одговарајуће тестове који ће обезбедити податке о поузданости компонената. Међутим, електронске компоненте које прођу оваква тестирања бивају ослабљене и не могу се уграђивати у системе. Због тога се ови тестови не примењују на све компоненте, већ се закључци о читавој партији компонената доносе на основу тестираних узорака. Поред тога, тестирања при нормалним радним условима трајала би сувише дуго (више десетина година), па се тестирање поузданости спроводи при строжим условима [10, 13]. Овакви тестови фокусирају се на

специфична напрезања проузрокована утицајем средине у којој се компоненте иначе користе. Из тог разлога у наставку је дата табела 1.1 у којој је приказан преглед различитих видова напрезања, под којим условима се реализују и до чега доводе.



Слика 1.4: Брзина отказа у функцији радног века компоненте.

Јасно је да се поузданост електронских компонената процењује низом стандардизованих тестова који симулирају услове убрзаног старења (енг. *aging*) и откривају механизме деградације релевантне за дуготрајну експлоатацију. Најчешћи иницијални корак представља тест жарења, при коме се компоненте излажу повишеној температури и радним напонима, како би се елиминисали рани откази и стабилизовали скривени дефекти настали током процеса производње. Након тога, тестови као што је тест животног века (енг. *High-Temperature Operating Life* - HTOL) [14], омогућују да се на основу рада на високим температурама и под напоном добије процена дугорочног понашања компонената, као и анализа механизама старења који се јављају током читавог радног века. Са друге стране, тестови као што су тест убрзаног старења (енг. *Highly Accelerated Stress Test* - HAST) [15], тест убрзаног старења до отказа (енг. *Highly Accelerated Life Test* - HALT) [16] и тест на повишеној температури и влажности при поларизацији (енг. *Temperature-Humidity-Bias* - THB) [17], испитују стабилност кућишта и материјала у условима повишене влажности и електричног напрезања, што је посебно важно за компоненте које се користе у срединама са променљивим условима. Поред ових тестова, термичко циклирање (енг. *Thermal Cycling Test* - TCT) [18], показује како компоненте реагују на споре или брзе промене температуре, док термичко шокирање (енг. *Thermal Shock Test* - TST) [19], симулира нагле промене температуре који могу да доведу до деградације материјала или одвајања контаката (извода). Истовремено, посебну категорију чине тестови напрезања негативном поларизацијом гејта при повишеној температури (енг. *Negative-Bias Temperature* - NBT) [20], који је један од најзначајнијих механизама деградације у p-каналним VDMOS транзисторима снаге, јер доводи до промене напона прага услед формирања наелектрисања у оксиду и површинских стања. Затим, аналогни механизам у n-каналним VDMOS транзисторима представљају тестови напрезања позитивном поларизацијом гејта при повишеној температури (енг. *Positive-Bias Temperature* - PBT) [21], чији су ефекти нарочито изражени у технологијама са *high-k* диелектрицима. Додатно, инјекција врућих носилаца (енг. *Hot-Carrier Injection* - HCI) [22], доводи до нарушавања квалитета канала и међуповршинског слоја услед врућих носилаца који оштећују структуру оксида, док тестови временски зависног пробоја диелектрика (енг. *Time-Dependent Dielectric Breakdown* - TDDB) [23], омогућују карактеризацију оксида, што је један од битних фактора дугорочне поузданости и безбедности рада.

Табела 1.1: Најчешће коришћени тестови и методе за процену поузданости електронских компонената.

Тест / метода	Основни услови (температура, напон, време)	Циљ и механизми који се испитују
Burn-in	$T = 85$–150 °C, повећан напон, 10–168 h	Елиминација раних отказа („дечије болести“), стабилизација дефеката, откривање компонената са лошим карактеристикама
HTOL (*High-Temperature Operating Life*)	$T = 125$–175 °C, номинални или повишен напон, 500–2000 h	Убрзано старење, предвиђање животног века, деградација због NBTI, HCI, EM и др.
HAST (*Highly Accelerated Stress Test*)	$T = 110$–130 °C, RH = 85–100%, повишен напон	Појава влаге, корозије, деградација спојева, промена отпорности и струја цурења
HALT (*Highly Accelerated Life Test*)	$T = -60$ °C до $+150$ °C, механичко напрезање од 5 до 50 g RMS	Лоши лемови, проблеми са кућиштем, дефекти у материјалу
THB (*Temperature-Humidity-Bias*)	$T = 85$ °C, RH = 85%, повишен напон, 500–1000 h	Тест отпорности на дуготрајни утицај влаге и напона
TCT (*Thermal Cycling Test*)	–55 до 125 °C, 1000–3000 циклуса	Термомеханичко напрезање, пуцање спојева, лемова и кућишта
TST (*Thermal Shock Test*)	Брзе промене ± 100 °C, < 10 s	Пукотине, механичка оштећења, одвајање чипа од кућишта
NBTI (*Negative-Bias Temperature Instability*)	$V_G < 0$, $T = 100$–250 °C, часови–дани	Померање напона прага, формирање наелектрисања у оксиду и површинских стања
PBTI (*Positive-Bias Temperature Instability*)	$V_G > 0$, $T = 100$–250 °C, часови–дани	Померање напона прага, формирање наелектрисања у оксиду и површинских стања
HCI (*Hot-Carrier Injection*)	Висок V_{DS} и V_G, $T = 25$–150 °C	Деградација канала услед врућих носилаца; промене I_D, g_m, V_T
TDDB (*Time-Dependent Dielectric Breakdown*)	Високо електрично поље, повишена T	Пробој оксида, стварање проводних путева у SiO_2 и *high-k* материјалима
SILC (*Stress-Induced Leakage Current*)	Напрезање јаким електричним пољем 6–12 MV/cm	Појава тунеловања, повећање струје цурења изазване напрезањем оксида
EM (*Electromigration Test*)	Високе густине струја, $T > 150$ °C	Миграција атома метала, прекид контаката, пораст отпорности
Power-Cycling Test	Понављано укључивање/искључивање, 10^3–10^6 циклуса	Термомеханичка напрезања у компонентама снаге
ESD (*Electrostatic Discharge Test*)	HBM (*Human Body Model*), MM (*Machine Model*) или CDM (*Charged Device Model*) модели	Отпорност компонената на статички електрицитет и транзијентне догађаје
TID (*Total Ionizing Dose*) и SEE (*Single Event Effects*)	X-зраци, γ-зраци, протони, неутрони	Дефекти у оксиду и на међуповршини – важно за космичке апликације

Поред тога, тестови као што је напрезањем изазвана струја цурења (енг. *Stress-Induced Leakage Current* - SILC) [24], указују на појаву тунеловања кроз оксид након напрезања, што доводи до пораста струје цурења, док се електромиграција (енг. *Electromigration Test* - EM) [25], јавља као доминантан механизам отказа у металним линијама и контактима. У случају компонената снаге, тестови циклирања оптерећењем (енг. *Power-Cycling*) [26], симулирају реалне услове експлоатације у којима долази до честих промена стања укључено/искључено, што узрокује термомеханичка напрезања и деградацију кућишта, материјала и лемних спојева. Тест испитивања отпорности на електростатичко пражњење (енг. *Electrostatic Discharge* - ESD) представља један од корака у процени отпорности електронских компонената на краткотрајна, али високоенергетска електростатичка пражњења. Са друге стране, одређене примене, као што су мисије у свемиру, захтевају тестирања зрачењем у која спадају тестови на апсорбовану дозу јонизујућег зрачења (енг. *Total Ionizing Dose* - TID) [27], тестови за оцену утицаја укупне дозе јонизујућег зрачења и тестови за анализу појединачних догађаја (енг. *Single Event Effects* - SEE) [28]. Ови тестови су неопходни да би се проценила стабилност компонената у срединама са високим нивоима зрачења, где деградација оксида и међуповршине Si/SiO_2 може бити изузетно изражена. Коначно, сви ови тестови заједно чине интегрални приступ процени поузданости, јер сваки од њих обухвата различит механизам деградације и допуњује општу слику о дугорочном понашању компоненте. Комбинацијом резултата добијају се подаци на основу којих је могуће моделирати старење, проценити период поузданог рада (енг. *Lifetime*) и дефинисати област сигурног рада (енг. *Safe Operating Area* - SOA), што омогућује да се развију компоненте и системи који су оптимизовани и по перформансама и по поузданости.

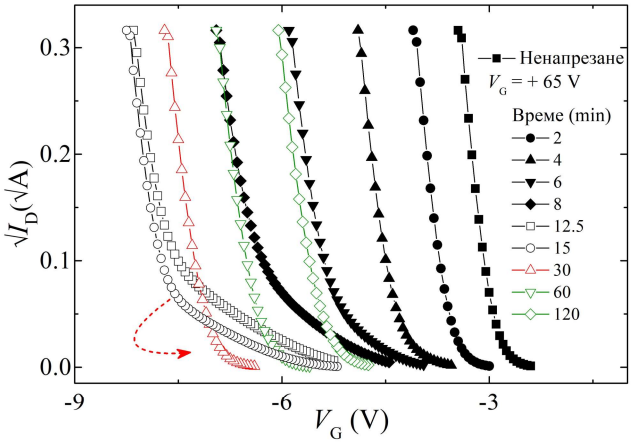
Тема која обухвата нестабилности услед различитих напрезања MOS структура представља изузетно сложено и актуелно истраживачко поље, због чега се истраживачка група окупљена око проф. др Нинослава Стојадиновића годинама систематски бавила анализом ових појава [20, 29–34]. У том периоду реализован је велики број експерименталних студија које су обухватиле испитивања под утицајем јонизујућег зрачења, као и истраживања ефеката високих електричних поља (енг. *High Electric Field* - HEF) на њихове електричне параметре и дугорочну стабилност. Поред тога, део истраживачког опуса посвећен је и испитивању NBT напрезања где су, у контролисаним условима применом напона на гејту и при повишеној температури, добијени резултати који јасно указују на битан утицај овог механизма на промену карактеристика компонената. Реализовани су експерименти који су обухватали статичко NBT напрезање (енг. *Static* NBT – S NBT) и импулсно NBT напрезање (енг. *Pulsed* NBT – P NBT). Остварени резултати омогућили су директно поређење различитих видова деградационих тестова и пружили важне увиде у корелацију између електричног напрезања, рада на повишеној температури, захватања наелектрисања и промена параметара транзистора током рада. У табели 1.2 приказани су параметри примењених видова напрезања, док је у наставку, ради бољег стицања увида у ову истраживану област, дат само један сегмент добијених резултата.

Од свих спроведених мерења, за анализу у овом делу одабрани су резултати ефекта HEF напрезања који су упоређени са ефектима BT напрезања и ефектима излагања зрачењу. На слици 1.5 [35] приказане су типичне натпраговске I–V преносне карактеристике p-каналних VDMOS транзистора снаге (PMOS) под позитивним HEF напрезањем примењеним на оксид гејта ($V_G = +65$ V). Уочљиво је да HEF напрезање доводи до померања преносних карактеристика ка негативнијим вредностима напона на гејту током већег дела трајања напрезања, што указује на интензивно формирање позитивног наелектрисања у оксиду.

Табела 1.2: Карактеристични параметри током различитих видова напрезања VDMOS транзистора снаге [35–37].

Вид напрезања	Вредности параметара током процеса напрезања
NBT	Статички: $T = 175$ °C, $V_G = -45$ V, $t = 168$ h
	Импулсни: f: 1 kHz, 10 kHz $T = 175$ °C, V_G: –40 V, –45 V, $t = 168$ h
PBT	Статички: $T = 150$ °C, $V_G = +40$ V, $t = 168$ h
HEF	V_G (V): +/– (61, 63, 64, 65, 66)
Зрачење	Доза зрачења (Gy): 30, 40, 60, 75, 90, 120
	V_G (V): +10, 0, –10

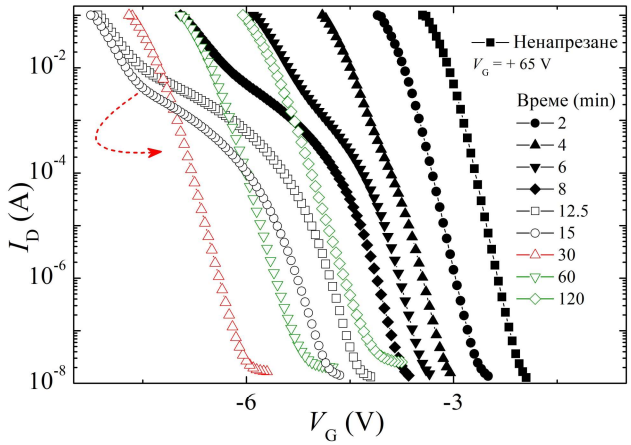
Иако је *turn-around* ефекат, када долази до промене смера померања I–V карактеристика, генерално неуобичајен за p-каналне транзисторе, у овом случају се појавио већ након 15 минута примене напрезања, када долази до померања карактеристика ка већим (мањим по апсолутној вредности) вредностима напона на гејту (V_G). Такође, важно је истаћи да је значајна дисторзија I–V преносних карактеристика, манифестована кроз појаву „меког колена“, уочена већ након 6 минута HEF напрезања [35].



Слика 1.5: Натпраговске преносне I–V карактеристике p-каналног VDMOS транзистора снаге током позитивног HEF напрезања при $V_G = +65$ V.

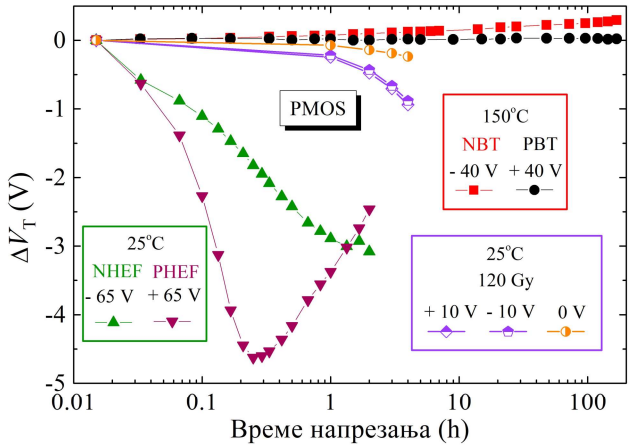
Слика 1.6 [35] приказује типичне потпраговске I–V преносне карактеристике p-каналних VDMOS транзистора снаге током позитивног HEF напрезања при $V_G = +65$ V. У почетној фази напрезања уочава се изражено померање потпраговских карактеристика ка негативним вредностима напона на гејту, праћено значајном деградацијом која се огледа у променљивим нагибима у различитим деловима карактеристике. Овакво понашање указује на појачано стварање површинских стања, при чему расподела њихових енергетских нивоа доводи до акумулације у непосредној близини врха валентне зоне [35].

Слика 1.7 [38] приказује промене напона прага до којих доводе BT напрезања, HEF напрезања и зрачења [38]. Важно је напоменути да је x-оса приказана у логаритамској скали. Промене изазване BT напрезањем израженије су при NBT напрезању у односу на PBT напрезање. Стога се у литератури највећа пажња посвећује анализи промена напона прага које настају услед NBT напрезања [35, 37, 39]. Поред тога, код компонената изложених HEF напрезању детектован је и *turn-around* ефекат при високим позитивним напонима на гејту, када електрично поље у оксиду прелази 6,3 MV/cm.



Слика 1.6: Потпраговске преносне I–V карактеристике p-каналних VDMOS транзистора снаге током позитивног HEF напрезања при $V_G = +65$ V.

Ова појава је, уопштено, била израженија код компонената напрезаних на већим напонима, при чему је промена напона прага показала изразиту зависност од трајања напрезања. Конкретно, код компонената напрезаних при $V_G = +65$ V, *turn-around* ефекат се појавио након 15 минута, са максималном негативном променом напона прага од 4,62 V. Трећи скуп резултата односи се на промене напона прага изазване зрачењем компонената. Најизраженије промене уочене су код компонената озрачених под позитивном поларизацијом, затим код компонената озрачених под негативном поларизацијом, док су најмање промене уочене код компонената озрачених без икакве поларизације.



Слика 1.7: Промене напона прага VDMOS транзистора снаге током BT, HEF напрезања и зрачења.

Ранија истраживања указала су на постојање изражених сличности између ефеката јонизујућег зрачења и електричног напрезања код CMOS (енг. *Complementary* MOS) транзистора и MOS кондензатора, док су новији радови потврдили да се овакве аналогије јављају и код VDMOS транзистора снаге. Захваљујући компактним димензијама и изузетним прекидачким карактеристикама, VDMOS транзистори снаге су постали веома атрактивни за примену у специјалним електронским системима, а нарочито у прекидачким изворима напајања комуникационих сателита. За такве примене, поред високе поузданости, од VDMOS транзистора се захтева и изражена отпорност на зрачење. Сходно томе, интересовање за проучавање нестабилности VDMOS транзистора изложених електричном напрезању проистиче, с једне стране, из уочених сличности са ефектима јонизујућег

зрачења, док са друге стране додатни подстицај представља све израженији захтев корисника електронске опреме за сателитске системе да се обезбеде компоненте прихватљиве поузданости и отпорности на зрачење, уз што ниже трошкове. Овакви захтеви намећу произвођачима потребу да, уместо изузетно скупих, специјално пројектованих и темељно тестираних високопоузданих VDMOS компонената, све чешће разматрају примену комерцијално доступних, знатно јефтинијих компонената. При томе је неопходно, из широког спектра расположивих компонената, изабрати оне које показују бољу поузданост и већу отпорност на зрачење у односу на остале. У том контексту, посебно су значајне идеје о примени електричног напрезања као метода у поступцима квалификације комерцијалних VDMOS компонената за рад у радијационом окружењу, као и потенцијалне технике за унапређење њихове отпорности на зрачење. Међутим, неопходно је обратити посебну пажњу на дозу зрачења, како би поређење било валидно и физички утемељено [3].

Иако резултати показују да су промене напона прага изазване NBT напрезањем знатно мање у односу на оне које настају услед деловања високих електричних поља или јонизујућег зрачења, неопходно је истаћи да је управо NBT напрезање најреалнији сценарио током уобичајених радних услова VDMOS транзистора снаге. Наиме, случајеви у којима су компоненте изложене изузетно јаким електричним пољима јављају се нешто ређе и углавном су везани за екстремне или ванредне услове рада. Супротно томе, негативна поларизација гејта при повишеној температури представља стандардни режим у бројним практичним применама. Стога, иако је апсолутни степен деградације код NBT напрезања мањи, чињеница да се овај механизам јавља током редовне експлоатације чини га критично важним за дугорочну поузданост. Због тога је неопходно систематично проучавање NBTI ефеката како би се обезбедило тачно предвиђање деградације и омогућило побољшање рада транзистора у реалним условима.

Сврха ове докторске дисертације и истраживања је анализа процеса који доводе до нестабилности карактеристика компонената и њихове поузданости. Бољим разумевањем процеса прошириће се сазнања потребна при унапређењу процеса производње компонената или за оптимизацију услова приликом коришћења који обезбеђују дугорочну стабилност њихових карактеристика.

1.1. Литературни преглед

Упркос вишедеценијским истраживањима реакција и процеса који се одвијају у MOS транзисторима, а посебно у VDMOS транзисторима снаге током NBT напрезања и зрачења, ова тема и даље остаје изузетно актуелна. Бројни аутори анализирају ове појаве из различитих перспектива. На пример, у раду *Zhang*-а и сарадника [40] *4H-SiC* MOSFET компоненте су биле изложене γ-зрачењу до различитих доза како би се испитали механизми формирања површинских стања и захватања наелектрисања у оксиду услед деловања зрачења. Први пут је разматран утицај оријентације канала на ефекте зрачења. Резултати показују да се при ниским дозама јавља промена напона прага ка позитивнијим вредностима, док при већим дозама долази до промене знака, а кључни закључак је да се за дозе ниже и више од 100 krad мења однос између наелектрисања у оксиду и површинских стања. За дозе ниже од 100 krad доминирају површинска стања са већом брзином генерисања, док за више дозе расте густина наелектрисања у оксиду, што доводи до другачијег механизма који узрокује померања напона прага. Поред зрачења, додатно разјашњење механизама NBT напрезања дато је у раду *Liu*-а и сарадника [41]. У том раду аутори су истраживали утицај ослобађања молекула водоника који се јавља при NBT напрезању p-каналних VDMOS транзистора снаге, претходно излаганих ниским температурама LTPT (енг. *Low-Temperature Pre-Treatment*). Утврђено је да се понашање

напона прага (V_{T}) током NBT напрезања може описати кроз две фазе: иницијалну брзу промену услед стварања површинских стања и наелектрисања у оксиду, након чега следи фаза стабилизације. LTPT интензивира повећање V_{T} током NBT напрезања услед повећаног генерисања површинских стања, што указује да, иако LTPT побољшава укупне електричне карактеристике компонената, он не умањује NBT нестабилности. Додатно, LTPT убрзава формирање молекула водоника, подстиче трансформацију наелектрисања у оксиду у површинска стања и убрзава раскидање *Si–H* веза, што сугерише да смањење нечистоћа повезаних са водоником може допринети ублажавању NBT нестабилности.

Може се уочити да се све више истраживачких напора усмерава ка развоју модела који обухватају више параметара и омогућују предвиђања њиховог понашања. У том контексту, у раду *Wanga*-а и сарадника [42] аутори су испитивали деградацију отпорности у укљученом стању код MOSFET транзистора снаге под утицајем NBT напрезања. Раздвајањем укупне отпорности, на део који се мења услед NBTI ефеката и део који се не мења, развијен је линеарни модел првог реда који омогућава предвиђање понашања отпорности при високим напонима на гејту и повишеној температури. Сличну тему рада имају и *Irrer* и *Broccoli* [43] где је предложен свеобухватан модел за описивање нестабилности напона прага током и након NBT напрезања у MOS структурама. Модел интегрише три врсте наелектрисања – површинска стања, гранична стања (енг. *border traps*) и наелектрисања у оксиду. У циљу валидације модела, предложена су одвојена мерења доприноса сваке групе наелектрисања промени напона прага, што омогућава директно поређење са моделом. Током напрезања, гранична стања имају минималан утицај и чине око 2% укупне промене напона прага, док фазом опоравка доминирају гранична стања и површинска стања. Модел захтева само два слободна параметра за опис фазе опоравка, што показује његову ефикасност и применљивост у различитим експерименталним условима без потребе за додатним подешавањем параметара. Кључне предности модела укључују могућност издвајања доприноса појединачних механизама, успешну потврду у широком спектру услова, као и омогућавање прецизног одређивања поузданости у смислу предвиђања времена до отказа. Поред тога, у литератури се налазе и радови који су усмерени на моделирање ефеката зрачења [44], као и студије посвећене анализи и моделирању PBT напрезања [45].

Такође, у последњих неколико година значајна пажња је усмерена на истраживања која се баве NBTI ефектом [36], инјекцијом врућих носилаца [22] и временски зависним пробојем диелектрика [46]. Појава нових мерних техника, које омогућују регистровање ефеката који раније нису били уочљиви, довела је до интензивног интересовања за проучавање NBT нестабилности, а посебно за електрохемијске механизме који стоје у основи уочених промена. Овај растући интерес подстакао је бројна истраживања различитих научних група. У табели 1.3 приказан је преглед неких од новијих студија које се баве овим аспектима, док су на слици 1.8 графички приказане најчешће анализиране теме у научним радовима. Са графика се уочавају четири главна пика: преносне карактеристике, раздвајање наелектрисања, NBTI и моделирање и симулације. Преносне карактеристике су полазна основа за све анализе. Затим, раздвајање наелектрисања је неопходно за разумевање физике процеса и утврђивање механизама који преовладавају при различитим видовима напрезања. Такође, неопходна је анализа NBTI ефеката јер су ти ефекти доминантни. На крају, реализују се моделирање и симулације, јер се на тај начин скраћује дуга експериментална процедура користећи савремене алате.

Табела 1.3: Главне области најновијих научних публикација објављених од стране различитих истраживачких група које испитују ефекте напрезања полупроводничких компонената.

Први аутори и година објављивања публикације	Различите области и теме истраживања													
	Зрачење	NBTI	PBTI	BTI	Раздвајање наелектрисања	Моделирање и симулације	TCAD	Преносне к-ке	Опоравак	Активациона енергија	Енергетске зоне	Електрохемијске реакције	Магнетно поље	Време поузданог рада
Grasser, ..., 2011 [47]				X	X	X			X		X			
Zhang, ..., 2023 [40]	X				X			X			X	X		
Qin, ..., 2019 [48]	X				X			X			X	X		
Bhattacharjee, ..., 2022 [49]		X			X						X			
Zeng, ..., 2011 [50]	X				X				X					
Sun, ..., 2011 [51]	X				X	X			X					
Tripathy, ..., 2022 [52]						X	X	X						
Li, ..., 2023 [53]	X				X			X			X			X
Lazzaz, ..., 2022 [54]						X	X	X						
Liu, ..., 2024 [41]		X		X	X			X		X				
Wang, ..., 2023 [42]		X				X					X			X
Irrera, ..., 2024 [43]		X			X	X		X	X					
Liu, ..., 2023 [44]	X				X	X	X	X				X		
Ye, ..., 2018 [45]			X		X	X		X						
Yang, ..., 2022 [55]		X				X	X	X						X
Xue, ..., 2024 [56]			X			X	X	X			X			
Zhao, ..., 2024 [57]		X	X			X	X	X		X	X			
Rinaudo, ..., 2024 [58]			X							X	X			
Guo, ..., 2022 [59]		X				X								
Biswas, ..., 2024 [60]		X	X	X	X						X			
Steinmann, ..., 2024 [61]		X	X		X		X				X			
Thakor, ..., 2024 [62]				X	X	X	X		X			X		X
Bonaldo, ..., 2024 [63]	X				X	X		X	X		X			X
Wang, ..., 2024 [64]		X			X						X			X
Contamin, ..., 2024 [65]		X	X			X			X		X			
Ghosh, ..., 2024 [66]				X					X					
Singh, ..., 2023 [67]									X					X
Zheng, ..., 2023 [68]		X				X		X						
Li, ..., 2024 [69]		X			X		X	X						X
Liu, ..., 2024 [70]		X			X		X	X						X
Tahi, ..., 2021 [71]								X					X	
Tahi, ..., 2021 [72]								X					X	
Yu, ..., 2025 [73]		X									X			
Wang, ..., 2026 [74]		X			X		X				X			



Слика 1.8: Графички приказ заступљености најчешће анализираних тема у научним публикацијама које се тичу ефеката напрезања полупроводничких компонената.

У литератури се јасно види да је током последњих деценија фокус померен са једноставних феноменолошких модела ка детаљном раздвајању доприноса наелектрисања у оксиду, површинских стања и граничних стања, као и ка њиховом повезивању са појавама као што су NBT напрезање, зрачење и самозагревање. *Grasser* и сарадници у раду [47] дају историјски осврт на развој разумевања BTI ефеката, показујући да класични *reaction–diffusion* модел, у коме је нагласак на дифузији водоника и стварању површинских стања, не може да објасни експериментално уочен опоравак деградације. Аутори закључују да понашање под BTI ефектима доминантно потиче од наелектрисања у оксиду и показују да су промене напона прага у великој мери одређене статистичком расподелом захватања наелектрисања током времена, тако да поузданост постаје стохастичка величина на нивоу појединачне компоненте.

Са друге стране, велики број радова усмерен је на промене изазване зрачењем у MOS и VDMOS структурама, уз детаљно раздвајање доприноса наелектрисања у оксиду и површинских стања. У раду [6] *Qin* и сарадници испитују p-каналне VDMOS компоненте под утицајем зрачења протонским зрацима, који имају енергије 3 MeV и 6 MeV, и показују да дефекти индуковани услед зрачења доминантно утичу на промене напона прага. Након дуготрајног опоравка на собној температури део промене напона прага се смањује, док струја цурења остаје повишена, што указује да се наелектрисања у оксиду релативно споро неутралишу.

Рад *Zeng*-а и сарадника [50] усмерен је на γ-зрачење комерцијалних n-каналних VDMOS транзистора (NMOS) без присуства електричног поља током зрачења. Аутори показују да деградација укључује изражено померање напона прага ка негативнијим вредностима и пораст струје цурења у искљученом стању, при чему се ова појава углавном приписује формирању захваћеног наелектрисања у оксиду. Са друге стране, не уочавају се значајније промене густине површинских стања, ни током зрачења нити током накнадног оджаривања (енг. *annealing*), што се између осталог приписује одсуству поларизације. Поред тога, разматрано је присуство водоника у околини, и како доприноси убрзавању деградације. У раду [51] *Sun* и сарадници разматрају VDMOS транзисторе изложене γ-зрачењу и комбинују мерења са екстракцијом параметара компактног модела. Закључују да наелектрисања у оксиду доминантно утичу на померање напона прага после зрачења, док се површинска стања манифестују као главни узрок додатне деградације након

високотемпературног оджаривања. У раду [63] *Bonaldo* и сарадници испитују *SiC* вертикалне MOSFET-ове који су изложени ултра-високим дозама X-зрака и протона. Показују да позитивна поларизација гејта током зрачења доводи до најизраженијег померања напона прага ка негативнијим вредностима услед интензивног захватања позитивног наелектрисања у оксиду, док новије генерације технологија показују мању деградацију нагиба потпраговске криве захваљујући бољем квалитету међуповршине SiC/SiO_2. За протонско зрачење, поред TID-а у оксиду и на међуповршини, јављају се и дефекти у дрифтовској области, који доводе до пораста укупне отпорности и деградације статичких и динамичких карактеристика.

Поред нестабилности услед негативне поларизације и високе температуре, значајно место у литератури заузимају и нестабилности услед позитивне поларизације и високе температуре. У раду [45] *Ye* и сарадници развијају модел PBT деградације у n-каналним VDMOS транзисторима. Полазе од експерименталних података добијених при различитим комбинацијама напона на гејту и температуре и предлажу двофазни модел који описује карактеристични *turn-around* ефекат: почетну фазу опадања и накнадну фазу раста напона прага. Комбиновањем t^n и *Arrhenius*-овог модела температурне зависности, аутори успостављају модел који може да предвиди промену напона прага за широк опсег услова напрезања и да омогући прецизнију процену преосталог радног века компонената.

Сложеније анализе поузданости јављају се у применама где су доминантни SEE и TID механизми деградације. У раду [44] *Liu* и сарадници анализирају поузданост различитих *SiC* VDMOS структура (*planar*, *trench* и *super-junction* варијанте). Кроз нумеричке симулације показују да се, избором одговарајуће структуре, могу значајно смањити укупно захваћено наелектрисање, као и максимална температура структуре, што директно утиче на смањење вероватноће термичког пробоја оксида. Ови резултати указују да дизајн геометрије и расподела електричног поља имају кључну улогу у поузданости VDMOS компонената у космичким применама.

Важан сегмент литературе бави се и механизмима формирања наелектрисања у оксиду услед насталих шупљина и њиховим ефектом на стабилност напона прага. У раду [60] *Biswas* и сарадници разматрају нестабилност напона прага под високим позитивним и негативним напонима на гејту у n-каналним *4H-SiC* MOSFET транзисторима. Показују да се, без обзира на то да ли шупљине настају услед ударне јонизације у оксиду при високим позитивним напонима или услед *Fowler–Nordheim* тунеловања при високим негативним напонима, напон прага смањује услед захватања шупљина на постојећим дефектима у оксиду. Међутим, делимични опоравак напона прага могућ је захваљујући рекомбинацији електрона и шупљина или елиминацији шупљина из оксида, али аутори наглашавају да понекад остаје трајно оштећење оксида, због чега је неопходан опрез при примени напона изнад препоручених граница. У раду [61] *Steinmann* и сарадници користе *subthreshold swing* методу да би екстраховали промене густине површинских стања N_{it} под BTI напрезањем у *4H-SiC* FET транзисторима. Закључују да се услед NBT напрезања значајан део промене напона прага може приписати површинским стањима, док се услед PBT напрезања промена напона прага углавном везује за захватање наелектрисања у оксиду. На овај начин, предложена методологија омогућава раздвајање доприноса наелектрисања у оксиду и површинских стања на основу *subthreshold swing* методе.

Паралелно са класичним *planar* и *trench* структурама, најновија истраживања фокусирају се на скалиране меморијске компоненте. У раду [64] *Wang* и сарадници први пут систематски проучавају NBTI у 20 nm DRAM-у (енг. *Dynamic Random Access Memory*). Комбинацијом напонски и временски модулисаног *charge-pumping* мерења и мулти-импулсне технике пражњења, аутори изолују „ултра-брза“ наелектрисања и спорије групе стања и повезују их са конкретним структурним дефектима (азотне супституције,

ваканције кисеоника, атоми азота). Ови резултати дају дубљи увид у поузданост DRAM периферијских компонената и указују на везу између микроскопске природе дефеката и макроскопске промене напона прага.

Коначно, значајан део новије литературе посвећен је комбинованом утицају NBT нестабилности и самозагревања. У раду [69] *Li* и сарадници анализирају FET структуре и реализују симулације у којима се NBTI описују на основу промена наелектрисања, уз укључивање самозагревања. Резултати показују да самозагревање доприноси деградацији услед NBT напрезања, док дуготрајно излагање NBT напрезањима временом ослабљује ефекат самозагревања. Посебно се наглашава да неравномерна расподела електричног поља у каналу NSFET (енг. *Nanosheet Field Effect Transistors*) компонената доводи до појачаног напрезања у „заобљеним“ угловима канала, што додатно убрзава деградацију. Са друге стране, повећање ширине канала ублажава утицај NBT напрезања, али појачава самозагревање и захтева компромис између интеграције и поузданости. То је битно нарочито у SRAM (енг. *Static Random Access Memory*) ћелијама где NBTI и самозагревање доводе до редукције маргине шума. У раду [70] *Liu*, *Ma* и *Pan* разматрају 14 nm p-FinFET и, на основу TCAD симулација, као и експерименталним подацима, показују да повећање контактне термичке отпорности доводи до пораста температуре компоненте, смањења покретљивости и струје засићења, док смањење ширине канала доводи до пораста напона прага и опадања струје. Поред тога, повећање амбијенталне температуре значајно појачава ефекат самозагревања и раст захваћеног наелектрисања, па аутори закључују да смањење термичке отпорности контаката и амбијенталне температуре представља важан инструмент за ублажавање комбинованог утицаја NBT напрезања и самозагревања.

Овако посматрана литература јасно показује да се савремени приступ поузданости MOS и VDMOS транзистора заснива на квантитативном раздвајању доприноса наелектрисања у оксиду, површинских стања и граничних стања, као и на њиховом повезивању са зрачењем, високим пољима, NBT/PBT напрезањем и самозагревањем. Управо тај оквир представља полазну основу за даље анализе понашања VDMOS транзистора снаге у реалним радним условима.

1.2. Структура и садржај докторске дисертације

Као и код других истраживача, иницијални експерименти су рађени са статичким NBT напрезањем како би се утврдило време поузданог рада у граничним условима, али и како би се убрзали и боље разумели процеси који се дешавају у оксиду. Међутим, у реалним применама, гејт је чешће подвргнут импулсним побудама, па су експерименти проширени на импулсно NBT напрезање, са различитим вредностима напона, температура, као и фреквенција и фактора испуне (енг. *Duty Cycle* - DTC) импулсног сигнала. Нормални радни услови p-каналних VDMOS транзистора снаге најчешће подразумевају напон на гејту од око –20 V и радну температуру до 175°C, док су експерименти у оквиру овог истраживања реализовани у поошт реним условима, при чему су примењивани напони на гејту од –30 V и –35 V, а у појединим случајевима и у екстремним условима, при напону на гејту од –50 V и температури од 175°C. Треба истаћи да су експерименти приказани у овој докторској дисертацији реализовани у више наврата, уз варијације у коришћеним методама, применом различитих мерних инструмената, као и коришћењем компонената из различитих серија и лотова. Такође, током реализације експеримената били су примењени и различити услови (V_G, T, f, DTC) напрезања. У овој докторској дисертацији приказан је само део ових опсежних експеримената и добијених резултата.

У пракси компоненте у редундантним системима трпе утицај зрачења иако још увек нису електрично активне. А затим, током нормалног рада, када су активне, изложене су и

NBT напрезању. С обзиром на чињеницу да зрачење изазива нестабилности карактеристика компонената, то упућује на потребу организације експеримената тако да су компоненте изложене и зрачењу и NBT напрезању. Како је сложеније реализовати такве експерименте они се спроводе при сукцесивном напрезању: у једном делу транзистори се излажу NBT напрезању а потом зрачењу, а у другом делу, са другим узорцима, експеримент је текао обрнутим редоследом.

Велики број експерименталних резултата је анализиран и у циљу разјашњавања процеса који се одвијају у унутрашњости компонената, пре свега у оксиду гејта, а који су доминантно везани за доприносе генерисаног и захваћеног позитивног наелектрисања у оксиду и површинских стања на међуповршини Si/SiO_2. Треба напоменути да је за раздвајање густине наелектрисања у оксиду и густине површинских стања коришћена *Subthreshold Midgap* техника (у даљем тексту SMG техника), коју су предложили *McWhorter* и *Winocur* [75]. Поред тога, акценат се ставља на анализу процеса при различитим условима због чињенице да такве промене могу значајно утицати на стабилност и поузданост MOS компонената, посебно у захтевним радним условима где су ови параметри кључни. Показано је да акумулација наелектрисања у оксиду гејта и површинских стања деградира перформансе и скраћује период поузданог рада компонената. Стога, детаљно проучавање процеса који доводе до њиховог формирања доприноси бољем разумевању механизама који утичу на промену напона прага, као и бољи увид у кориговање технологије у циљу смањења дефеката током производње или њиховог додатног креирања током експлоатације.

У циљу проучавања физике процеса у компонентама, експеримент напрезања је праћен оджаривањем компонената на повишеној температури која активира одговорне механизме везане за наелектрисања у оксиду и површинска стања. Поред тога, праћен је и опоравак напона прага након зрачења и његов фединг. Такође, спроведен је и експеримент анализе самозагревања компонената. У условима великих струја и високих напона, типичних за примену VDMOS компонената, ефекат самозагревања може значајно утицати на електричне параметре транзистора, напон прага и отпорност канала, а самим тим и укупну ефикасност рада. Ово је посебно важно у безбедносно релевантним системима (аутоиндустрија, нуклеарне електране), или космичким системима (проблем хлађења). Самозагревање код VDMOS компонената праћено је у свеобухватним експериментима појединачног и комбинованог напрезања (зрачење, NBT), а такође анализиран је и утицај коришћења хладњака који имају важну улогу у дисипацији топлоте и спречавању прегревања, што је критично за одржавање стабилности електричних параметара током рада у пооштреним условима. Експерименти са и без хладњака дају слику о ефикасности термичке регулације компонената и доприносу повећања поузданости VDMOS транзистора у њиховој примени и у најзахтевнијим условима.

Јако је битно истаћи да су се ови сложени експерименти, при различитим условима, а у циљу расветљавања одговорних механизама, реализовали на Електронском факултету у Нишу током претходне две деценије [20, 29, 34, 35, 76–84]. Ова дугогодишња истраживања и публиковани научни радови представљају чврсту научну основу за резултате приказане у овој докторској дисертацији и потврђују релевантност изабране теме.

2. Нестабилности MOS транзистора са дебелим оксидом гејта подвргнутих NBT напрезању

Испитивања нестабилности снажних MOS транзистора у условима који су блиски реалној примени представљају важан сегмент савремених истраживања поузданости електронских компонената [85, 86]. Посебан значај имају нестабилности изазване истовременом поларизацијом компонената и повишеним температурама, међу којима негативна поларизација гејта при повишеним температурама, односно NBT напрезање, заузима централно место. Посебно су изражени ефекти NBT напрезања код p-каналних MOS транзистора који и раде при негативној поларизацији. Познато је да се нестабилности проузроковане NBT напрезањем јављају при негативној поларизацији гејта нарочито код p-каналних MOS транзистора. Карактеристично се ове нестабилности јављају када су електрична поља у оксиду у опсегу од 2 до 6 MV/cm и температуре од приближно 100 до 250 °C [87–91]. Прва истраживања нестабилности изазваних NBT напрезањем објавили су *Miura* и *Matukura* још 1966. године [92], указујући да продужено NBT напрезање доводи до нагомилавања наелектрисања у оксиду и површинских стања на међуповршини, при чему њихове концентрације у великој мери зависе од примењеног напона и температуре.

Истраживања NBTI феномена трају више од пет деценија, а у последњим годинама забележен је изузетан пораст броја научних публикација посвећених овој теми [93]. Разлог за то лежи у чињеници да се у току рутинског рада снажних MOS компонената често јављају повећана електрична поља и повишене температуре чипа [94], што NBTI чини реалним и неизбежним механизмом деградације. Иако су бројне истраживачке групе детаљно проучавале овај ефекат, механизми на микроскопском нивоу који стоје у његовој основи још увек нису у потпуности разјашњени, што значајно отежава технолошку оптимизацију усмерену на минимизовање NBTI деградације [95–97]. Са друге стране, утврђено је да се NBTI манифестује пре свега као промена напона прага, што праћење овог параметра чини кључним за анализу деградације и процену животног века компонената [94].

Показано је да су основни механизми NBTI деградације у суштини исти како код компонената са танким, тако и код оних са дебљим оксидним слојем гејта (већих од 50 nm) [98, 99], иако су поједини механизми израженији и лакше уочљиви код компонената са дебљим оксидима. Ранија истраживања NBTI у компонентама са ултра-танким оксидима указивала су на доминантну улогу површинских стања у односу на наелектрисање у оксиду [87, 88], док су студије спроведене на снажним VDMOS транзисторима са дебљим оксидом гејта показале да управо наелектрисање у оксиду има доминантан утицај на деградацију [95]. Током времена, значај утицаја наелектрисања у оксиду препознат је као један од кључних механизама NBTI деградације, независно од дебљине оксидног слоја [95, 100–102]. Поред тога, поједини специфични феномени, као што су изражена деградација n-каналних компонената [37, 100] и интензивнија деградација на међуповршини SiO_2/Si након напрезања у условима оксида богатог водоником и/или позитивне поларизације гејта [103, 104], до сада су уочени искључиво код компонената са дебљим оксидним слојем.

Иако се са сваком новом генерацијом технологије дебљина оксида гејта смањује, испитивање нестабилности и дефеката у структурама са релативно дебелим оксидима и даље је од великог значаја, пре свега због широке примене MOS технологије у снажним електронским компонентама. За проучавање природе дефеката у SiO_2 и на међуповршини SiO_2/Si користи се велики број експерименталних метода, које се могу грубо поделити на методе примењене на MOS кондензаторским структурама и методе примењене на сложенијим MOS компонентама. Ове методе се углавном заснивају на електричним карактеризацијама и омогућују добијање информација о енергетској расподели дефеката у оксиду и на међуповршини.

Чињеница је да је p-каналним MOS транзисторима (PMOS) негативна поларизација гејта радни режим, па је јасно зашто се NBT напрезање чешће јавља управо код овог типа транзистора. Супротно томе, n-канални MOS транзистори (NMOS) се у литератури често наводе као мање подложни ефектима повезаним са NBTI, пре свега због ограничене изложености негативном напону на гејту током уобичајеног рада. Међутим, поједина истраживања указују на потенцијалну осетљивост n-каналних MOS транзистора у специфичним случајевима у којима су изложени високим негативним напонима на гејту, што може довести до изражених нестабилности изазваних NBT напрезањем [88, 93, 105, 106]. Наиме, у одређеним применама, n-канални транзистори се повремено користе под негативном поларизацијом гејта, посебно у ситуацијама када је потребно убрзано искључивање транзистора. Иако примена негативног напона на гејту омогућава брзо затварање канала, она истовремено може активирати механизме карактеристичне за NBTI, што представља нежељену, и прилично значајну последицу са аспекта поузданости. Значај карактеристичне поларизације код конкретног типа VDMOS компонената приказан је у табели 2.1.

Табела 2.1: Услови под којима p- и n-канални VDMOS транзистори снаге могу бити изложени BT напрезању.

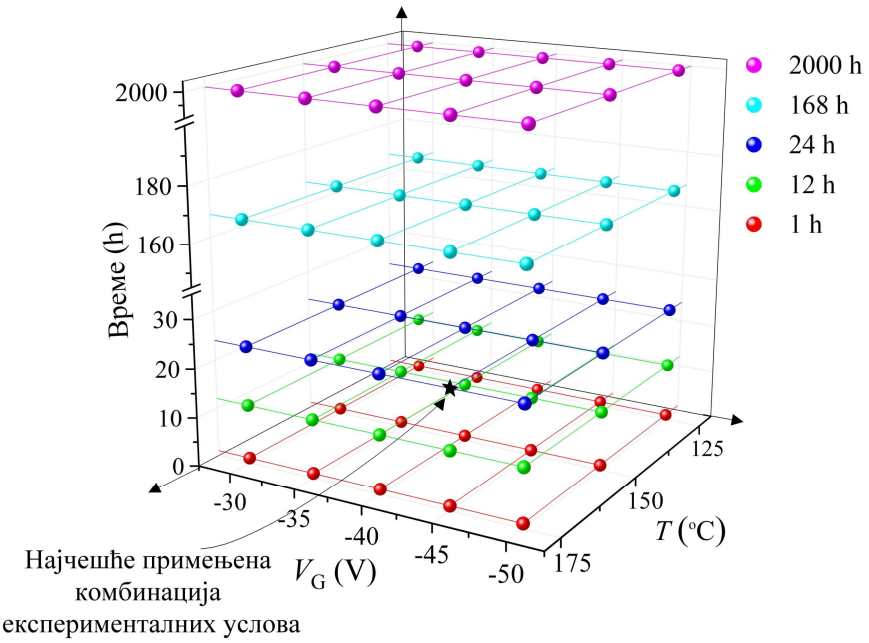
Поларизација гејта VDMOS транзистора снаге	NMOS	PMOS
„–“	NBTI (значајан) У специјалним применама	NBTI (значајан) Нормални радни услови
„+“	PBTI (мањи значај) Нормални радни услови	PBTI (мањи значај) У специјалним применама

2.1. Спроведене експерименталне процедуре при статичком NBT напрезању

Имајући у виду дебљину оксида гејта код p-каналних VDMOS транзистора који су коришћени у експерименту, као и високе вредности електричног поља које доводе до појаве NBTI ефекта у распону од 2 до 6 MV/cm, било је неопходно спровести детаљну анализу под различитим условима напрезања. Са тим циљем, изведен је велики број експеримената са напонима гејта у распону од –30 V до –50 V [20, 83, 94, 107]. Ови напони су одабрани како би се симулирало понашање компонената у реалним условима примене, где долази до повећаног електричног напрезања оксида. Такође, током експеримената коришћене су три различите температуре, 125 °C, 150 °C и 175 °C, што је омогућило анализу термички индукованих механизама деградације. Трајање експеримената значајно је варирало, од

краћих напрезања од једног сата, која су омогућила праћење почетних фаза деградације, до дуготрајних експеримената који су трајали чак 2000 сати (слика 2.1) [20, 39, 94]. Овако продужено трајање експеримената омогућило је праћење спорих процеса генерисања наелектрисања у оксиду и на међуповршини Si/SiO_2.

Свака комбинација негативног напона на гејту и температуре довела је до специфичних промена у параметрима транзистора. С обзиром на то да је трајање појединачних експеримената било око 2000 сати, укупна реализација истраживања захтевала је вишегодишњи рад, што додатно указује на обим и сложеност спроведених експеримената. Овакав приступ омогућио је стицање дубљих увида у механизме деградације напона прага (V_T) и добијање информација за дугорочну поузданост VDMOS транзистора при негативним напонима и повишеним температурама. Битно је поменути да је овде истакнута примена негативног напона јер се овај режим чешће користи у реалним применама, међутим рађени су и експерименти са позитивним напонима што ће бити дискутовано у наставку.



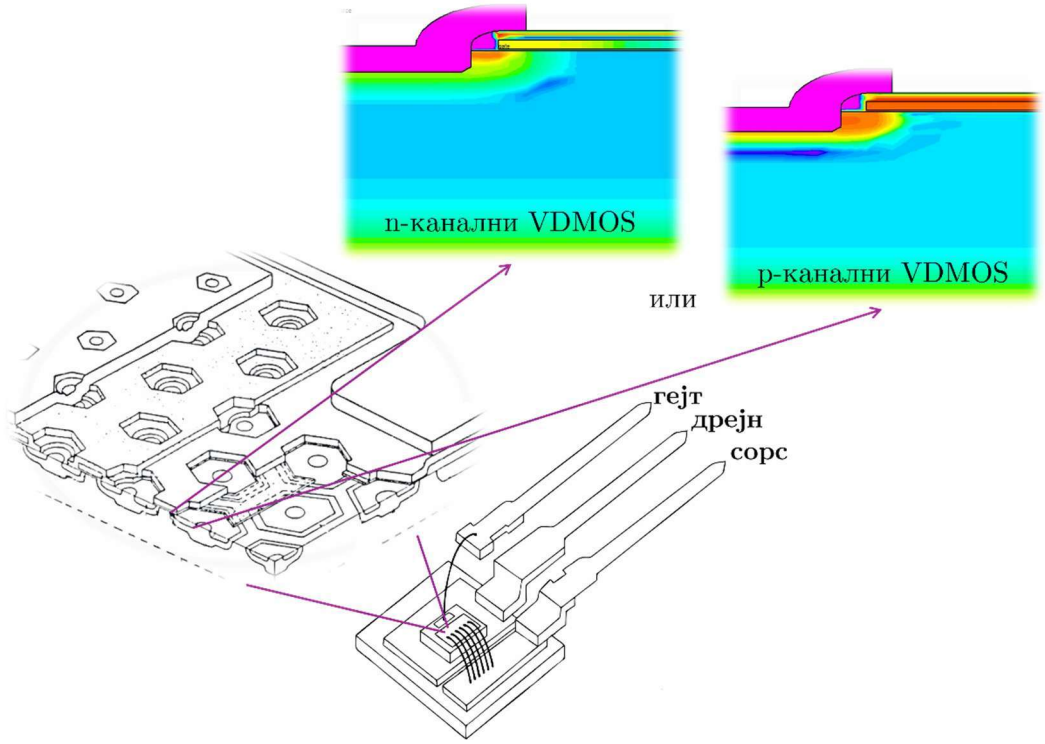
Слика 2.1: Графичка илустрација услова напрезања при статичком NBT напрезању у спроведеним истраживањима.

2.1.1. Коришћени узорци

Током реализације експеримената који су везани за ову докторску дисертацију коришћени су првенствено VDMOS транзистори снаге, p-канални и n-канални, при чему су доминантно заступљени p-канални транзистори. Историјски гледано, ове компоненте је произвела компанија *International Rectifier* (IR), али након што је *Vishay* преузео одређене делове *International Rectifier*-а, ова компонента се сада налази у понуди *Vishay Siliconix*. Ови транзистори су комерцијално доступни под ознакама IRF9520 и IRF510, што се односи на p-канални и n-канални VDMOS транзистор снаге, редом. Основне карактеристике ових компонената укључују чињеницу да су израђене коришћењем стандардне *poly*-Si технологије и да поседују оксид гејта дебљине приближно 100 nm [52]. Ова дебљина оксида је окарактерисана као дебео оксид, што се генерално односи на оксидне слојеве дебљине веће од 50 nm [52, 108]. Типичне вредности дебелог оксида у снажним MOSFET-овима крећу се од 100 nm до неколико стотина нанометара, у зависности од пробојног напона

транзистора. Ове дебљине су знатно више у односу на танке оксиде у напредним CMOS технологијама, који су испод 10 nm, па чак и испод 2 nm.

Коришћене компоненте су инкапсулиране у TO-220 пластично кућиште са три извода, односно контакта, дрејн и гејт, и сорс који је краткоспојен са балком. Ово кућиште је стандардних димензија, приближно 10 mm ширине, 16 mm висине (без извода) и 4,5 mm дебљине. Такође, имају металну плочу са отвором за шраф, што омогућује причвршћивање за хладњак ради бољег одвођења топлоте. Ове снажне компоненте садрже 1650 ћелија које су хексагоналне конфигурације. Попречни пресек наведених структура приказан је на слици 2.2.



Слика 2.2: Графичка илустрација структуре n-каналних и p-каналних VDMOS транзистора снаге коришћених у овом истраживању.

Према техничкој документацији, максимална дозвољена струја дрејна (I_D) кроз p-канални VDMOS транзистор износи –6,8 A, док напон прага (V_T) може да варира између –2 V и –4 V. Пре свих експеримената, компонентама које су коришћене био је проверен почетни напон прага, који се обележава V_{T0} и за све узорке је износио приближно –3,6 V. Такође, један од битних параметара транзистора је пробојни напон дрејн-сорс (V_{DS}), од –100 V, док је максимални напон између гејта и сорса ±20 V, затим максимална отпорност укључења, $R_{DS(ON)}$, је око 0,6 Ω при $I_D = -6{,}8$ A и $V_G = -10$ V. Максимална снага дисипације ове компоненте износи 60 W. Са друге стране, код n-каналног VDMOS транзистора снаге бројне вредности ових параметара су веома сличне, али су већином то вредности супротног знака. Струја дрејна износи 5,6 A, напон прага је око 3,6 V, пробојни напон дрејн-сорс је око 100 V, а максимална отпорност укључења износи 0,54 Ω. Максимални напон између гејта и сорса је исти и за n- и за p-канални транзистор и износи ±20 V. И последњи параметар који би овде био истакнут је максимална снага дисипације која износи 43 W. Треба истаћи да испитивани VDMOS транзистори снаге уобичајено раде при нижим напонима на гејту (±20 V). Међутим, имајући у виду велику дебљину оксида гејта, убрзано NBT напрезање ових компонената захтева специфична испитивања и опрему

за примену напона на гејту од 30 V и 35 V као пооштрених услова рада, а у појединим случајевима и напона од око 50 V који представљају екстремне услове напрезања [109, 110].

Широко прихваћена претпоставка је да електрично поље примењено током типичног NBT напрезања може довести до дисоцијације $Si–H$ веза на међуповршини оксид-полупроводник, што резултује ослобађањем водоника и формирањем површинских стања [87, 88, 91]. У овом истраживању, електрично поље током напрезања од 4,5 MV/cm налази се у опсегу типичном за NBTI (2–6 MV/cm). Пошто је утврђено да енергија везе $Si–H$ веза показује Гаусову расподелу [111, 112], типични услови NBTI могу бити довољни да доведу до раскида бар неких слабијих веза и на тај начин иницирају деградацију на међуповршини.

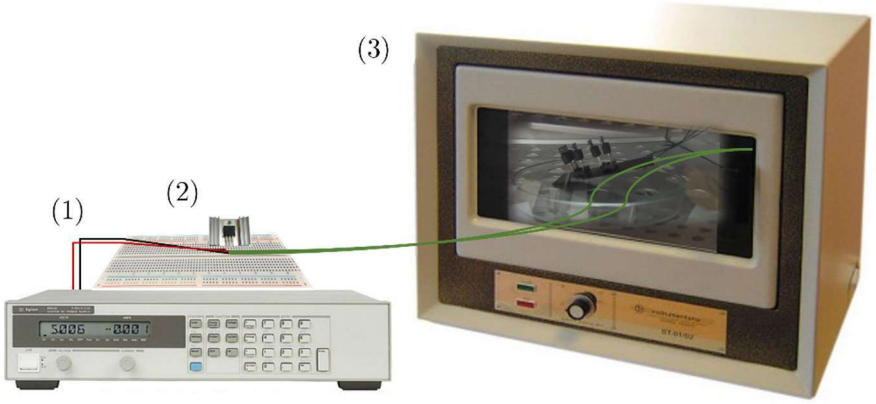
2.1.2. Коришћена лабораторијска опрема и поступак мерења

Први тип експеримента, који је реализован у склопу ове дисертације, је NBT напрезање, односно температурно напрезање при негативној поларизацији гејта. Ова напрезања су спроведена у Лабораторији за микроелектронику и електронске компоненте на Електронском факултету у Нишу [113]. Сви експерименти који се тичу NBT напрезања изведени су коришћењем претходно развијене технике засноване на прекидачком колу, које је конципирано тако да обезбеди оптималан компромис између захтева NBT напрезања и захтева мерења код снажних VDMOS транзистора [95, 114]. Ова техника је верификована кроз тестирање NBT напрезања у различитим експериментима [29, 30, 33, 78, 110]. На слици 2.3 [115] приказана је фотографија целокупне апаратуре која је коришћена за реализацију ових експеримената и аквизицију података. Треба напоменути да су приказани експерименти временски веома захтевни и да је типично време напрезања било 168 сати, односно недељу дана.



Слика 2.3: Експериментална поставка у лабораторији неопходна за реализацију NBT експеримената и аквизицију података.

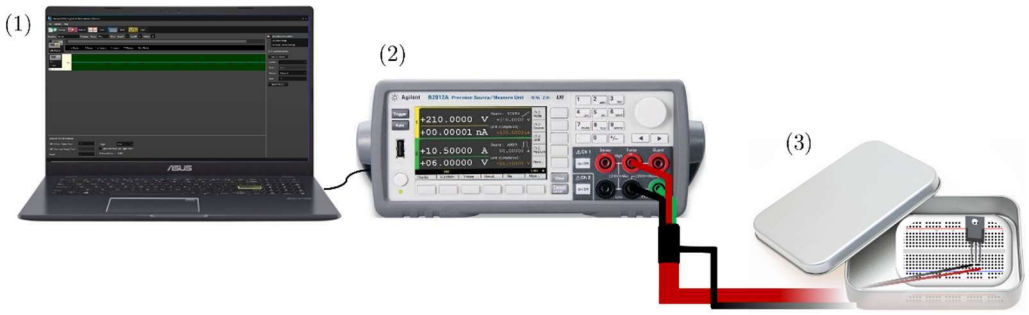
Експеримент захтева карактеристичну лабораторијску опрему, и како би била детаљно објашњена, подељена је у две велике групе, које су шематски приказане на сликама 2.4 и 2.5 [115]. Поред тога, наведене су ознаке инструмената и истакнут је разлог њихове употребе у овој експерименталној поставци.



Слика 2.4: Шематски приказ поставке апаратуре за статичко NBT напрезање: (1) извор једносмерног напона, (2) пратећа електроника и (3) лабораторијска температурна комора.

На слици 2.4 шематски је приказана апаратура која се користи за излагање компонената високим напонима и високим температурама. Напони које је било потребно постићи су у опсегу од –30 V до –50 V. То су веома високе вредности напона које нису типичне за стандардне изворе напајања. Из тог разлога, коришћен је уређај компаније *Agilent* са ознаком 6645A [116]. Овај извор напајања може да обезбеди стабилан напон до 120 V и максималну струју од 1,25 A. Током реализације експеримената извор напона је био подешен да обезбеђује од –30 V до –50 V, док је вредност струје била подешена на 0,5 A. Како би била обезбеђена тачност и прецизност добијених података, увек је излагано напрезању од 6 до 8 компонената током једног циклуса експеримената. На пертинакс плочи су залемљена два DIP14 кућишта, и ту су постављени VDMOS транзистори којима је краткоспојен извод дрејна и сорса, и повезан на масу. При напрезању p-каналних VDMOS транзистора, било је неопходно применити негативан напон на извод гејта. Насупрот томе, приликом експеримената са n-каналним VDMOS транзисторима, било је потребно довести позитиван напон на извод гејта. Због тога је било неопходно пажљиво планирати распоред контаката како би се обезбедили исправни услови напрезања за сваку врсту транзистора. Контакти који су били постављени између пертинакс плоче и извора напона су специјално израђени да могу да издрже високе температуре. Када је обезбеђен одговарајући напон и компоненте постављене на одговарајуће позиције, било је неопходно обезбедити високу температуру. То је постигнуто коришћењем лабораторијске температурне коморе. Температуре које су биле обезбеђиване током трајања експеримената су 125 °C, 150 °C и 175 °C, при чему је последње наведена била најкоришћенија јер је то максимална вредност радне температуре ових компонената. Самој лабораторијској температурној комори је неопходно неколико сати да постигне стабилну температуру, која је проверавана дигиталним термометром UNI-T UT325 [117]. Пертинакс плоча са компонентама налазила се увек у посуди од ватросталног стакла, како не би дошло до нежељених контаката између извода. Један од проблема који се јављао током напрезања је нестанак струје, што доведе до искључења извора напона, или може да се догоди да се неки контакт разлеми услед високе температуре, или да се разлеми нека жица која је спајала напајање са компонентама. Са таквим узорцима није могао да се настави експеримент, па је почињано испочетка.

Током напрезања неопходно је пратити промене, што је рађено мерењем струјно-напонских карактеристика. Шематски приказ тог дела апаратуре дат је на слици 2.5 [115]. Треба напоменути да се мерење I-V карактеристика одвија на собној температури, што значи да треба охладити компоненте до собне температуре, односно 25 °C. Стандардно, како би постојао увид у динамику промена I-V карактеристика, на самом почетку неких експеримената мерења су спровођена у краћим временским интервалима од 2 h, 4 h, 6 h и 8 h, а онда се настављало на сваких 24 h, док је код великог броја експеримената мерење I-V карактеристика реализовано на 24 сата.



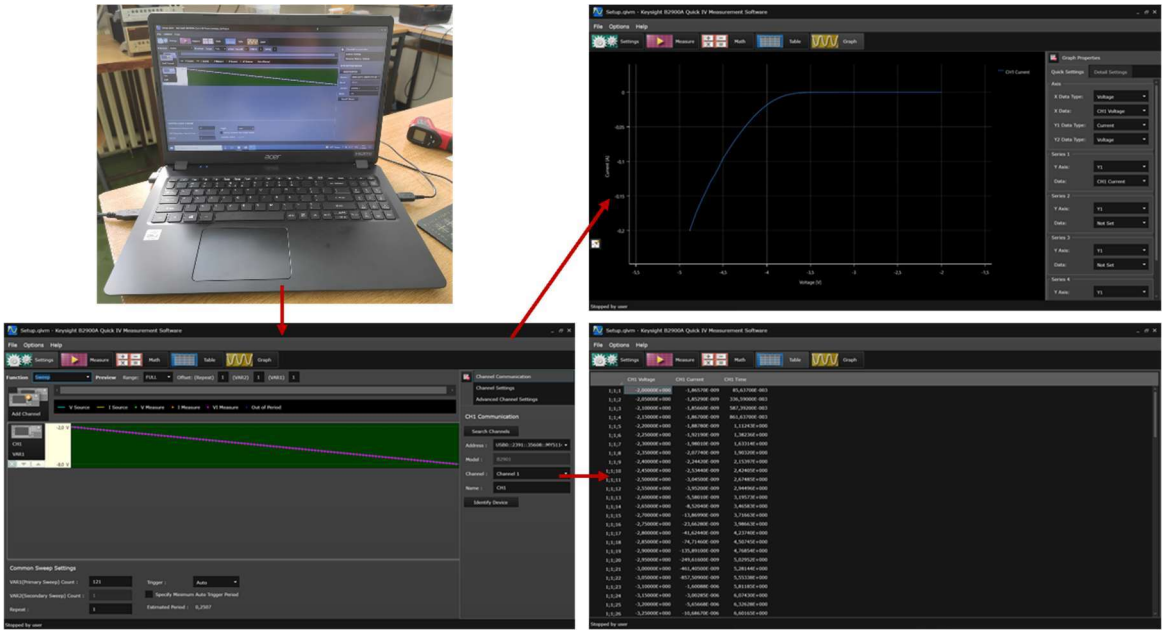
Слика 2.5: Шематски приказ поставке апаратуре за мерење I-V карактеристика: (1) рачунар са одговарајућим софтвером, (2) *Source Measure Unit* и (3) импровизован Фарадејев кавез са компонентом.

Уређај који је коришћен за мерење I-V карактеристика је *Source Measure Unit* (SMU) *Keysight* B2901A [118], којим се управља преко рачунара и одговарајућег софтвера. Приликом ових мерења, узорци пролазе кроз прекид напрезања, затим се врши хлађење, након чега се мере њихове преносне I-V карактеристике, а затим се поново враћају у режим напрезања. Са циљем потврде да се компоненте налазе на собној температури, користи се бесконтактни термометар *Cheerman* DT8380BH [119]. Након ове провере, транзистор се поставља на протоплочу и повезује са SMU *Keysight* B2901A. Контакти дрејна и гејта су краткоспојени како би се обезбедило да се I-V карактеристике мере када транзистор ради у области засићења, док је контакт сорса повезан на масу. Такође, метална кутија у којој се налази протоплоча се затвара као би се смањили шумови из спољашње средине, што представља импровизован Фарадејев кавез.

Контрола и постављање параметара SMU-а помоћу одговарајуће апликације олакшава рад корисника. Изглед корисничког програма приказан је на слици 2.6. Први корак је да се поставе вредности напона који ће се применити између гејта и сорса, од −2 V до −8 V када се радило о p-каналним транзисторима, односно од −2 V до +8 V када се радило о n-каналним транзисторима. Код n-каналних транзистора, такође је коришћена почетна вредност напона од −2 V како би се обухватила цела потпраговска област. Напонски корак је био 50 mV током свих мерења. Такође, постављена је и максимална вредност струје, што је у овој реализацији експеримената износило 0,2 A. Било је веома битно измерити карактеристике у довољно великом напонском опсегу, да јасно могу да се прикажу натпраговски и потпраговски делови преносних карактеристика. Управо анализом ових делова се добија информација о наелектрисањима у оксиду и површинским стањима на међуповршини Si/SiO_2.

Након свих мерења у лабораторији, предстоји обрада резултата. Обрада података и добијање резултата реализовани су коришћењем скрипте, написане у *Octave* [120] софтверу. Ова скрипта пре свега има за циљ да поједностави и аутоматизује обраду резултата. На основу добијених I-V карактеристика, примењена је SMG техника [75, 82] за одређивање

већине резултата који су анализирани у овом раду. Из ових I-V карактеристика директно су одређени кључни параметри који су коришћени у даљој анализи, а то су промена напона прага (V_{T}), густина наелектрисања у оксиду, густина површинска стања и покретљивост који су кључни за даљу анализу.



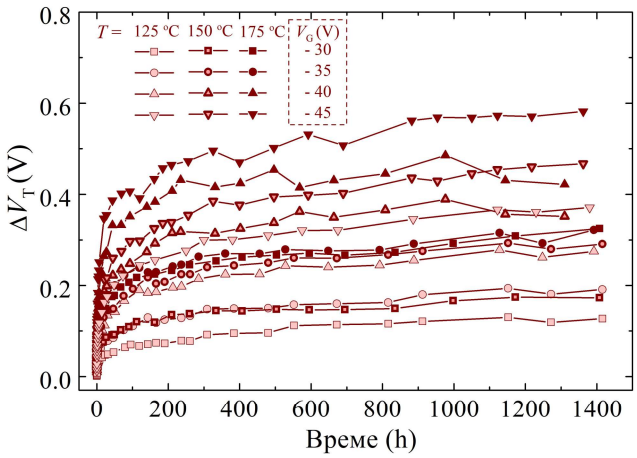
Слика 2.6: Изглед интерфејса програма за мерење струјно-напонских карактеристика.

2.1.3. Анализа резултата добијених при статичком NBT напрезању

Испитивања промене напона прага се годинама уназад спроведе, велики број експеримената је реализован и резултати су публиковани [30, 31, 95, 96, 107, 110, 115, 121]. Током тог периода, највећи број истраживања се односио на VDMOS транзисторе који су били изложени статичком NBT напрезању. Многи од тих експеримената су били временски јако захтевни, где су компоненте биле излагане напрезању и по неколико месеци. На слици 2.7 представљене су промене напона прага p-каналних VDMOS транзистора током статичког NBT напрезања у трајању од два месеца, односно 1440 h, при чему треба нагласити да су реализовани експерименти који су трајали и по три месеца [81]. Током овог периода напрезања, мерења су реализована након више од тридесет временских интервала. Добро је напоменути да ова дуготрајна истраживања нису служила за коментарисање и извођење конкретних закључака, већ је циљ тих истраживања био да се потврди да промена напона прага улази у засићење и стагнира после одређеног времена. Како би се побољшала ова истраживања и донели конкретни закључци, реализовани су нови експерименти, приказани у овој докторској дисертацији.

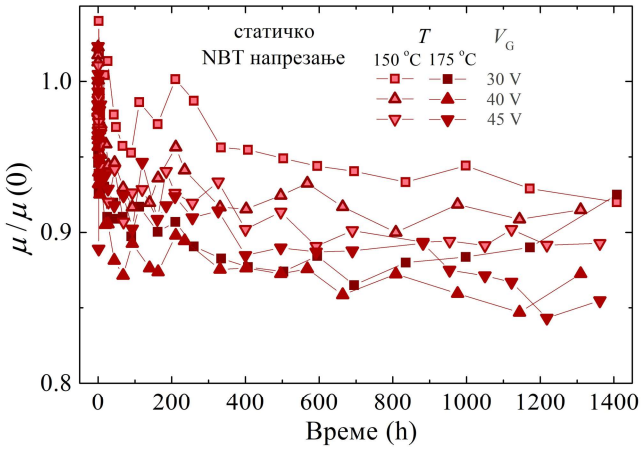
Из поменутих ранијих истраживања евидентно је да уколико је већа температура и већи примењени напон на гејту, промене напона прага су такође веће. Током спроведених експерименталних процедура, примењиване су различите температуре и различити напони, у циљу стварања услова у којима се може очекивати јављање NBT ефекта. У почетним експериментима, примењено је дванаест комбинација које су биле формиране од три различите температуре, 125 °C, 150 °C и 175 °C и четири различита напона на гејту, –30 V, –35 V, –40 V и –45 V. Уочено је да су промене напона прага најизраженије када се

компоненте излажу температури од 175 °C и напону на гејту од –45 V, док су најмање при температури од 125 °C и напону на гејту од –30 V. Укратко, уколико се пооштре радни услови током експлоатације и напрезања компонената, биће значајније промене напона прага. Током овог типа експеримената уочене су неке законитости које до сада нису имале физичка објашњења. За експерименталне услове приказане на слици 2.7 [122] може да се закључи да уколико се температура промени за 25 °C, јављају се слични резултати као да се напон променио за 5 V. На пример, за комбинацију од 150 °C и 35 V, то је слично као да постоји комбинација од 175 °C и 30 V. Ова запажања могу бити веома корисна приликом будуће организације експеримената, али и приликом саме практичне примене ових компонената.



Слика 2.7: Промена напона прага p-каналних VDMOS транзистора снаге приликом статичког NBT напрезања (три температуре, четири напона).

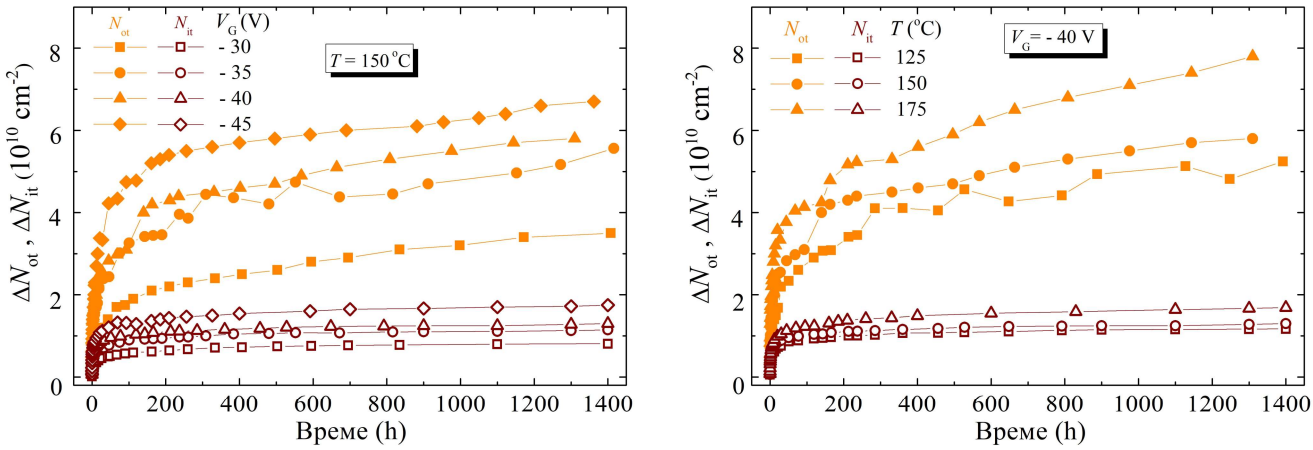
Поред промене напона прага, који је одређен на основу преносних карактеристика, може да се одреди и покретљивост носилаца у каналу из нагиба ових карактеристика. На слици 2.8 приказана је промена покретљивости носилаца p-каналних VDMOS транзистора снаге током статичког NBT напрезања у односу на почетну при различитим вредностима примењеног напона и температура.



Слика 2.8: Промена покретљивости носилаца у односу на почетну покретљивост током статичког NBT напрезања p-каналних VDMOS транзистора снаге при различитим примењеним вредностима напона и температура.

У почетном делу напрезања уочава се брза иницијална промена. Разлог за то може бити већа брзина генерисања површинских стања у почетном периоду NBT напрезања. Треба истаћи да је са повећањем температуре и напона примећено веће опадање покретљивости носилаца [123]. Тако се на слици 2.8 види да је најмања покретљивост носилаца уочена код компонената излаганих најоштријим условима, односно $V_G = -45$ V и $T = 175$ °C.

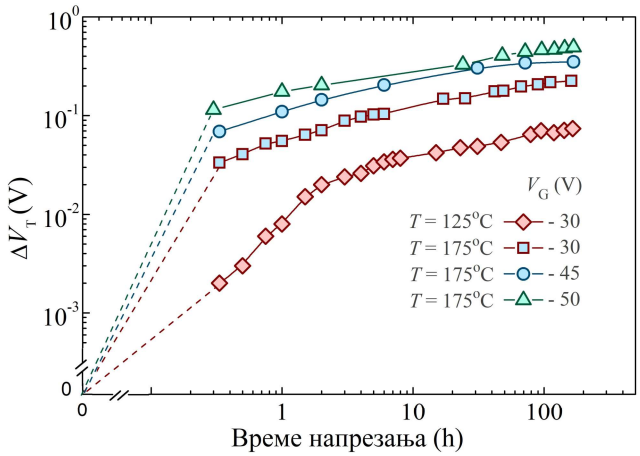
Са слика 2.9 а и б [122] може да се уочи да је пораст промене густине наелектрисања у оксиду (ΔN_{ot}) израженији од пораста промене густине површинских стања (ΔN_{it}) за сваку конкретну комбинацију температуре и напона напрезања. Поред тога, ΔN_{it} нагло расте, а затим успорава и тежи бржем засићењу у односу на ΔN_{ot}. Такође је уочена велика сличност временске зависности ΔV_T са одговарајућом зависношћу ΔN_{ot} у свим случајевима (за све комбинације температура и напона напрезања). Са друге стране, таква сличност између временских зависности ΔV_T и ΔN_{it} није уочена. Због тога временска зависност ΔV_T код испитиваних p-каналних VDMOS транзистора снаге углавном потиче од формирања наелектрисања у оксиду изазваног NBT напрезањем. Са друге стране, у делу литературе се наглашава доминантна улога површинских стања на међуповршини. Таква запажања других аутора потичу од чињенице да су у својим истраживањима користили компоненте са танким оксидима [87, 88, 124].



(а) (б)

Слика 2.9: Зависности промене ΔN_{ot} и ΔN_{it} током NBT напрезања p-каналних VDMOS транзистора снаге за (а) различите напоне напрезања при истој температури $T = 150$ °C и (б) различите температуре при истом напону напрезања $V_G = -40$ V.

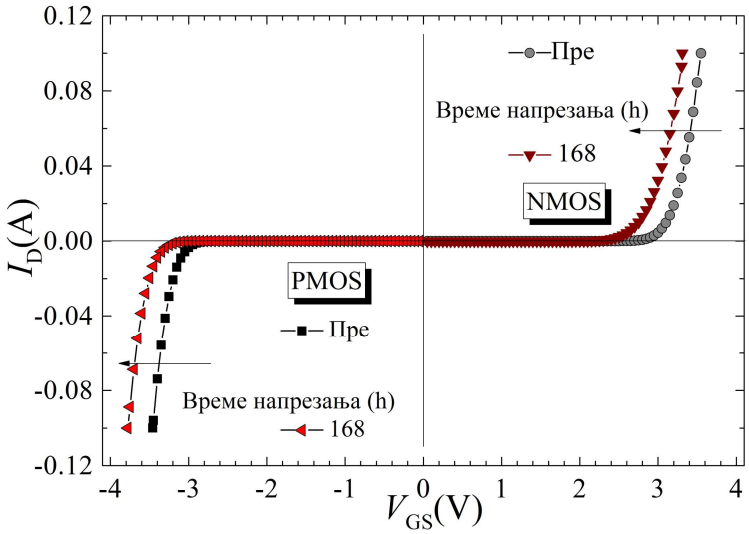
Како би се резултати детаљније размотрили, реализован је и експеримент са примењеним напоном на гејту од −50 V, док је температура остала 175 °C. Ради једноставности приказа и прегледности, на слици 2.10 [125] су приказани карактеристични резултати и могу јасно да се анализирају. Део резултата, који приказује ΔV_T за услове који доводе до највеће промене ($V_G = -50$ V, $T = 175$ °C), најмање промене ($V_G = -30$ V, $T = 125$ °C), као и за најчешће коришћене услове напрезања ($V_G = -45$ V, $T = 175$ °C), приказан је на слици 2.10. Како би јасније уочили зависност ΔV_T при истом напону напрезања, а различитим температурама, додата је и комбинација ($V_G = -30$ V, $T = 175$ °C).



Слика 2.10: Промена напона прага p-каналног VDMOS транзистора снаге изложеног NBT напрезању при различитим условима напрезања (2 температуре, 3 напона).

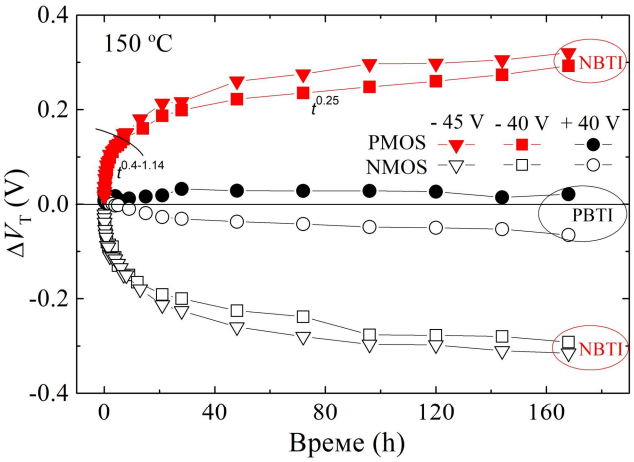
Слика 2.10 приказује промену напона прага компонената изложених NBT напрезању под одабраним условима. Треба истаћи да је група напрезана на 125 °C била изложена NBT напрезању у трајању од 1416 h, док су групе напрезане на 175 °C биле изложене напрезању током 168 h. Уочена је изражена разлика у промени напона прага између услова напрезања на 125 °C и 175 °C, при чему су знатно веће промене забележене на 175 °C. Такође, јасно је видљиво да примењени напон на гејту има значајан утицај на промену напона прага. Конкретно, компоненте изложене напону на гејту од –50 V показују веће промене напона прага у односу на оне напрезане на –45 V при истим температурним условима. Поред тога, у почетној фази NBT напрезања могу се уочити разлике у брзини промене напона прага између компонената напрезаних на истој температури, али при различитим напонима напрезања. Добијени подаци показују да је брзина промене напона прага већа код компонената изложених вишем напону на гејту (–50 V) у поређењу са онима напрезаним на нижим напонима (–45 V).

Прва фаза истраживања обухватала је анализу промена напона прага p-каналних VDMOS транзистора снаге изложених статичком NBT напрезању. Због свих већ наведених разлога у уводном делу овог поглавља, испитивање је потом проширено на испитивање n-каналних VDMOS транзистора. На основу бројних експериментално добијених резултата изведени су закључци који објашњавају померање и нагибе *I-V* карактеристике, што директно утиче на објашњење уочених промена напона прага. На слици 2.11 [107] приказане су промене положаја преносних карактеристика n-каналних и p-каналних VDMOS транзистора снаге услед NBT напрезања током 168 сати. Код n-каналних транзистора, *I-V* карактеристике се померају улево, што указује на смањење напона прага (V_T опада). Код p-каналних VDMOS транзистора снаге, *I-V* карактеристике такође показују померај улево, што указује на смањење напона прага. Међутим, узимајући у обзир апсолутну вредност напона прага код p-каналних VDMOS транзистора снаге, уочава се његово повећање. Ради илустрације, на слици 2.11 приказане су карактеристике забележене приликом испитивања компонената под негативним напоном од –40 V. На графику су приказане само почетне и крајње *I-V* карактеристике, док су међурезултати изостављени због боље прегледности.



Слика 2.11: Промене преносних карактеристика n- и p-каналних VDMOS транзистора снаге услед NBT напрезања ($V_G = -40$ V, $T = 150$ °C).

Број измерених карактеристика (мерених након одговарајућих временских интервала) може се видети на наредној слици 2.12 [81, 107]. Треба истаћи да су *I-V* карактеристике код n-каналних транзистора у првом квадранту, јер су и струја и напон позитивни, док су код p-каналних VDMOS транзистора снаге у трећем квадранту, јер и струја и напон имају негативне вредности. Како би било једноставније за поређење и анализу, у наставку *I-V* карактеристике p-каналних VDMOS транзистора снаге биће приказиване у другом квадранту, али и типично је да се у научној литератури струја приказује по апсолутној вредности. На основу добијених експерименталних података, одређене су промене напона прага, које су приказане на слици 2.12.



Слика 2.12: Промене напона прага током статичког NBT и PBT напрезања n- и p-каналних VDMOS транзистора снаге.

С обзиром на то да су и n-канални и p-канални VDMOS транзистори снаге били изложени напрезању, резултати су добијени применом и позитивног и негативног напона амплитуде 40 V, као што се види на слици 2.12. Промене изазване применом негативног напона означене су као NBTI, док су промене настале под утицајем позитивног напона означене као PBTI. Поред тога, на основу претходних истраживања и литературе [55, 85, 126, 127], познато је да се веће промене напона прага јављају при већим напонима, па су на овој слици приказани и резултати за напон од –45 V. Експериментално испитивање

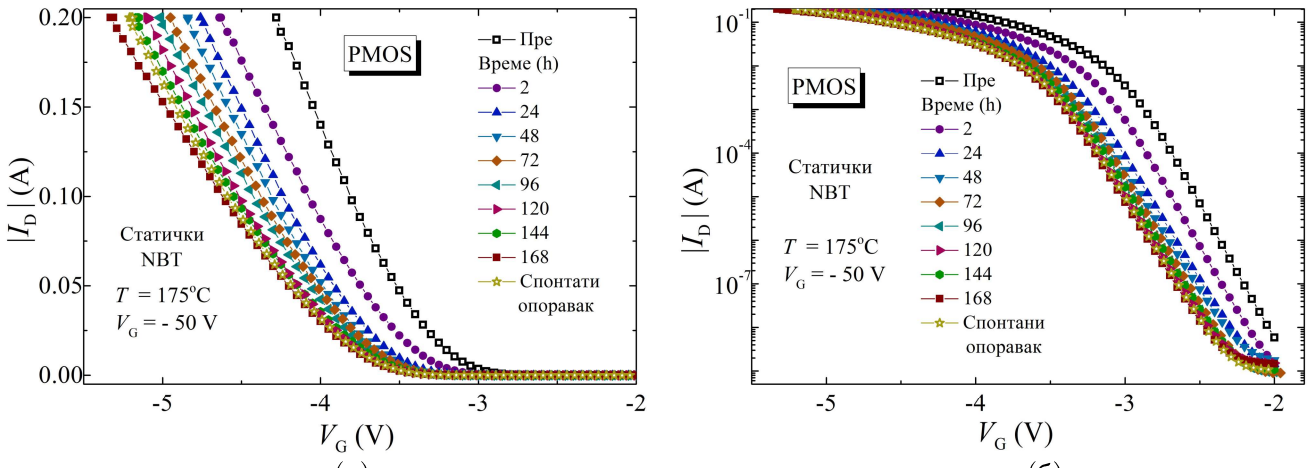
напрезања при +45 V није даље детаљније разматрано, јер је на основу приказаних резултата уочено да ефекти при +40 V нису значајни како за n-каналне тако и за p-каналне VDMOS транзисторе снаге. Такође, истраживања услед PBT напрезања генерално нису од интереса, а нису ни у фокусу истраживача у свету јер, при таквим условима компоненте имају малу практичну примену. Са друге стране, у појединим применама, може се десити да се n-канални транзистор користи при негативној поларизацији, када је неопходно убрзано искључивање. За укључење овог транзистора на гејту се примењује напон већи од напона прага (нпр. 10 V ако је $V_T = 3{,}6$ V), чиме се обезбеђује отварање канала. При искључењу, напон на гејту се смањује на 0 V, што затвара канал и искључује транзистор. Међутим, ако је потребно тренутно искључење, примењује се негативан напон (нпр. –10 V), што убрзава процес, али истовремено активира механизме карактеристичне за NBTI ефекат.

Поред тога, слика 2.12 илуструје да NBT напрезање у стандардним условима доводи до практично идентичних промена напона прага у VDMOS компонентама са p- и n-каналом, што представља јединствену карактеристику ових структура [81]. Насупрот томе, одговарајуће PBT напрезање не показује значајан утицај на напон прага ни у једној од разматраних врста компонената.

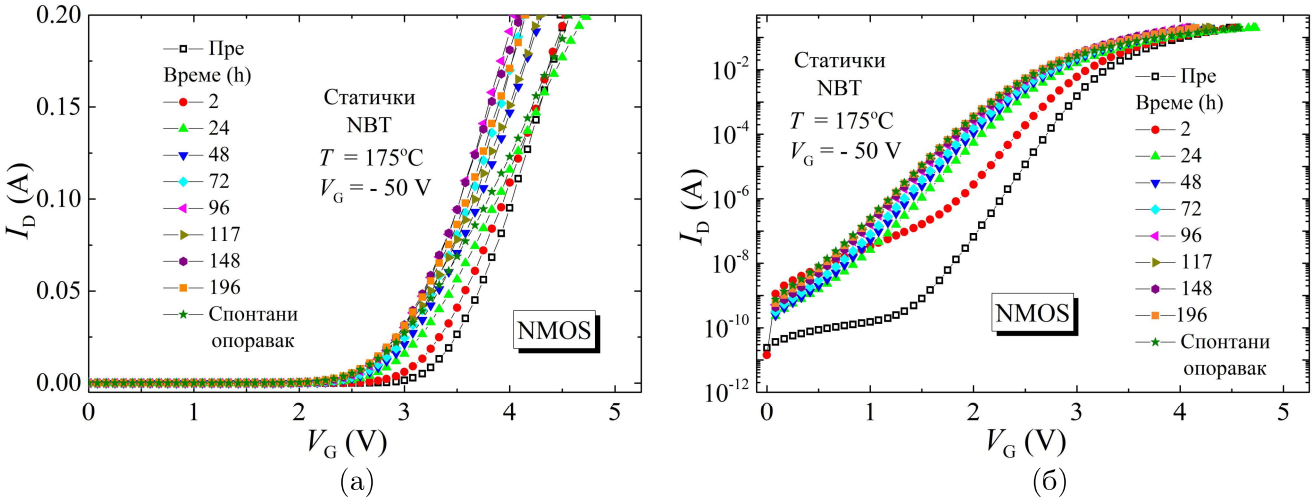
Претходна истраживања су детаљно анализирана и објашњена је промена ΔV_T у складу са t^n законом [95]. У овде приказаним резултатима су уочљиве само две фазе, јер је трајање експеримента било 168 сати, док би за појаву треће фазе било неопходно знатно дуже време мерења [95].

Природно је разматрати какве промене напона прага ће се дешавати са даљим повећањем напона и/или температуре током NBT напрезања. Како је температура од 175 °C, максимална радна температура према техничкој документацији [128], разматран је случај када је напон који се доводи на гејт повећан, што је природно довело до примене напона на гејту од –50 V. У наставку је анализирано какве промене су се јавиле након статичког напрезања при овим условима.

Као што је раније напоменуто, да би се извршила електрична карактеризација током експеримента, напрезања су прекидана у тачно одређеним временским интервалима, па су на собној температури мерене преносне карактеристике. Прво су приказане преносне карактеристике, и натпраговски и потпраговски део, и то на слици 2.13 за p-каналне VDMOS транзисторе снаге, а на слици 2.14 за n-каналне VDMOS транзисторе снаге.



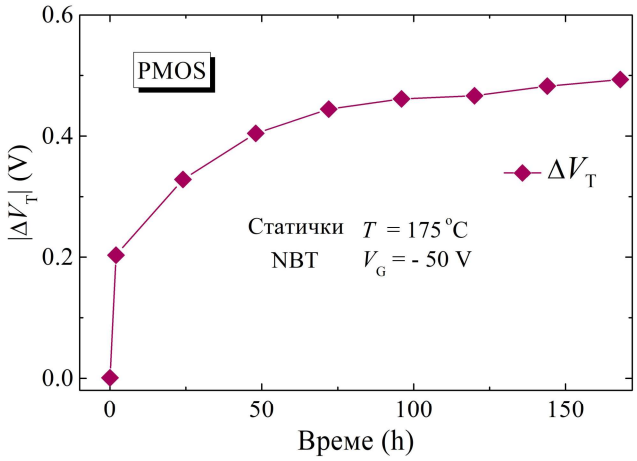
Слика 2.13: Преносне струјно-напонске карактеристике током статичког NBT напрезања p-каналних VDMOS транзистора снаге, приказан (а) натпраговски и (б) потпраговски део.



Слика 2.14: Преносне струјно-напонске карактеристике током статичког NBT напрезања n-каналног транзистора, приказан (а) натпраговски и (б) потпраговски део.

На основу слике 2.13 и слике 2.14 може се уочити да током примене NBT напрезања долази до значајног померања карактеристика дуж напонске осе, при чему је то померање најизраженије у почетној фази, након чега постепено опада. Такође, очигледно је да не долази до значајне промене нагиба карактеристика.

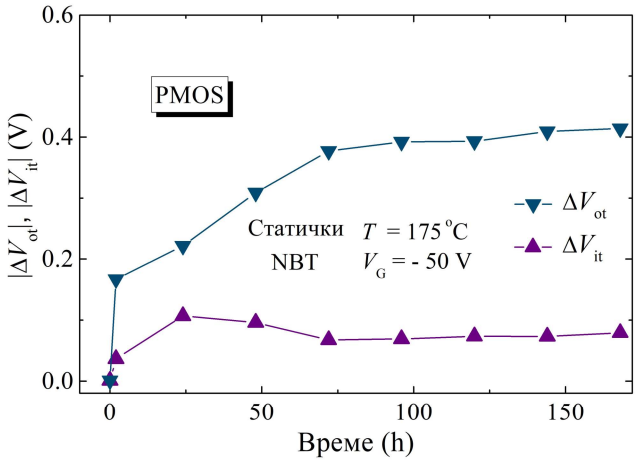
На основу снимљених преносних карактеристика транзистора одређивана је промена напона прага (ΔV_T), а добијени резултати приказани су на наредним сликама. На слици 2.15 приказана је вредност промене напона прага код p-каналног VDMOS транзистора снаге која се утврђује након екстраполације линеарног дела $\sqrt{I_D} - V_G$ кривих до пресека са V_G -осом. Видљиво је да током NBT напрезања долази до значајног пораста напона прага (по апсолутној вредности) у првих двадесетак сати, након чега се овај пораст знатно успорава. Односно, може се уочити да се током прва два сата остварује приближно 50% укупне промене напона прага, док након двадесет сати та вредност достиже око 70% укупне промене.



Слика 2.15: Промена напона прага током статичког NBT напрезања p-каналних VDMOS транзистора снаге.

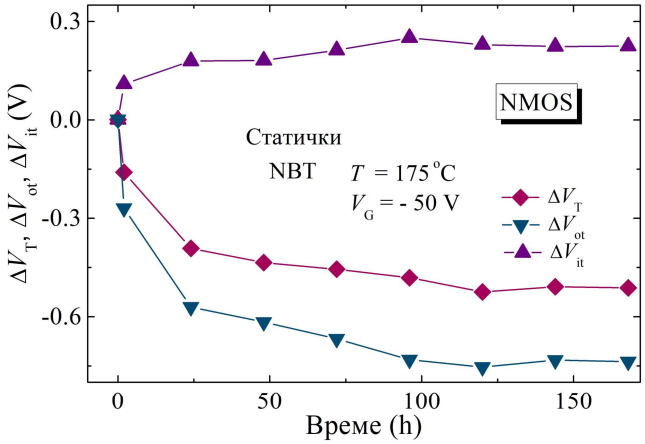
За уочено понашање напона прага током NBT напрезања p-каналног VDMOS транзистора снаге одговорне су промене густине позитивног наелектрисања у оксиду гејта и површинских стања. Стога су ове промене одређиване применом SMG технике [75], која се заснива на мерењу потпраговских преносних карактеристика у области засићења, а

добијени резултати приказани су на слици 2.16. Са слике 2.16 се види да промене напона прага услед промене густине позитивног наелектрисања у оксиду гејта и површинских стања показују тенденцију раста током NBT напрезања и да је ΔV_{ot} веће од ΔV_{it} током целокупног периода напрезања око 4 пута. Такође, може се уочити да ΔV_{it} раније почиње да успорава свој раст и брже улази у фазу засићења у поређењу са ΔV_{ot}.



Слика 2.16: Промене напона прага услед утицаја позитивног наелектрисања у оксиду гејта и површинских стања током статичког NBT напрезања p-каналних VDMOS транзистора снаге.

На слици 2.17 приказана је упоредна промена ΔV_{T}, ΔV_{ot} и ΔV_{it} код n-каналних VDMOS транзистора снаге. Уочава се да је промена напона прага по апсолутној вредности врло блиска промени напона прага код p-каналних VDMOS транзистора снаге. Може се приметити да је допринос наелектрисања у оксиду знатно израженији него допринос површинских стања.



Слика 2.17: Промена ΔV_T, ΔV_{ot} и ΔV_{it} код n-каналних VDMOS транзистора снаге током статичког NBT напрезања.

Да би се боље разумели механизми који доводе до нестабилности проузрокованих негативном поларизацијом гејта и повишеном температуром, важно је посматрати основне процесе који се дешавају на међуповршини Si/SiO_2 и унутар самог оксида. Ови процеси могу се описати коришћењем генерализованих *R–D* (енг. *Reaction - Diffusion*) модела [129] који представљају општи теоријски оквир за опис механизама одговорних за формирање површинских стања и позитивног наелектрисања у оксиду гејта [81]. Генерално, према овим

моделима деградација није последица искључиво хемијске реакције, нити искључиво транспорта честица, већ резултат међусобно условљеног деловања резултата електрохемијских реакција и процеса дифузије.

Према генерализованом *R–D* приступу, први корак обухвата раскидање $\equiv Si–H$ (или $\equiv Si–OH$) веза на међуповршини Si/SiO_2 и/или у самом оксиду под утицајем јаког електричног поља, температуре и присутних носилаца наелектрисања. Уопштено, електрохемијске реакције карактеристичне за међуповршину Si/SiO_2 могу се представити релацијом у којој учествује и честица Y:

$$Si_3 \equiv Si - H + \left[Y\right]^2 + \left[h^+\right] \leftrightarrow Si_3 \equiv Si^{\bullet} + \left[X\right]. \tag{2.1}$$

При томе долази до формирања електрично активних површинских стања и креирања честица X. Поред тога, у оксиду може доћи до генерисања дефеката на којима се могу захватати шупљине, што се у општем облику може представити:

$$O_3 \equiv Si - H + \left[Z\right] + \left[h^+\right] \leftrightarrow O_3 \equiv Si^{+} + \left[X\right] + \left[e^-\right]. \tag{2.2}$$

На овај начин, поред настанка честице X, формира се и позитивно наелектрисање у оксиду гејта. У оба случаја, важну улогу има настанак честице X, чије је даље понашање од пресудног значаја за стабилизацију формираних дефеката. Зато се следећом карактеристичном релацијом описује транспорт ових честица кроз оксид:

$$X_{на_међуповршини} \Leftrightarrow X_{у_оксиду}(\text{дифузијом}). \tag{2.3}$$

Дифузија честица X може довести до даљих процеса и електрохемијских реакција. У зависности од броја расположивих дефеката и присутних реактаната, реакције могу бити и повратне. Ово додатно објашњава појаве делимичног опоравка током оджаривања, када дифузија и успостављена одређена равнотежа реакција доводе до смањења концентрације активних дефеката.

R–D модели се разликују у претпоставкама о природи честица X, Y и Z, као и у механизму раскидања $\equiv Si–H$ веза, али задржавају исту основну идеју, да је деградација током напонско-температурних напрезања последица међусобно условљених процеса електрохемијских реакција и дифузија. Из тог разлога, *R–D* моделе не треба посматрати као један јединствен механизам, већ као опште оквире који омогућују опис формирања површинских стања и позитивног наелектрисања у оксиду у различитим условима напрезања.

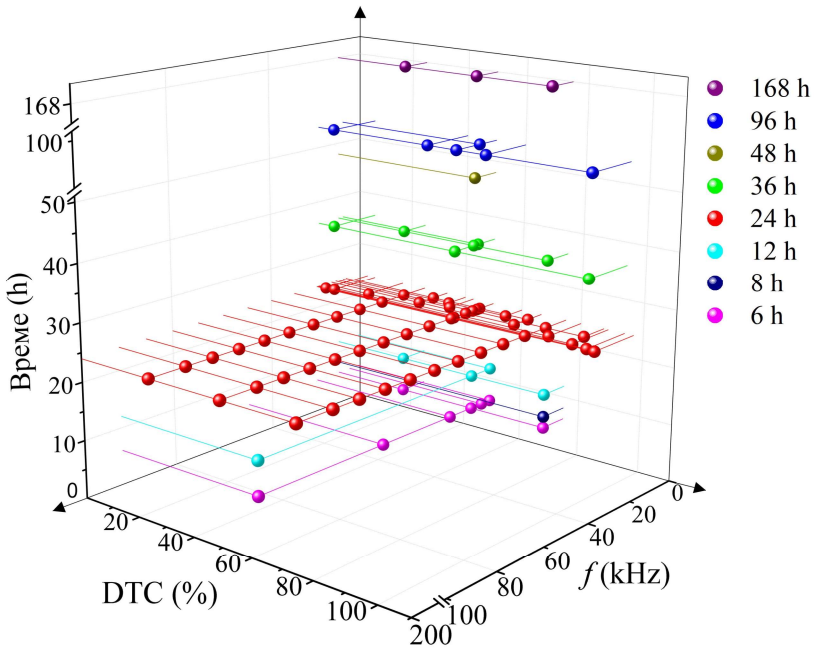
Међутим, како су се развијале нове експерименталне методе током времена, модели којима се објашњава генерисање наелектрисања у оксиду и површинских стања су се усавршавали и делимично прилагодили новим открићима и технолошком напретку. Током овог процеса, било је више покушаја да се развију универзални и свеобухватни модели који би обухватили све аспекте процеса, али и даље постоје значајне несигурности и отворена питања. Овај недостатак потпуног разјашњавања и даље представља изазов у области физике компонената, али и како прилагодити услове током коришћења електронских компонената. Као што је описано у раду из 2017. године *The physics of NBTI: What do we really know?* („Физика NBTI ефеката: Шта заправо знамо?“) чији је аутор *James Stathis* [130], иако је постигнут значајан напредак у разумевању механизама који стоје иза NBTI ефеката, ова област и даље није у потпуности разјашњена, што указује на потребу за даљим истраживањима и усавршавањем модела који би могли објаснити све аспекте овог феномена.

У реалним радним условима, статичко напрезање је релативно ретко, али се свакако испитује јер су то гранични случајеви и при таквим применама деградације су максималне, што може пружити увид у одређене процесе. Међутим реално стање је да већина компонената функционише при динамичким, односно импулсним побудама. Због тога је, ради бољег разумевања понашања компонената у реалним радним условима, неопходно истражити њихову реакцију на импулсно напрезање, које симулира променљива и периодична напрезања. Импулсно напрезање подразумева брзе промене напона што доводи до другачијих механизама деградације насупрот статичком напрезању. С тим у вези, експерименти који су спроведени при импулсним NBT напрезањима омогућили су детаљнији увид у утицај који овакав радни режим има на дугорочну стабилност и перформансе компонената, као и на развој и утицај механизама деградације, као што су промене напона прага, густина наелектрисања у оксиду и површинских стања, али и других релевантних параметара [31, 41, 81, 104].

2.2. Спроведене експерименталне процедуре при импулсном NBT напрезању

Као што је већ истакнуто, експерименти који су спроведени у наставку истраживања, усмерени су на детаљније проучавање компонената при реалним радним условима, односно при импулсном режиму рада који се најчешће користи. Реализовани експерименти представљају надоградњу претходних истраживања, због чега је део коришћене опреме и методологије идентичан и не захтева додатно разматрање [98, 131]. Главни фокус ће бити на кључним разликама у односу на раније експерименте, како би се анализирали нови аспекти рада компонената и утврдили ефекти који се јављају услед импулсног NBT напрезања.

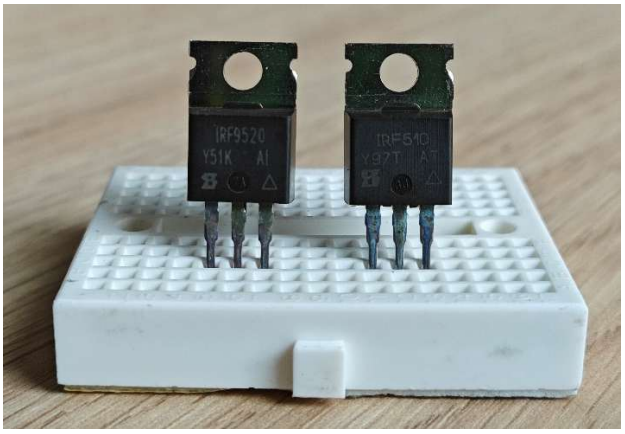
Наиме, последњих година спроведен је велики број истраживања са циљем да се испитају разлике између статичког и импулсног NBT напрезања (при чему се V_{G} наизменично мења између напона напрезања и 0 V). Показано је да се значајан део наелектрисања у оксиду и/или површинских стања, који настају током „укљученог стања“ транзистора, делимично неутралише и/или оджари током „искљученог стања“ транзистора, односно када је напон на гејту 0 V. Као последица тога, импулсно NBT напрезање генерално доводи до мањих промена напона прага у поређењу са статичким напрезањем спроведеним при истим условима напрезања, односно истим температурама и напонима на гејту. Да би се ове чињенице провериле и донели одговарајући закључци у случају VDMOS транзистора снаге, реализован је велики број експеримената при различитим условима NBT напрезања [31, 35, 77, 121]. Ови услови напрезања су графички представљени на слици 2.18 [94], док ће анализа резултата добијених током експеримената бити приказана у наставку. Један од примера спроведених експеримената, који су довели до изузетно важних резултата [29, 30, 78], је импулсно NBT напрезање при фреквенцијама у опсегу од 1 kHz до 200 kHz и DTC у опсегу од 3,03% до 96,97%, за типичну комбинацију напона и температуре напрезања (најчешће је коришћена –45 V и 175 °C). Иницијални експерименти, чији су резултати обједињени у [94, 98], проширени су у циљу свеобухватног сагледавања проблематике [39, 107, 132].



Слика 2.18: Графичка илустрација услова при импулсном NBT напрезању p-каналних VDMOS транзистора снаге у спроведеним истраживањима.

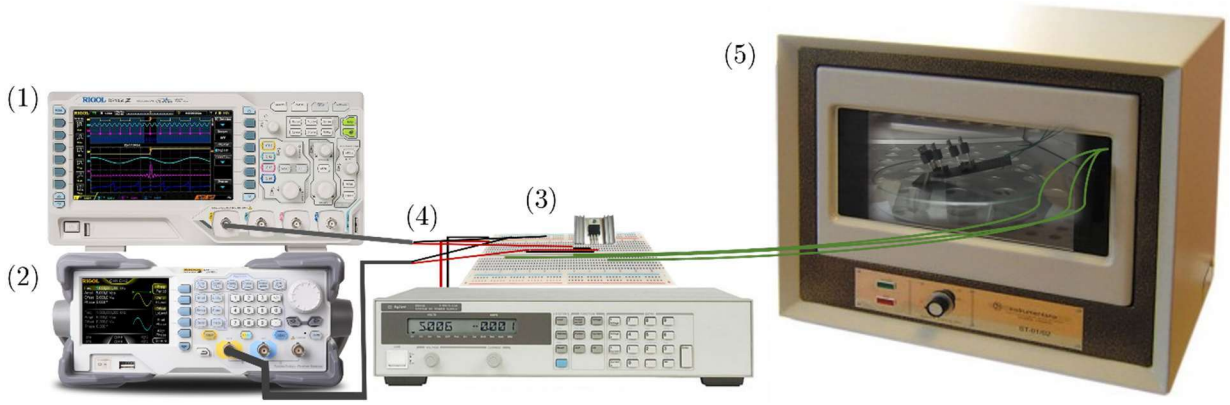
2.2.1. Коришћени узорци, лабораторијска опрема и поступак мерења

Да би се обезбедила поуздана основа за поређење резултата добијених током испитивања статичког и импулсног NBT напрезања, било је неопходно изабрати компоненте које имају сличне почетне вредности параметара као оне које су већ коришћене у претходним експериментима. Из тог разлога, одабрани су комерцијални VDMOS транзистори снаге, и то IRF9520 [128], који представљају p-каналне VDMOS транзисторе, и IRF510 [133], као репрезенти n-каналних VDMOS транзистора. С обзиром на то да су првобитни експерименти реализовани са транзисторима чији су напони прага износили $V_{\mathrm{T0}} = -3{,}6$ V за p-каналне VDMOS транзисторе снаге и $V_{\mathrm{T0}} = +3{,}6$ V за n-каналне VDMOS транзисторе снаге, поново су одабране компоненте чији напони прага одговарају овим иницијалним параметрима. Физички изглед компонената које су коришћене је приказан на слици 2.19.



Слика 2.19: Физички изглед коришћених компонената IRF9520 и IRF510.

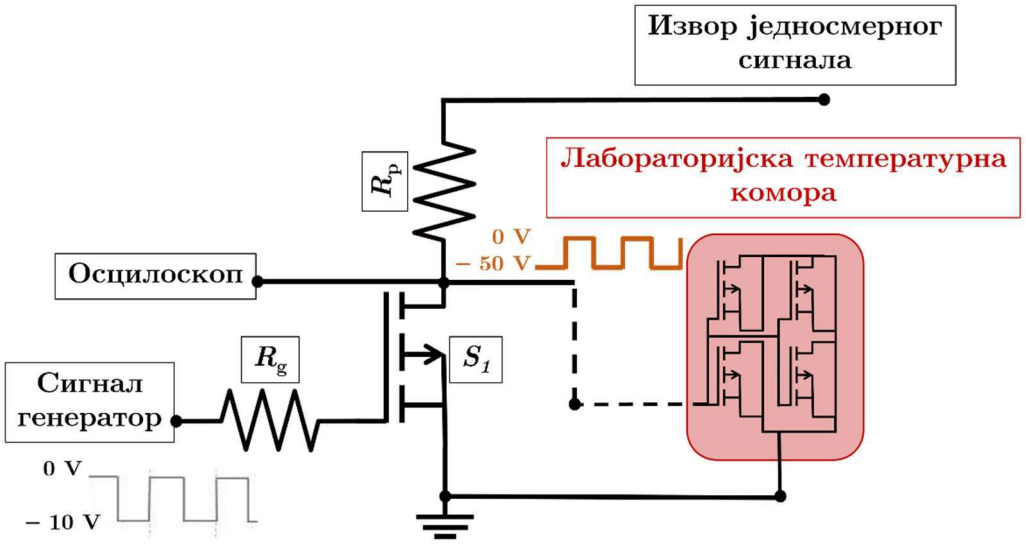
Треба напоменути да су сви експерименти везани за импулсно NBT напрезање реализовани у Лабораторији за микроелектронику и електронске компоненте на Електронском факултету у Нишу [113]. Што се тиче процеса реализације експеримената, сама процедура NBT напрезања је веома слична статичком NBT напрезању, тако да ће у овом делу акценат бити на разликама у коришћеној апаратури. Импулсно NBT напрезање ипак захтева додатне уређаје који омогућују да се сигнал, који се мења између ниског и високог напонског нивоа, доведе до извода гејта. Како би се додатно разјаснило како изгледа експериментална поставка, на слици 2.20 [115] је показан шематски приказ допуњене експерименталне поставке искоришћене за реализацију импулсног NBT напрезања.



Слика 2.20: Шематски приказ поставке апаратуре за импулсно NBT напрезање: (1) осцилоскоп, (2) сигнал генератор, (3) пратећа електроника, (4) извор једносмерног напона и (5) лабораторијска температурна комора.

Наиме, главни уређај који је додат и омогућује примену импулсног сигнала је сигнал генератор *Agilent* 33521A [134]. Овај уређај има могућност да генерише импулсне сигнале одговарајуће фреквенције, амплитуде и фактора испуне. Сви ови параметри су током реализације импулсног NBT напрезања били прилагођени као би се обезбедили сигнали са тачно дефинисаним карактеристикама, погодним за спровођење одговарајућег експеримента, а затим и анализе добијених резултата. Како би се адекватније објаснио начин на који се реализује импулсно NBT напрезање приказана је електрична шема кола (слика 2.21 [107]) које се користи за овај тип напрезања.

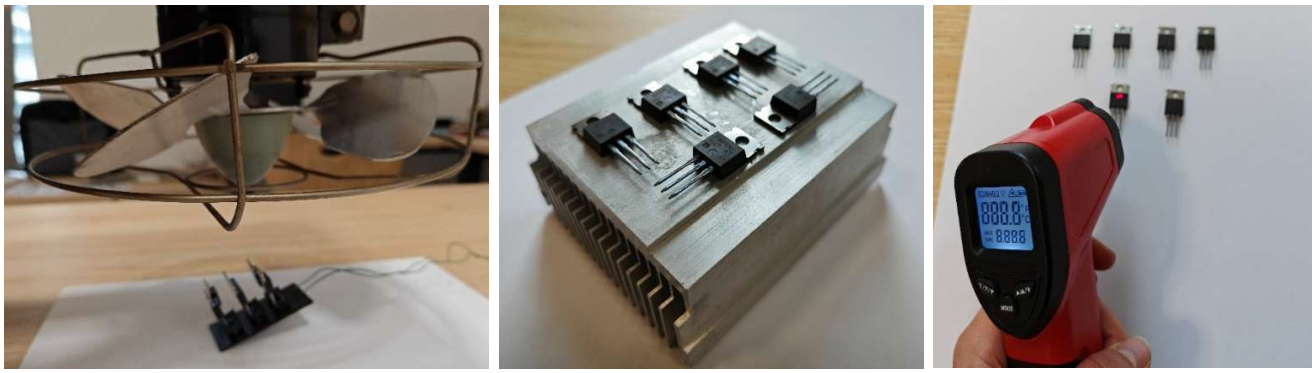
Битан део ове експерименталне поставке је p-канални VDMOS транзистор снаге, на шеми означен као S_1, који овде има прекидачку улогу. Рад овог транзистора зависи од сигнала који се доводи на његов извод гејта, а то је сигнал који се генерише помоћу сигнал генератора. Због типа транзистора који се користи као прекидач, неопходно је да контролни сигнал има негативну амплитуду. Када су постављани параметри сигнал генератора, вредност високог напонског нивоа је била постављена на 0 V, док је вредност ниског напонског нивоа била постављена на –10 V. Као што се види са слике 2.21, гејт транзистора S_1 је повезан са сигнал генератором, док је дрејн, преко отпорника R_p, повезан са извором једносмерног напона, који је поново *Agilent* 6645A [116], као и у експерименту са статичким NBT напрезањем. И овде је вредност напона на који је подешен извор једносмерног напона била неколико десетина волти, на пример 50 V, тј. у колу је повезан тако да се на изводу дрејна транзистора S_1 јавља –50 V. У случају када транзистор S_1 не ради, тај напон се јавља на гејтовим транзистора који се налазе у лабораторијској температурној комори.



Слика 2.21: Електрична шема експерименталне поставке помоћу које се може реализовати импулсно NBT напрезање VDMOS транзистора снаге.

Односно, када се из сигнал генератора доведе сигнал чија је амплитуда по апсолутној вредности већа од напона прага, транзистор је у активном стању и на дрејну се детектује 0 V. Када се на гејту јави напон који је по апсолутној вредности мањи од напона прага, тада је транзистор закочен и на дрејну се преслика напон који је постављен на извору једносмерног напона. Укратко, компоненте се напрежу када транзистор S_1 не води, односно не напрежу када транзистор S_1 води. Друга два извода, дрејн и сорс, тестираних узорака су краткоспојени и повезани на масу. Током реализације различитих експеримената, сигнали којима је вршена побуда транзистора S_1 су имали одређене вредности фреквенција, углавном реда kHz, а напони који су генерисани помоћу извора напајања били су неколико десетина волти. Овакве вредности параметара доводе до велике дисипације снаге, па се на транзистор који има прекидачку улогу поставља хладњак, како не би дошло до његовог отказа. Такође, отпорник R_p је отпорник велике снаге (5 W), који има улогу да ограничи струју која ту протиче. Да би се извршила контрола сигнала који долази до компонената у лабораторијској температурној комори, коришћен је осцилоскоп који је повезан за дрејн транзистора S_1.

Досадашњи опис се односио на апаратуру и лабораторијске уређаје који су неопходни како би се процес напрезања спроводио. Међутим, неопходно је на неки начин извршити мерења како би се утврдила и испратила динамика напрезања компонената и промена њихових параметара. Сва мерења су, као и при процесу статичког NBT напрезања, реализована на собној температури. Током процеса мерења преносних струјно-напонских карактеристика импулсно напрезање је прекидано и компоненте су вађене ван лабораторијске температурне коморе. Након тога, да би се осигурало да компоненте заиста буду на собној температури, укључиван је вентилатор како би смањио њихову температуру, а затим су постављане на велики хладњак. Како бисмо били сигурни да је температура компонената око 25 °C, коришћен је ручни бесконтактни термометар *Cheerman* DT8380BH [119], након чега се приступало мерењу *I-V* карактеристика. Ова додатна апаратура је приказана на слици 2.22.

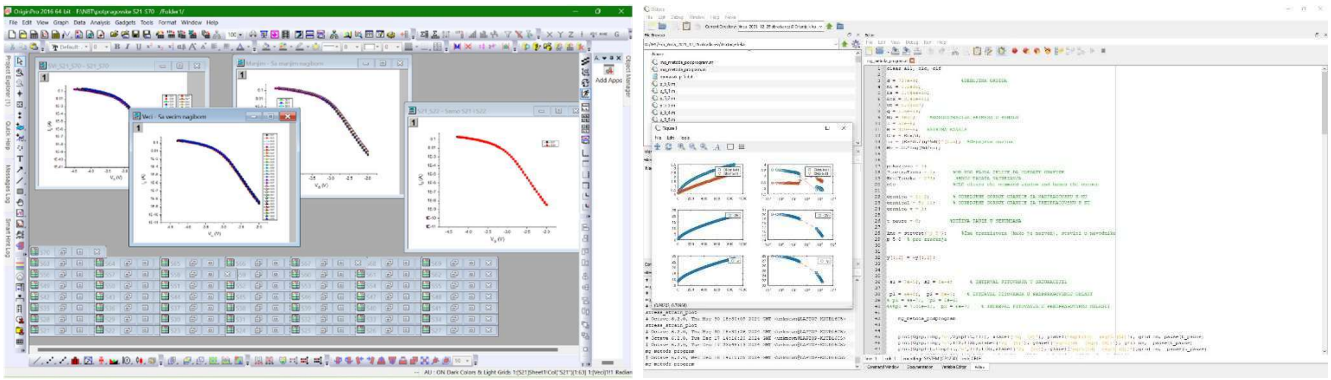


(а) (б) (в)

Слика 2.22: Апаратура неопходна за хлађење компонената до собне температуре и припрему за мерење преносних карактеристика (а) коришћење вентилатора, (б) коришћење хладњака и (в) провера T ручним термометром.

Прво су мерења била чешћа, у краћим интервалима, како би се уочиле и анализирале те прве, односно почетне (уједно и највеће и најбрже), промене које се дешавају у компонентама, а затим, у одређеним временским интервалима, тачније на 24 h, је тај процес понављан. За мерење преносних карактеристика поново је коришћен SMU *Keysight* B2901A [118], чија су одступања при мерењу процењена на $\pm(0.015\% + 5\ \mathrm{mV})$ на основу техничке документације. Ове вредности су узете у обзир приликом тумачења резултата промене напона прага (ΔV_{T}). Процедура мерења преносних карактеристика је потпуно иста као и при мерењу преносних карактеристика при статичком NBT напрезању. Након свих спроведених мерења, карактеристике се припремају за анализу помоћу скрипте која је написана у *Octave* програму, а базирана је на имплементацији SMG технике [75].

Важно је истаћи да корисник треба да одреди конкретан опсег струја у натпраговском делу који важи за све карактеристике, и на основу њега се реализују екстраполације и даљи прорачун помоћу програма. На слици 2.23а илустровано је како изгледа припрема I-V карактеристика, док је на слици 2.23б приказано како изгледа интерфејс скрипте која је написана у програму *Octave*.

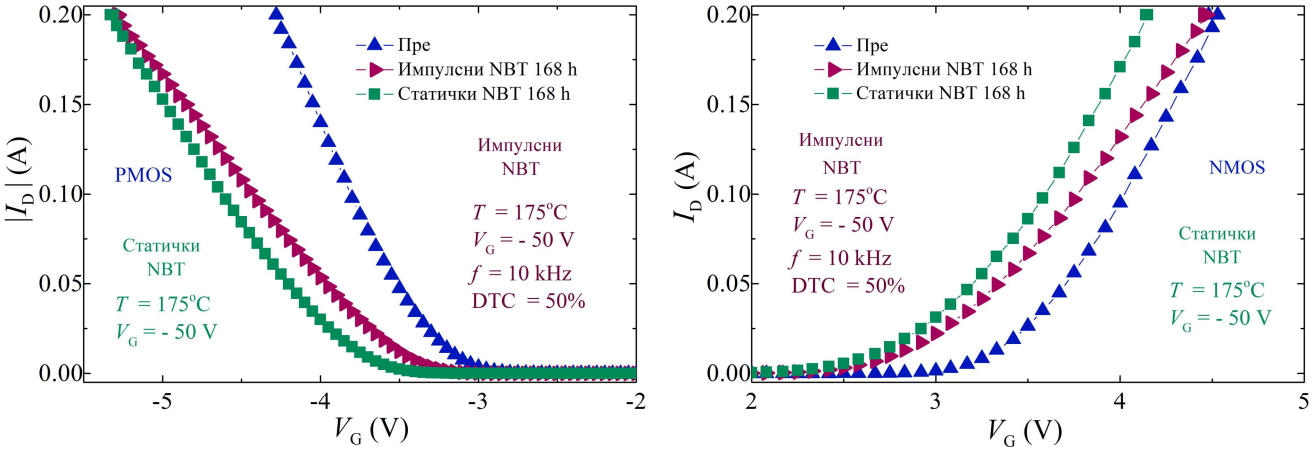


(а) (б)

Слика 2.23: Илустрације (а) припреме I-V карактеристика и (б) изглед интерфејса скрипте написане у програму *Octave*.

Како би било јасно до каквих промена доводи статичко, а до каквих импулсно NBT напрезање, на слици 2.24 упоредо су приказане преносне карактеристике након једног и другог напрезања, и за p- и n-каналне VDMOS транзисторе снаге. Приказана је I-V карактеристика компоненте која није изложена напрезању и представља карактеристику са којом се упоређују све остале карактеристике како би се одредиле промене. А затим су

приказане преносне карактеристике након 168 h статичког и импулсног напонско-температурног напрезања. Током статичког NBT напрезања, примењени напон на изводу гејта био је −50 V и температура је била 175 °C, док су током импулсног NBT напрезања ови параметри били исти, при чему је фреквенција импулсног сигнала била 10 kHz, а DTC = 50%.



Слика 2.24: Приказ преносних струјно-напонских карактеристика транзистора који нису напрезани, и који су напрезани 168 h у статичком и 168 h у импулсном NBT режиму, за (а) p-каналне и (б) n-каналне VDMOS транзисторе снаге.

Са приказане слике може да се изведе неколико закључака, а главни је да и код p- и n-каналних VDMOS транзистора снаге долази до значајних промена напона прага. Међутим, код p-каналних транзистора негативан напон је радни напон, док је код n-каналних транзистора радни напон позитиван. Код p-каналних транзистора карактеристике се померају у леву страну, односно ка негативнијим вредностима, што значи да напон прага по апсолутној вредности расте. Са друге стране, код n-каналних транзистора карактеристике се такође померају у леву страну, али код њих су то ниже вредности напона прага. Ова разлика у промени напона прага потиче од разлике у структури ова два типа MOS транзистора. Код обе структуре транзистора, када се они излажу негативном напону и високој температури, у оксиду транзистора и на међуповршини Si/SiO_2 се формирају наелектрисања у оксиду и површинска стања. Оба типа дефеката који се формирају су заправо позитивна наелектрисања [82], па је код p-каналних транзистора неопходно довести још виши негативан напон на извод гејта да би се укључио. Односно, тај напон на гејту треба да буде довољан и да привуче шупљине из супстрата, како би се формирао канал и извршила инверзија области, али и да неутралише деловање позитивног наелектрисања у оксиду и површинских стања. Са друге стране, код n-каналних транзистора канал се формира када се на електроду гејта примени позитиван напон, јер је неопходно привући електроне из супстрата који ће извршити инверзију области испод међуповршине. Позитивна наелектрисања у оксиду и површинска стања која су се формирала у процесу NBT напрезања доприносе привлачењу електрона, па је потребан мањи позитиван напон на гејту како би се формирао канал.

Такође, јасно је да се током импулсног напрезања, и код оба типа VDMOS транзистора снаге, формирао већи број површинских стања, јер су нагиби преносних карактеристика већи. Код импулсног напрезања напон на гејту транзистора периодично мења вредност између напона напрезања и 0 V, што доводи до цикличног отварања и затварања канала у MOS структури. Током фазе „укључено“ (енг. *on time*, у даљем тексту

on фаза), када је примењен напон, долази до нагомилавања наелектрисања у оксиду и формирања површинских стања на међуповршини оксид-полупроводник. Међутим, током фазе „искључено“ (енг. *off time*, у даљем тексту *off* фаза), када није примењен напон, долази до делимичног оджаривања. Овај циклични процес доводи до механизама формирања и раскидања веза на међуповршини које нису присутне у истом обиму током статичког напрезања, где је електрично поље константно.

Како је импулсно напрезање много чешће у реалним применама, експерименти који су реализовани у наставку су били осмишљени тако да се провери како компоненте раде при одређеним условима. Симулирани су различити услови рада, па су на основу тих резултата донесени закључци о, пре свега, променама напона прага, али и других параметара који су важни за исправан рад ових компонената. У табели 2.2 су сумирани услови импулсног напрезања током вишегодишњег истраживања и реализације експеримената [29, 30, 83, 96, 98, 107, 110, 131, 132, 135, 136].

Табела 2.2: Реализовани експерименти за импулсно NBT напрезање при напону на гејту од –45 V и температури од 175 °C за различите вредности фреквенција и фактора испуне сигнала.

DTC [%] / f [kHz]	3,03	5,88	16,66	25,00	33,33	40,00	42,86	50,00	60,00	66,67	75,00	80,00	87,50	88,89	94,12	96,97
0,001								X								
1,00								X								
5,00								X								
6,67					X			X		X						
8,00						X		X	X							
10,00				X		X		X	X		X	X	X			
11,43							X									
13,33					X			X		X						
16,00			X									X				
17,78														X		
18,82		X						X							X	
19,39	X															X
20,00								X								
50,00								X								
100,0								X								
200,0								X								

Оно што се може видети у табели 2.2, је да нису сва поља попуњена, односно, нису реализовани експерименти са свим могућим комбинацијама. Треба нагласити да су у табели систематизовани различити експерименти који су годинама реализовани са различитим циљевима. Некада је циљ био установити понашање транзистора у одређеном опсегу фреквенција који је карактеристичан за одређену примену. Када би се реализовали експерименти који би обухватили све могуће комбинације фреквенција и фактора испуне, реализација појединачних експеримената би константно трајала по више месеци, што није оптимално. Стога, добро је истаћи да су фреквенције биране тако да се покрије широк опсег примене VDMOS транзистора снаге. Коначно, како би се стекла комплетна слика, у оквиру ове докторске дисертације су сви резултати, објављени у више од двадесет научних

радова [29, 30, 39, 77, 96, 98, 107, 110, 122, 131, 132, 136–138] у претходних петнаест година, сумирани су и анализирани као једна целина.

При томе, узимало се у обзир на којим фреквенцијама ови транзистори могу да раде. Првенствено су намењени за нискофреквентне и средње фреквентне режиме, до неколико стотина килохерца, у опсегу од 10 kHz до 500 kHz, максимално до 1 MHz. Неке од њихових карактеристика дозвољавају рад и на фреквенцијама вишим од 1 MHz, али под специфичним условима, јер долази до великих губитака [139, 140]. Оно што ограничава рад је то да су типична времена кашњења укључења и искључења приближно 9,6 ns и 21 ns [128]. То значи да транзистор може да ради на високим фреквенцијама, значајно изнад неколико стотина kHz, па и у нижем опсегу MHz уколико је коло оптимизовано. Међутим, са порастом фреквенције долази до изражених губитака услед паразитних капацитивности, што доводи до смањења ефикасности и интензивног самозагревања компоненте.

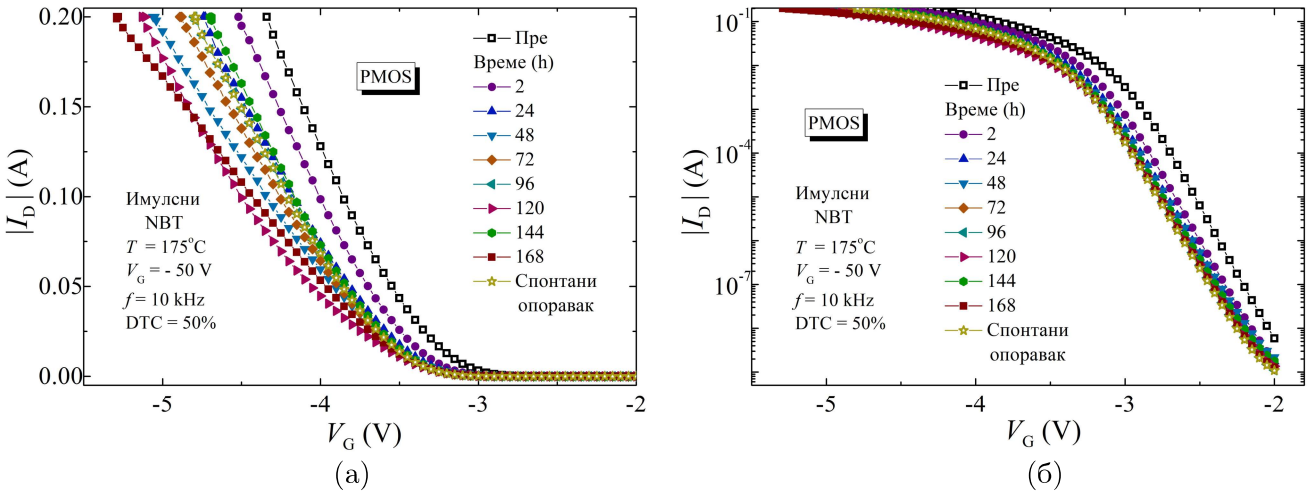
2.2.2. Анализа резултата добијених при импулсном NBT напрезању

Као што је могло да се примети из наведених експерименталних услова до сада, обрађен је широк спектар различитих услова у којима су разматране промене параметара компонената. При даљем извођењу експеримената, било је неопходно пооштрити услове у којима се спроводе истраживања, али да ти услови имају практичног смисла.

Повећање напона NBT напрезања са −45 V на −50 V омогућава интензивније испитивање механизама деградације, јер јаче електрично поље у оксиду доводи до убрзаног формирања наелектрисања у оксиду и формирања површинских стања, што убрзава тестирање и доприноси разумевању поузданости компонената. Ова промена такође боље одражава реалне радне услове, с обзиром на то да савремени уређаји раде у све захтевнијим окружењима, при вишим напонима и температурама. Повећање напона напрезања може указивати и на унапређење производних процеса, јер транзистори који издрже −50 V без значајне деградације имају дужи период поузданог рада. Овакав приступ је нарочито значајан у индустријама као што су електрична возила, енергетска електроника и свемирска технологија, где би отпорност на напонска напрезања могла да буде од велике важности за дугорочну поузданост уређаја.

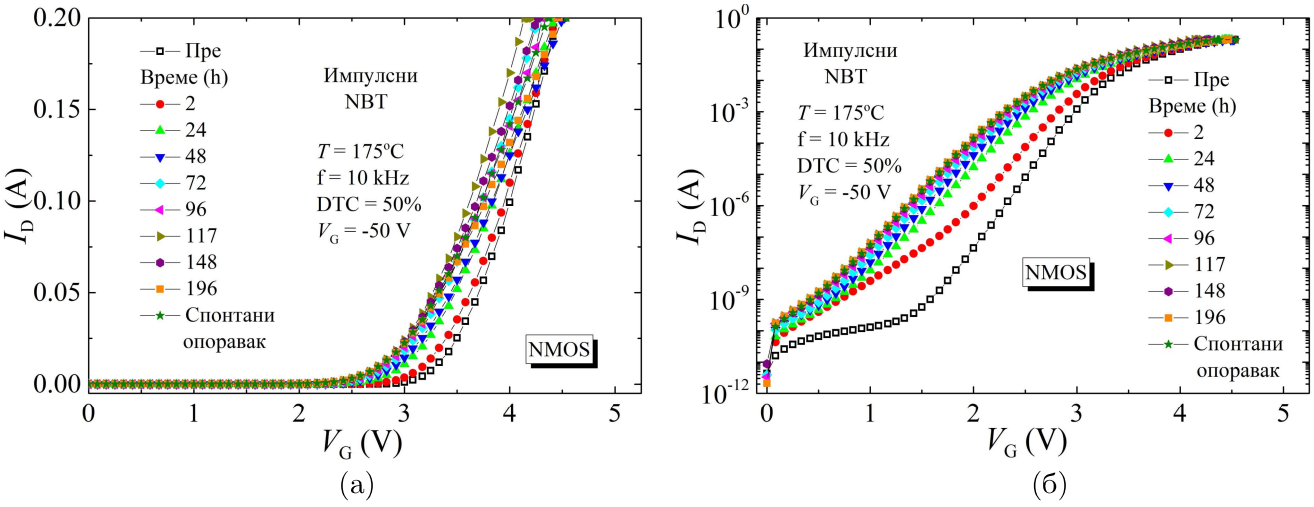
Како би се детаљно извршила анализа импулсног напрезања, спроведен је експеримент при коме су изложени напрезању p- и n-канални VDMOS транзистори снаге када је на гејт примењен напон од −50 V, при температури од 175 °C, фреквенцијом од 10 kHz и DTC = 50%. Сам експериментални поступак није другачији од претходних експеримената, на почетку је измерена једна *I-V* карактеристика након 2 h, а након тога су преносне карактеристике мерене након 24 h, све до 168 h напрезања. На слици 2.25 и слици 2.26 су приказане преносне струјно-напонске карактеристике током импулсног NBT напрезања, при чему је приказан натпраговски и потпраговски део карактеристика, за p- и n-каналне VDMOS транзисторе снаге, редом.

Битно је нагласити да је вредност струје код p-каналних транзистора негативна, али да су овакав приказ и номенклатура овде представљени како би било погодно за поређење са резултатима n-каналних транзистора. Оно што са слике 2.25 одмах може да се уочи јесте да се промене карактеристика испољавају као померање дуж напонске осе ка већим вредностима V_G напона (по апсолутној вредности), што је последица акумулације наелектрисања у оксиду услед напрезања.



Слика 2.25: Преносне струјно-напонске карактеристике током импулсног NBT напрезања p-каналних VDMOS транзистора снаге; (а) натпраговски и (б) потпраговски део.

Истовремено, промена нагиба карактеристика указује на генерисање површинских стања на међуповршини Si/SiO_2, као и граничних стања (енг. *border traps*) у непосредној близини међуповршине у оксиду, који су познати као гранични центри захвата. Такође, уочава се да су померања изазвана импулсним NBT напрезањем мања у односу на она која су настала услед статичког NBT напрезања.

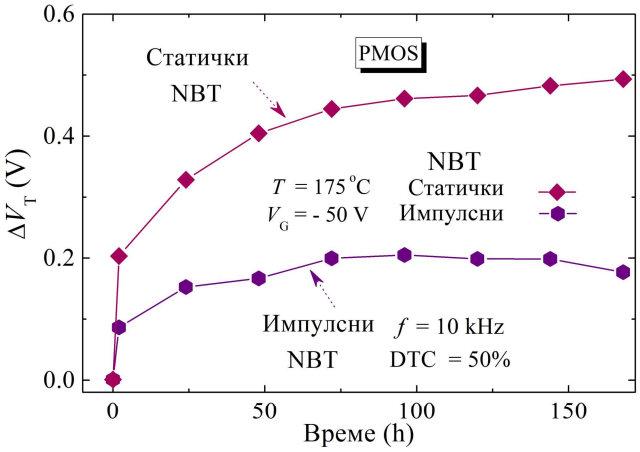


Слика 2.26: Преносне струјно-напонске карактеристике током импулсног NBT напрезања n-каналних VDMOS транзистора снаге; (а) натпраговски и (б) потпраговски део.

Са слике 2.26, се јасно може приметити да су се преносне карактеристике n-каналних транзистора помериле у лево дуж напонске осе, односно да се напон прага током NBT напрезања смањио. Међутим, ако се упореде слике 2.25 и 2.26, уочава се да су промене код n-каналних транзистора мање од промена код p-каналних, односно, да су карактеристике груписане и промене су у мањем распону вредности.

Измерене струјно-напонске карактеристике искоришћене су како би се одредила промена напона прага, као и допринос наелектрисања у оксиду и површинских стања промени напона прага. Да би се ове промене одредиле и квантификовале, поново је искоришћена SMG техника [75], заснована на анализи потпраговских преносних карактеристика у области засићења. Добијене промене су приказане на сликама 2.27- 2.29, али поред резултата за импулсно NBT напрезања, приказани су и резултати за претходно

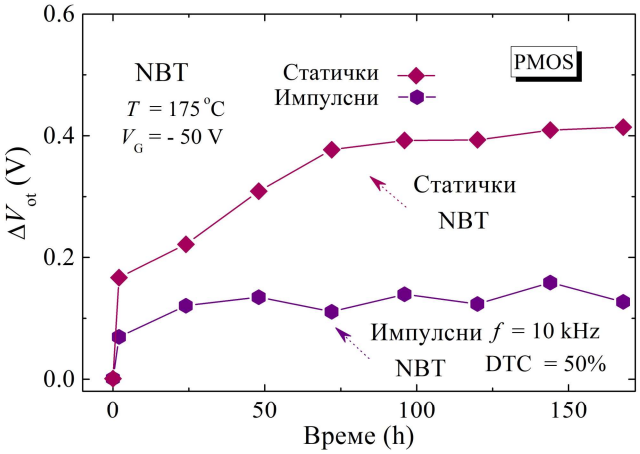
спроведено статичко NBT напрезања, како би било лакше извршити поређење резултата. На слици 2.27 приказана је промена напона прага код p-каналних транзистора. Пораст V_{T} јасно одговара померању преносних карактеристика ка негативнијим вредностима дуж V_{G} осе. Одмах се може запазити да је доста велика разлика између промена током импулсног и статичког NBT напрезања, што је у складу са већим померањима преносних карактеристика ка негативнијим вредностима. Током импулсног напрезања, највећа промена напона прага је уследила до 96 h и износила је око 0,2 V. Наиме, битно је напоменути да је највећи пораст уследио током прва два сата и тада је та промена износила 0,086 V, када је и брзина ових промена била највећа, а затим се наставило са релативно великим порастом до 24 h, али нешто мањом брзином. Након 96 h делује да готово нема промена вредности ΔV_{T}, односно промене су релативно мале. Уколико се направи паралела са статичким напрезањем и детаљније анализирају промене, такође може да се види да је исто током прва 2 h било највећих промена, затим се наставило са порастом до 24 h, док је након 48 h пораст био видно спорији, али га је и даље било. Односно, и након 168 h је напон прага настављао да расте, при чему је највиша вредност ΔV_{T} била испод 0,5 V. Када се упореде максималне вредности ΔV_{T} током једног и другог типа напрезања, промене код статичког напрезања су веће око два и по пута. Зато треба напоменути да је време релаксације код импулсног сигнала релативно кратко, 50 µs, па доводи до смањења промене напона прага за више од два пута. Дефекти који настају током импулсног напрезања су делимично неутралисани током *off* фазе, што резултира мањим укупним деградационим ефектима у односу на статичко напрезање.



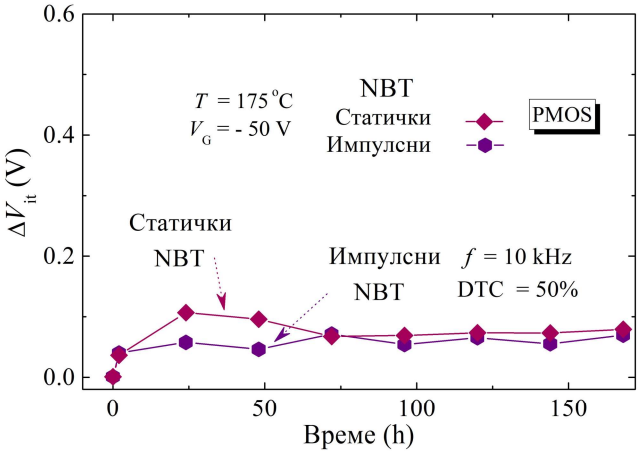
Слика 2.27: Промена напона прага током статичког и импулсног NBT напрезања p-каналних VDMOS транзистора снаге.

На слици 2.28 приказан је допринос промене густине наелектрисања у оксиду промени напона прага (ΔV_{ot}). Поново може да се примети да се током оба напрезања око 50% укупне промене дешава у прва два сата напрезања, и да цела динамика ових промена прати ΔV_{T}. То се првенствено објашњава чињеницом да наелектрисања у оксиду имају доминантну улогу код компонената са дебелим оксидом гејта. Са друге стране, када се анализира слика 2.29, и разматра допринос наелектрисања на међуповршини промени напона прага (ΔV_{it}), одмах се примећује да су промене значајно мање. Поново је приметно да су брзине промена на почетку, у прва 24 h, код оба напрезања веће, док са даљим напрезањем улазе у сатурацију. Интересантно је да су промене ΔV_{it} и код импулсног и код статичког напрезања релативно сличне. Ове промене су последица електрохемијских реакција које ће у наставку ове дисертације бити приказане и детаљно објашњене.

Уочене промене напона прага и доприноси наелектрисања у оксиду и површинских стања тим променама су у складу са променама преносних карактеристика приказаних на слици 2.25.



Слика 2.28: Допринос наелектрисања у оксиду промени напона прага код p-каналних VDMOS транзистора снаге који су подвргнути статичком и импулсном NBT напрезању.



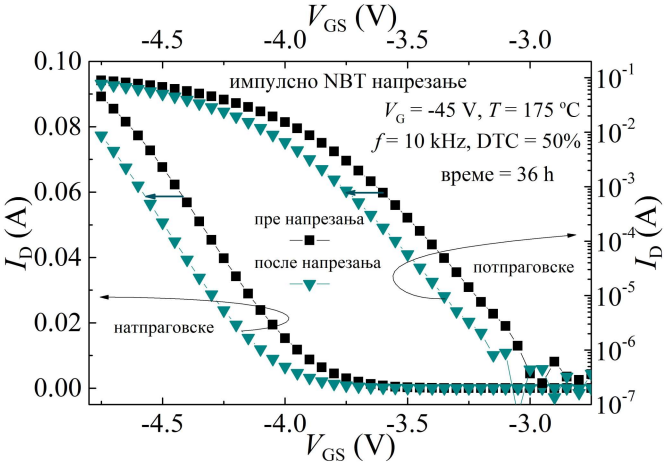
Слика 2.29: Допринос површинских стања промени напона прага код p-каналних VDMOS транзистора снаге који су подвргнути статичком и импулсном NBT напрезању.

2.2.3. Анализа комплексног импулсног NBT напрезања код p-каналног VDMOS транзистора снаге

Досадашњом анализом NBT напрезања утврђено је да статичко напрезање доводи до значајно већих промена карактеристика него импулсно напрезање, да су p-каналне компоненте подложније утицају овог типа напрезања, као и да се овакав вид напрезања јавља у реалним радним условима код p-каналних компонената. Из тог разлога је одлучено да се у наставку истраживања фокус стави на p-каналне VDMOS транзисторе снаге и да се детаљно анализирају процеси који се дешавају унутар самих компонената. С обзиром да је примећено да се током излагања импулсном напрезању јављају мање деградације, јавило се интересовање за динамичком, односно реверзибилном компонентом деградације [30, 33, 78, 110]. Наиме, анализом резултата је евидентно да се део деградације који настаје током импулсног напрезања делимично опоравља или неутралише у периоду када транзистор

није под дејством напона (јер температура остаје). Ова појава названа је динамички опоравак, и њено постојање указује на присуство два различита типа деградације: један који може релативно брзо да се опорави (реверзибилна компонента - енг. *recoverable component*), и други који је трајан (нереверзибилна компонента – енг. *permanent component*). То је довело до истраживања повезаности ова два типа деградације, као и питања да ли су ове две компоненте деградације међусобно условљене и која је корелација између њихових механизама настанка. Претпоставка која је доминанта у научној литератури је да реверзибилна компонента потиче од захваћених шупљина које се брзо ослобађају након прекида напрезања, док се постојање нереверзибилне компоненте повезује са захватањем наелектрисања у оксиду и/или формирањем површинских стања [101–104, 141–144]. Такође, постоје неслагања у погледу тога да ли су механизми који доводе до стварања ових деградација међусобно повезани [141, 144] или нису [101, 142]. Како транзистори снаге имају јако битну улогу у високофреквентним колима, од велике је важности разумети порекло настанка ових дефеката, и како би било једноставније и лакше одредити време поузданог рада компонената, а тиме и уређаја у које су уграђене.

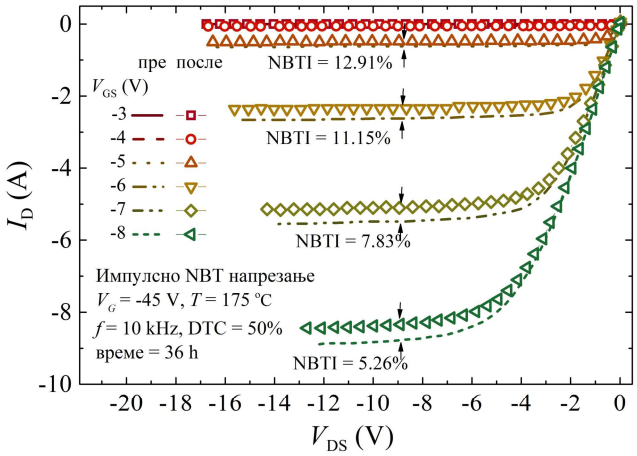
Како би било могуће детаљно утврдити везу између ова два типа деградације (реверзибилне и нереверзибилне), спроведен је нови експеримент који је врло сличан досадашњим импулсним NBT напрезањима. Главна разлика у односу на претходне експерименте је у времену трајања импулсног напрезања, јер је утврђено да се највеће промене параметара дешавају у првим сатима напрезања. Спроведен је експеримент у коме су напрезане компоненте биле изложене напону на гејту од –45 V, температури од 175 °C, и импулсном сигналу фреквенције од 10 kHz и DTC = 50%. Додатни експерименти су трајали по 36 сати, током сваког напрезања је извршен велики број мерења, тачније 39, али је због прегледности приказана прва и последња *I-V* карактеристика, на слици 2.30 [29]. Такође, била су спроведена статичка и импулсна напрезања при различитим напонима, –35 V, –40 V, –45 V и –50 V, као и при различитим температурама, 125 °C, 150 °C и 175 °C. На почетку анализе овог типа експеримента, разматрани су резултати који су добијени током првог спроведеног експеримента [29].



Слика 2.30: Натпраговске и потпраговске *I-V* карактеристике измерене пре и након 36 сати импулсног NBT напрезања p-каналног VDMOS транзистора снаге.

Запажања слична претходним су евидентна и при анализи ових карактеристика. Јасно је да постоји померање карактеристика дуж V_G осе ка негативнијим вредностима, што је последица генерисаног наелектрисања у оксиду услед наведеног NBT напрезања. Истовремено долази до промене нагиба, односно до благог смањења нагиба кривих што указује на формирање површинских стања на међуповршини Si/SiO_2. Треба нагласити да

је померај карактеристика дуж V_{G}-осе израженији него промена нагиба карактеристика, што указује на доминантан утицај генерисања наелектрисања у оксиду у односу на формирање површинских стања. То је још једна потврда да је генерисање наелектрисања у оксиду доминантан процес, јер се ради о компонентама са дебелим оксидом. Ради додатних анализа, утицај спроведеног NBT напрезања може да се изврши и анализом излазних I-V карактеристика. На слици 2.31 [29] су паралелно приказане карактеристике свежих (ненапрезаних) компонената и оних које су прошле процес импулсног NBT напрезања.



Слика 2.31: Типичне излазне I-V карактеристике ненапрезаних и импулсно NBT напрезаних p-каналних VDMOS транзистора снаге.

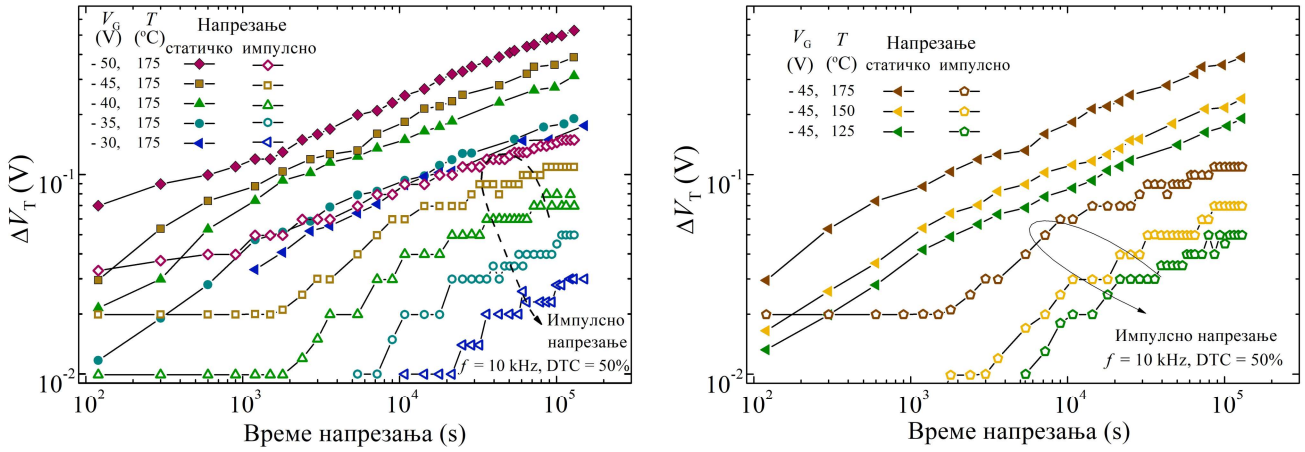
Као што може да се уочи, карактеристике транзистора који су били изложени напрезању, померене су ка мањим вредностима струја дрејна. Такође, релативна промена струје дрејна у области засићења постаје мања са порастом напона V_{G}, при чему је то релативно смањење I_{D} (од 5,26%, 7,83%, 11,15% и 12,91% при напону V_{G} од –8 V, –7 V, –6 V и –5 V) назначено на слици 2.31. Односно, повећање напона прага по апсолутној вредности V_{T0} до $V_{\mathrm{T1}} = V_{\mathrm{T0}} + \Delta V_{\mathrm{T}}$ и истовремено смањење транскондуктансе g_{m0} на g_{m1} (јер се смањује покретљивост носилаца са μ_{p0} на μ_{p1}), директно утиче на вредност струје дрејна у засићењу која се мења од вредности пре напрезања (I_{D0}) до вредности после напрезања (I_{D1}) при чему важи:

$$\frac{I_{D1}}{I_{D0}} = \frac{\mu_{p1}}{\mu_{p0}} \left(\frac{V_{GS} - V_{T1}}{V_{GS} - V_{T0}} \right)^2 . \tag{2.4}$$

Треба истаћи да промена напона прага има значајно већи утицај на струју дрејна него промена покретљивости носилаца наелектрисања. Наиме, прорачуни засновани на експерименталним подацима приказаним на слици 2.31 [98] дају односе струја 87,09%, 88,85%, 92,17% и 94,74% при негативним напонима V_{G} од –5 V, –6 V, –7 V, и –8 V, респективно, а једначина (2.4) са измереним $V_{\mathrm{T0}} = 3{,}6$ V и $\Delta V_{\mathrm{T}} = 108$ mV даје сличан однос (85,16%, 91,20%, 93,74% и 95,15%) чак и под претпоставком да нема промене покретљивости носилаца наелектрисања. Битно је напоменути да код p-каналних компонената промена густине наелектрисања у оксиду ΔN_{ot} утиче на покретљивост носилаца наелектрисања. То је последица електростатичке силе која одбија шупљине и потискује их дубље у силицијум, где је расејавање носилаца мање него у близини међуповршине [145]. У циљу додатне анализе резултата, извршено је поређење са референтним подацима из литературе [146] који се односе на p-каналне MOS транзисторе

са дебљином оксида 2,4 nm. У литератури је приказана симулирана излазна карактеристика транзистора пре и након деградације. Промене $\Delta V_{\mathrm{T}} = 108$ mV у експерименту, који је приказан у овој докторској дисертацији, у складу су са $\Delta V_{\mathrm{T}} = 50$ mV који су приказани у наведеној литератури. Такође, експериментално је утврђено релативно смањење I_{D} у опсегу од 5,26% до 12,91% за различите напоне гејта. Овај тренд је потпуно у складу са линеарном зависношћу између ΔV_{T} и ΔI_{D} приказаном у релевантној литератури, где релативне промене ових параметара прате однос приближно 1:1. Како се у наведеној литератури ради о компонентама са танким оксидима, све деградације се приписују утицају површинских стања. Треба истаћи да је мерење излазних карактеристика реализовано и током статичког и током импулсног NBT напрезања, где је утврђено да статичко напрезање доводи до већих промена, као што се и очекује.

На основу измерених преносних I-V карактеристика, могуће је одредити промену напона прага ΔV_{T} код свих компонената изложених напрезању, и као што је било очекивано те промене су релативно велике [30, 78, 110]. Како би се илустровале промене које су се јавиле приликом напрезања, на слици 2.32а су приказане ΔV_{T} код статички и импулсно напрезаних компонената IRF9520, на истој температури од 175 °C, али при различитим вредностима напона на гејту. На слици 2.32б приказана је промена ΔV_{T} такође при статичком и импулсном напрезању али сада на различитим температурама, при сталном примењеном напону на гејту од –45 V.



Слика 2.32: Промена напона прага током статичког и импулсног NBT напрезања ($f = 10$ kHz, $DTC = 50\%$) (а) при различитим напонима на гејту и константној температури од $T = 175$ °C и (б) на различитим температурама при истом напону на гејту од $V_G = -45$ V.

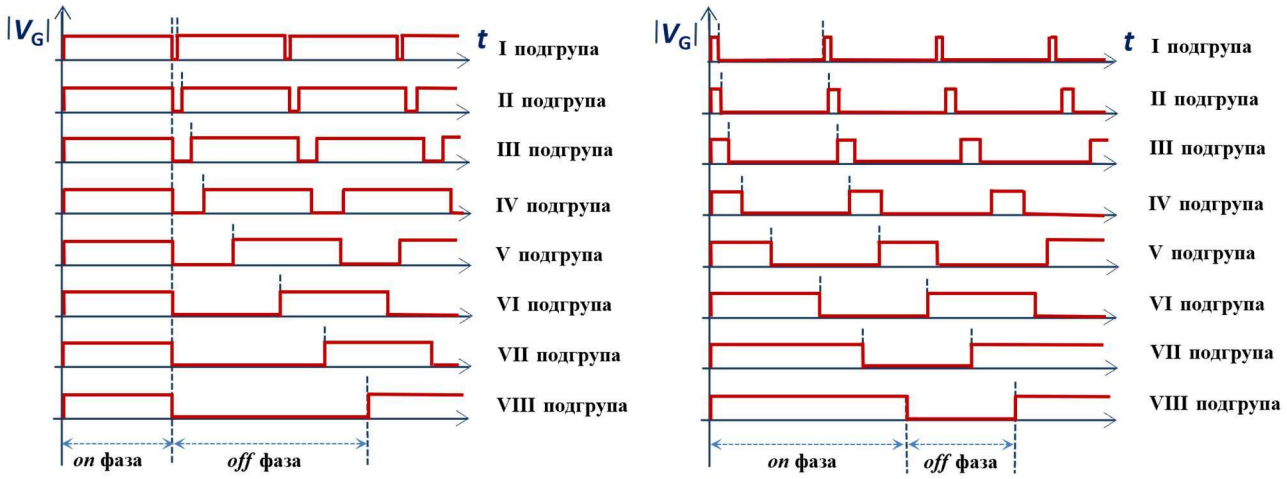
Са слике 2.32 [98] може да се изведе и потврди неколико врло јасних закључака, прво да су промене напона прага веће уколико се примењује већа вредност напона на гејту, као и да су промене израженије при вишим температурама. Са друге стране, импулсно напрезање доводи до мањих промена у поређењу са статичким NBT напрезањем. Први разлог што долази до мањих промена при импулсном напрезању лежи у природи самог рада при овом режиму. Наиме, на x-оси приказаних резултата се налази време напрезања, и код статичког напрезања ово је и укупно време излагања напрезању, док код импулсног режима ово време укључује и *on* и *off* фазу импулса. Међутим, као што је и поменуто, сама компонента је заправо изложена само напрезању током *on* фазе, што практично значи да је ефективно време излагања знатно краће, у овом конкретном случају 50%. Такође, треба имати у виду да долази до делимичног опоравка напона прага током *off* фазе импулсног

напрезања, што представља динамички опоравак, па то додатно доприноси смањењу укупног ефекта деградације које се јавља током овог типа напрезања. Треба напоменути да је и очекивано да при вишим температурама буду веће промене, јер када је температура виша, долази до термичке активације деградационих механизама. Један од математичких записа који то потврђује је *Arrhenius*-ова једначина:

$$R(T) = R_0 \cdot \exp(-\frac{E_a}{kT}), \tag{2.5}$$

где $R(T)$ представља брзину одвијања реакције, R_0 константу, E_a активациону енергију, k *Boltzmann*-ову константу и T температуру изражену у келвинима. Из овог израза се јасно уочава да са порастом температуре експоненцијално расте и вероватноћа да честица превазиђе енергетску баријеру и иницира структурну промену.

Нова истраживања су била усмерена на процену ефекта динамичког опоравка и како би се то детаљно испитало, извршена су два додатна експеримента, где се мењао фактор испуне импулсног сигнала, односно напона, који је довођен на гејт. Примарни експеримент је подразумевао да су компоненте биле изложене импулсном NBT напрезању при стандардним условима, што подразумева −45 V и 175 °C током 24 часа. Тада је време трајања *on* фазе импулса било фиксно и износило је 50 μs за све групе, док је време *off* фазе мењано - од приближно 1,56 μs у првој групи до 100 μs у последњој. Код секундарног експеримента је био примењен супротан приступ, односно време трајања *off* фазе било је константно и износило је 50 μs, док је време трајања *on* фазе импулса мењано у опсегу од 1,56 μs до 100 μs. Графичка илустрација примарног и секундарног експеримента импулсног NBT напрезања је приказана на слици 2.33.



(а) (б)

Слика 2.33: Илустрација (а) примарног и (б) секундарног експеримента импулсног NBT напрезања, са варијацијама конкретних фаза напрезања за различите подгрупе компонената.

У оквиру примарног и секундарног експеримента, јасно је да су групе експеримената биле изложене различитим комбинацијама фактора испуне, док је фреквенција импулсног сигнала мењана у опсегу од 19,39 kHz до 6,67 kHz. У табели 2.3 и табели 2.4 приказани су различити параметри који се односе на примарни и секундарни експеримент, и то: време *on* фазе, време *off* фазе, период импулса, фреквенција сигнала, фактор испуне сигнала, број импулса, укупно трајање *on* фазе (ефективно време напрезања) и укупно трајање *off* фазе. Током примарног експеримента је фактор испуне смањиван од 96,97% до 33,33%, док

се током секундарног експеримента повећавао од 3,03% до 66,67%. Ово су два аналогна експеримента и то је омогућило поређење резултата ових напрезања.

Табела 2.3: Услови током импулсног NBT напрезања примењени на p-каналне VDMOS транзисторе снаге током примарног експеримента (V_G = –45V, T = 175 °C, укупно време напрезања = 24 сата).

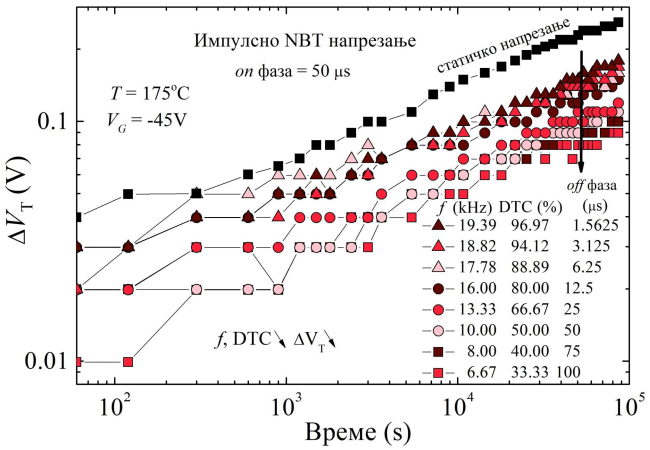
Услови напрезања	Различите подгрупе компонената							
	I	II	III	IV	V	VI	VII	VIII
време *on* фазе (μs)	50	50	50	50	50	50	50	50
време *off* фазе (μs)	1,5625	3,125	6,25	12,5	25	50	75	100
период импулса (μs)	51,625	53,125	56,25	62,5	75	100	125	150
фреквенција сигнала (kHz)	19,39	18,82	17,78	16,00	13,33	10,00	8,00	6,67
DTC (%)	96,97	94,12	88,89	80,00	66,67	50,00	40,00	33,33
≅ број импулса (x10^9)	1,674	1,626	1,536	1,382	1,152	0,864	0,691	0,576
трајање *on* фазе (h)	23,27	22,59	21,33	20	16	12	9,6	8
трајање *off* фазе (h)	0,73	1,41	2,67	4	8	12	14,4	16

Табела 2.4: Услови током импулсног NBT напрезања примењени на p-каналне VDMOS транзисторе снаге током секундарног експеримента (V_G = –45V, T = 175 °C, укупно време напрезања = 24 сата).

Услови напрезања	Различите подгрупе компонената							
	I	II	III	IV	V	VI	VII	VIII
време *on* фазе (μs)	1.5625	3.125	12.5	25	37.5	50	75	100
време *off* фазе (μs)	50	50	50	50	50	50	50	50
период импулса (μs)	51.625	53.125	62.5	75	87.5	100	125	150
фреквенција сигнала (kHz)	19.39	18.82	16.00	13.33	11.43	10.00	8.00	6.67
DTC (%)	3.03	5.88	16.66	33.33	42.86	50.00	60.00	66.67
≅ број импулса (x10^9)	1.674	1.626	1.382	1.152	0.987	0.864	0.691	0.576
трајање *on* фазе (h)	0.73	1.41	4.00	8	10.29	12	14.4	16
трајање *off* фазе (h)	23.27	22.59	20.00	16	13.71	12	9.6	8

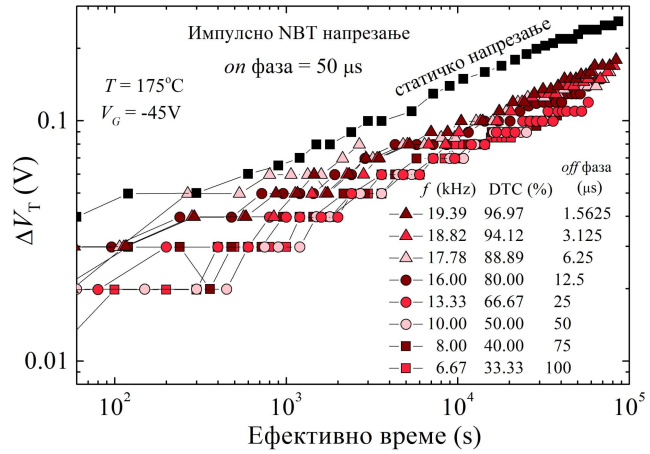
Утицај варијација фактора испуне импулсног сигнала на промене напона прага су приказани на слици 2.34 [98], где је приказана промена напона прага у функцији укупног времена напрезања. Као што може да се уочи, промена напона прага услед напрезања је најизраженија у случају статичког напрезања и јасно опада са смањењем фактора испуне. Међутим, на основу презентације резултата као што је на слици 2.34, не може да се уочи разлика између два различита ефекта који доводе до мањих деградација у условима импулсног напрезања. При оваквом приказу резултата се не раздвајају ефекти скраћеног ефективног времена напрезања и ефекат динамичког опоравка током *off* фазе, тако да допринос динамичког опоравка остаје неразјашњен. Да би се проценио ефекат динамичког опоравка током импулсног напрезања, неопходно је посматрати зависност промене напона прага у односу на ефективно време напрезања, а не у односу на укупно време напрезања. Сходно томе, промене напона прага које су приказане на слици 2.34 су поново представљене

као функција ефективног времена напрезања на слици 2.35 [98], при чему је ефективно време добијено множењем укупног времена напрезања са одговарајућом вредношћу фактора испуне.



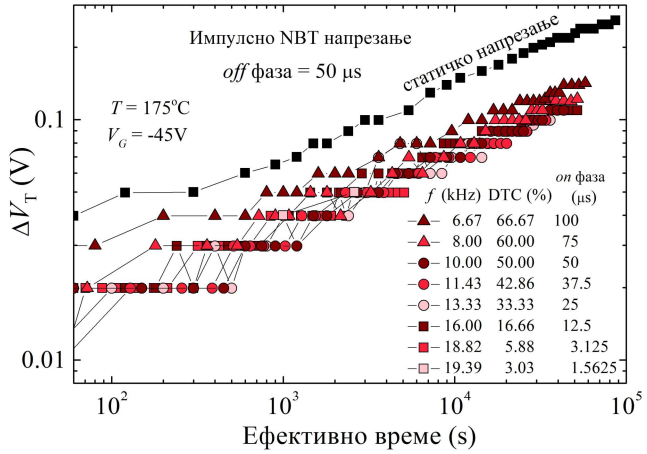
Слика 2.34: Промена напона прага у зависности од укупног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *on* фазе импулса (50 μs) и различитим вредностима трајања *off* фазе импулса.

При оваквом приказу, промене напона прага изазване напрезањем остају најизраженије код компонената изложених статичком напрезању. Са друге стране, знатно су мање вредности промена напона прага код оних компонената које су биле подвргнуте импулсном напрезању, чак и у случају када је *off* фаза била веома кратка (1,56 μs, што одговара фактору испуне од приближно 97%). Ово је у потпуности у сагласности са подацима из литературе [147, 148]. Уочава се да се вредности промена напона прага смањују са повећањем *off* фазе, односно са смањењем фактора испуне, што је у складу са очекивањем да дуже трајање *off* фазе, при фиксираној *on* фази, омогућава израженији динамички опоравак и самим тим доводи до мање изражене деградације. Ипак, важно је нагласити да пажљивија анализа података са ове слике показује да се промене напона прага изазване напрезањем реално смањују само у интервалу повећања *off* фазе од 0 до 25 μs, након чега промене остају практично константне и не долази до значајнијих промена при даљем повећању *off* фазе до 100 μs.



Слика 2.35: Промена напона прага у зависности од ефективног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *on* фазе импулса (50 μs) и различитим вредностима трајања *off* фазе импулса.

На слици 2.36 [98] приказани су резултати зависности промене напона прага у односу на ефективно време напрезања који су добијени у оквиру секундарног експеримента, у коме је време *on* фазе импулса мењано, док је време *off* фазе држано константним на 50 μs. Циљ овог експеримента био је да омогући процену утицаја трајања *on* фазе при фиксном времену *off* фазе на промену напона прага, са аспекта динамичког опоравка. Као што се може уочити са графика, промене напона прага изазване напрезањем су најизраженије у случају статичког напрезања, када је DTC = 100% и значајно се смањују у условима импулсног напрезања, као што је и очекивано. Приметно је да се вредности ΔV_{T} повећавају са повећавањем трајања *on* фазе, односно са повећањем фактора испуне. То је у складу са очекивањем, односно, да дуже трајање *on* фазе, при фиксном трајању *off* фазе, када је заправо већи фактор испуне сигнала, може довести до израженије деградације. Међутим, детаљнија анализа овог графика указује да ова разматрања могу да важе само у случају када је време *on* фазе дуже од 50 μs, док се за вредности времена *on* фазе које су једнаке или мање од 50 μs уочава да су промене напона прага приближно једнаке, чак и при даљем скраћивању времена *on* фазе до 1,56 μs.

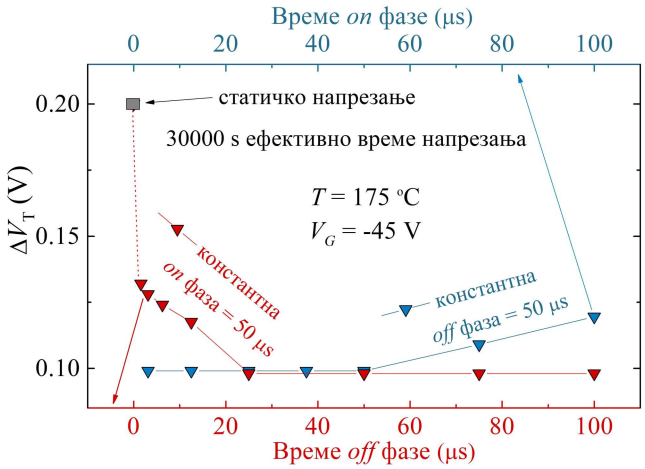


Слика 2.36: Промена напона прага у зависности од ефективног времена напрезања код компонената изложених импулсном NBT напрезању при константном трајању *off* фазе импулса (50 μs) и различитим вредностима трајања *on* фазе импулса.

У циљу даље анализе, представљени су графици на слици 2.37 [98] који су добијени на основу података са слика 2.35 и 2.36. Ови резултати пружају додатну подршку претходно изнетим закључцима који указују на значај односа између времена *off* и *on* фазе импулса у контексту динамичког опоравка код импулсно напрезаних компонената. Због специфичности дизајна експеримената који је спроведен како би се разјаснио динамички опоравак, тај однос се не може једноставно интерпретирати као класична зависност од фактора испуне. Могу да се издвоје два важна запажања на основу слике 2.37. Прво, импулсно NBT напрезање за задато време *on* фазе доводи до истог степена деградације све док је време *off* фазе једнако или дуже од 25 μs. Друго, динамички опоравак током импулсног напрезања може имати константан ефекат све док је време *on* фазе једнако или мање од времена *off* фазе [29, 30, 78].

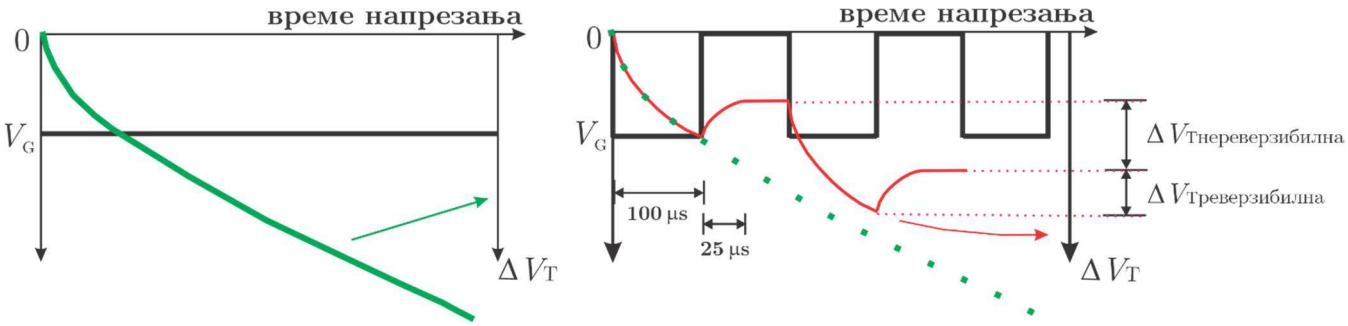
Претходна разматрања указују на могуће постојање карактеристичне временске константе, 25 μs, која је повезана са реверзибилном и нереверзибилном компонентом деградације проузроковане NBT напрезањем код VDMOS компонената типа IRF9520. Може се доћи до закључка да је трајање *off* фазе импулса од 25 μs било довољно да у највећој мери или чак у потпуности елиминише реверзибилну компоненту деградације која

је настала током претходне *on* фазе импулса, што је шематски приказано на слици 2.38 [29, 30, 33, 78, 94, 98].



Слика 2.37: Промене напона прага изазване импулсним NBT напрезањем, добијене у примарном и секундарном експерименту након ефективног времена напрезања од 30.000 секунди. Подаци су преузети са слике 2.35 (приказани црвеном бојом) и слике 2.36 (приказани плавом бојом).

На слици су шематски представљени облици сигнала који се доводе на гејт током статичког и импулсног NBT напрезања (f = 10 kHz, DTC = 50%), као и одговарајуће промене напона прага, што може помоћи у бољем разумевању резултата приказаних на слици 2.32 [149]. Важно је истаћи да су *off* фазе импулса у случајевима приказаним на слици 2.32 биле дуже од 25 μs, па наведена анализа води закључку да је у тим условима само нереверзибилна компонента деградације могла да допринесе укупној промени напона прага (ΔV_T).



Слика 2.38: Графички приказ облика сигнала који се доводи на гејт током (а) статичког и (б) импулсног NBT напрезања (f = 10 kHz, DTC = 50%), као и одговарајућих промена напона прага.

Генерално, промене напона прага током NBT напрезања уопштено се приписују генерисању наелектрисања захваћеног у оксиду и формирању површинских стања, као последици електрохемијских реакција иницираних напрезањем. Ове реакције укључују дефекте у оксиду и на међуповршини, и водоник у било ком облику ($H^{\bullet}$, H_2, H^+, OH, H_2O, H_3O^+), који представља типичну нечистоћу у MOS компонентама [20, 87, 88, 90]. Потребан водоник за ове реакције може потицати из супстрата, мада је у литератури такође забележено да у близини саме међуповршине може постојати велика концентрација

водоника [150], или да водоник може дифузијом потицати чак и са стране где је електрода гејта, односно из оксида са стране гејта [151].

Формирање наелектрисања у оксиду под дејством јаког негативног електричног поља у оксиду може се приписати захваћеним шупљинама ($holes - h^+$) на дефектима типа ваканција кисеоника у близини међуповршине [95]:

$$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3 \,. \tag{2.6}$$

Поред тога, јако електрично поље може довести до дисоцијације Si–H веза на међуповршини SiO_2/Si [87, 88]:

$$Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^{\bullet} + H^{\bullet} \,, \tag{2.7}$$

што доводи до формирања површинских стања и ослобађања $H^{\bullet}$. Атоми водоника могу формирати стабилни молекул (димеризација):

$$H^{\bullet} + H^{\bullet} \rightarrow H_2 \,. \tag{2.8}$$

Врло реактивни атоми водоника који се ослобађају у реакцији (2.7) могу такође довести до дисоцијације веза Si–H на међуповршини [87, 88]:

$$Si_3 \equiv Si - H + H^{\bullet} \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2 \,, \tag{2.9}$$

чиме се формирају додатна површинска стања на међуповршини. Међутим, у условима NBT напрезања, атоми водоника ће врло вероватно реаговати и са великим бројем шупљина из канала, који се формира због негативне поларизације гејта, и формирати јоне [152]:

$$H^{\bullet} + h^+ \rightleftarrows H^+ \,, \tag{2.10}$$

који затим дрифтују под утицајем негативног електричног поља у оксиду даље од међуповршине. Они могу довести до дисоцијације Si–H веза у оксиду гејта у близини међуповршине:

$$O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2 \,, \tag{2.11}$$

што доводи до формирања позитивно наелектрисаних дефеката у оксиду, односно до повећања захваћеног наелектрисања у оксиду.

Молекули H_2 који настају у реакцијама (2.9) и (2.11) крећу се дифузијом (термички подстакнутом), односно дифундују дубље у оксид и могу бити разложени (краковани) на захваћеним позитивним наелектрисањима у оксиду [153]:

$$O_3 \equiv Si^+ + H_2 \rightarrow O_3 \equiv Si - H + H^+ \,. \tag{2.12}$$

Јон водоника који се ослобађа у реакцији (2.12) може учествовати у директним и/или инверзним реакцијама (2.10) и (2.11), што је део ланца механизама претходно описаних реакција.

Важно је напоменути да су вероватноће за инверзне реакције (пасивизација површинских стања на међуповршини) у почетној фази напрезања релативно ниске, али се повећавају у каснијим фазама NBT напрезања. Као последица тога, густина наелектрисања захваћеног у оксиду и густина површинских стања, као и резултујуће промене напона прага

(V_{T}), могу показивати тенденцију ка засићењу током дужег времена напрезања, што је потврђено и у ранијим истраживањима NBTI ефеката код VDMOS транзистора [95].

Модел представљен описаним реакцијама може се користити за објашњење због чега импулсно NBT напрезање доводи до мањих промена напона прага у поређењу са статичким напрезањем (видети слику 2.33). Наиме, вероватноћа појаве инверзних реакција које доводе до делимичног опоравка и самим тим мањих вредности ΔV_{T} је већа током *off* фазе импулса, а та фаза је присутна само код компонената изложених импулсном NBT напрезању. Додатна процена овог ефекта спроведена је кроз експерименте који симулирају реалне услове рада електронских кола, где режим напрезања може временом да пређе из статичког у импулсни [154]. Овај експеримент биће детаљно објашњен током даље анализе у оквиру дисертације.

Током упоредне анализе статичког и импулсног NBT напрезања, потврђено је да постоје разлике у добијеним резултатима и да су оне првенствено последица постојања *off* фазе код импулсног напрезања. Током тог периода, нема примене напона на гејту, већ се компоненте излажу само високој температури, што је у литератури познато као процес оджаривања (енг. *annealing*). Овај процес омогућава делимичну неутрализацију наелектрисања захваћених у оксиду и пасивизацију површинских стања, што утиче на смањење укупне деградације у поређењу са статичким напрезањем. Ефекат оджаривања зависи од фреквенције и фактора испуне импулсног сигнала – на нижим фреквенцијама и са нижим фактором испуне омогућава се дуже трајање процеса оджаривања, што доводи до значајнијег опоравка напона прага. С друге стране, код виших фреквенција, време оджаривања је краће, па импулсно напрезање може давати резултате сличније статичком напрезању. Како овај процес утиче на промене које су се десиле током процеса напрезања, пре свега на ΔV_{T}, анализирано је у наредном потпоглављу ове дисертације.

2.3. Спроведене експерименталне процедуре при оджаривању након статичког и импулсног NBT напрезања VDMOS транзистора снаге

Процес оджаривања код VDMOS транзистора снаге представља предмет истраживања са циљем разумевања и ублажавања механизама деградације који утичу на перформансе и поузданост компонената. Оджаривање подразумева примену високе температуре како би се делом опоравила својства компонената која су нарушена различитим видовима напрезања. Истраживања у области оджаривања VDMOS транзистора су се за сада фокусирала на деградацију изазвану напрезањем услед примењеног напона и повишене температуре. У наставку истраживања биће разматрани и ефекти оджаривања након излагања зрачењу. Доказано је да процес оджаривања може да доведе до делимичне неутрализације наелектрисања у оксиду и пасивизације површинских стања насталих током NBT напрезања, што доводи до опоравка напона прага и побољшања укупних перформанси транзистора. На пример, истраживања су показала да значајне промене напона прага код p- и n-каналних компонената услед напрезања могу бити анализиране и ублажене применом одговарајућих техника оджаривања [107]. Током деведесетих година напредак у техникама оджаривања био је кључан за побољшање перформанси транзистора снаге. Један од значајних доприноса било је откривање утицаја, а касније и примена процеса оджаривања на собној температури (25 °C), који је ефикасно уклањао „оштећења“ у оксиду гејта. То је било пресудно за развој биполарног транзистора са изолованим гејтом (IGBT) који може да се користи за рад у широком опсегу фреквенција

[155]. Данас је процес оджаривања и даље од суштинског значаја у производњи и унапређењу поузданости VDMOS транзистора снаге. Он се примењује за побољшање параметара компонената након напрезања, чиме се продужава њихов период поузданог рада и обезбеђује већа сигурност у различитим применама.

2.3.1. Коришћени узорци, лабораторијска опрема и поступак мерења

У циљу детаљније анализе резултата који су до сада добијени, спроведен је процес оджаривања узорака и n- и p-каналних VDMOS транзистора снаге који су били подвргнути статичком и импулсном NBT напрезању. Сам процес оджаривања је спроведен у Лабораторији за микроелектронику и електронске компоненте на Електронском факултету у Нишу [113]. Апаратура која је била употребљена за реализацију овог дела експеримента је приказана на слици 2.39. Током овог дела експеримента била је потребна само лабораторијска температурна комора која је била подешена на 175 °C, без додатне употребе било ког уређаја. Треба напоменути да температура оджаривања није нужно везана за температуру током NBT напрезања. Процес оджаривања може бити реализован и код узорака који су били изложени зрачењу [156], или код узорака који су били HEF напрезани [157, 158]. Такође, компоненте су могле да буду изложене NBT напрезању при температури од 150 °C, а да процес оджаривања буде спроведен на температури од 175 °C, или обрнуто. Компоненте су биле постављене у ватростални лабораторијски суд, при чему је било потребно водити рачуна да се изводи компонената не додирују јер директан контакт извода може утицати на промену електростатичког поља унутар структуре компонента.



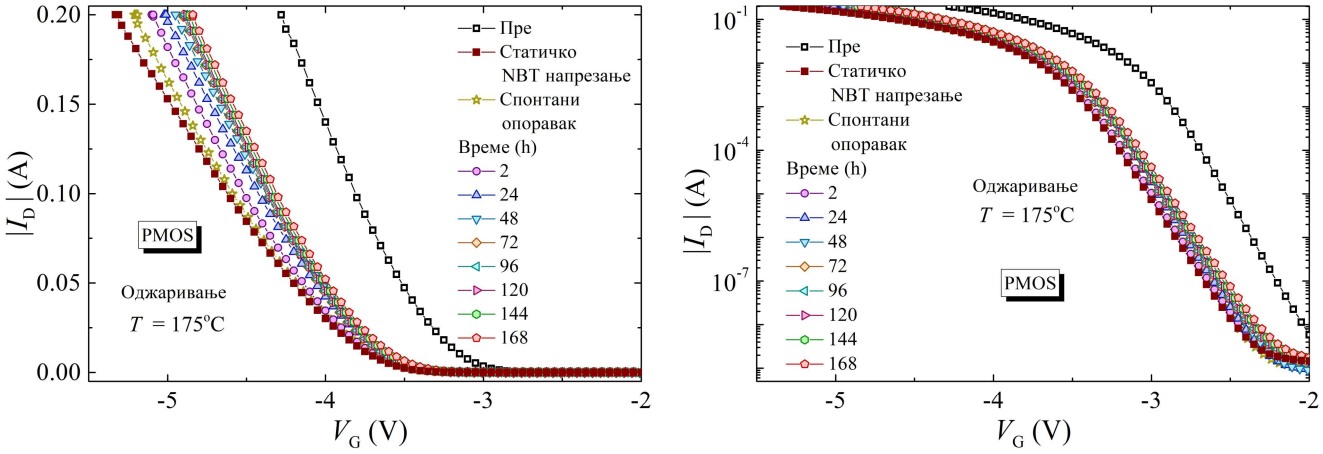
(а) (б)

Слика 2.39: Фотографије (а) лабораторијске температурне коморе и (б) VDMOS компонената током процеса оджаривања.

Као и током свих процеса напрезања, мерене су преносне струјно-напонске карактеристике коришћењем SMU *Keysight* B2901A [118] у раније дефинисаним временским интервалима од 2 h и 24 h, што је детаљно описано у потпоглављу 2.1.2. Најпре је био спроведен процес статичког NBT напрезања, а након тога, процес оджаривања тих компонената. Преносне струјно-напонске карактеристике током статичког NBT напрезања p-каналних и n-каналних VDMOS транзистора снаге су приказане на сликама 2.13 и 2.14, редом. Током оджаривања су измерене I-V карактеристике и p-каналних и n-каналних VDMOS транзистора снаге, приказане на сликама 2.40 и 2.41, редом. Потребно је нагласити да су на сликама приказане и карактеристике компонената пре напрезања, последња

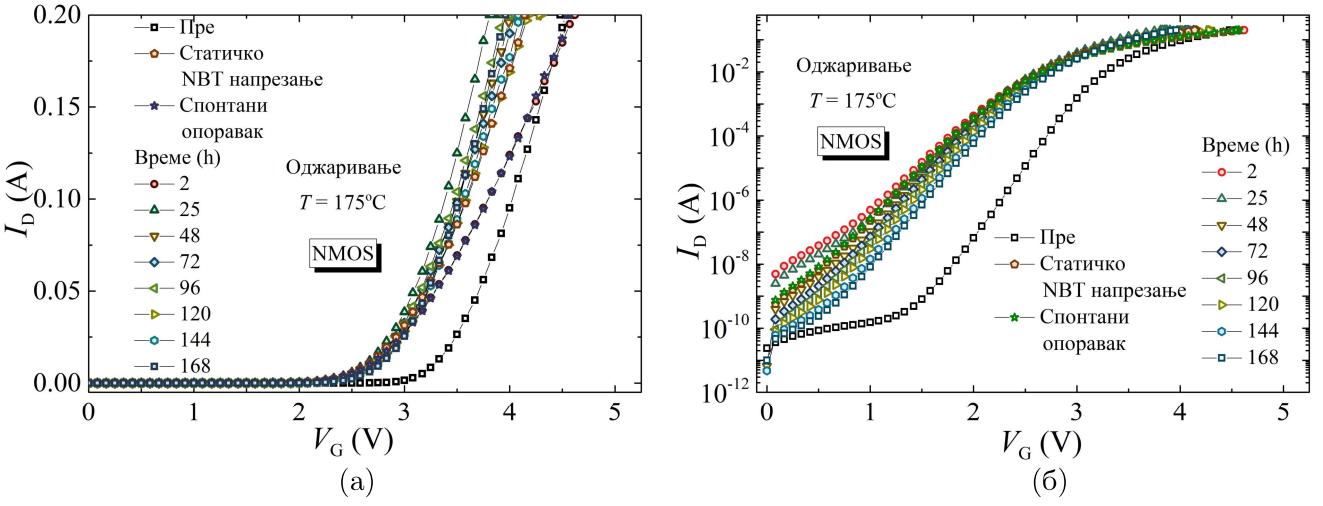
карактеристика након 168 h NBT напрезања, као и након спонтаног опоравка, како би било једноставније упоредити промене.

Такође, добро је напоменути да је између процеса напрезања и оджаривања постојао процес спонтаног опоравка од неколико дана, па је приказано и колико су се током тог периода променили анализирани параметри. Током NBT напрезања долази до померања карактеристика ка негативнијим вредностима дуж V_G осе и до значајнијег повећања нагиба карактеристика. Спонтани опоравак не доводи до значајнијег померања карактеристика дуж V_G осе, али се примећује мало смањење нагиба. Са друге стране, промене током оджаривања су значајније.



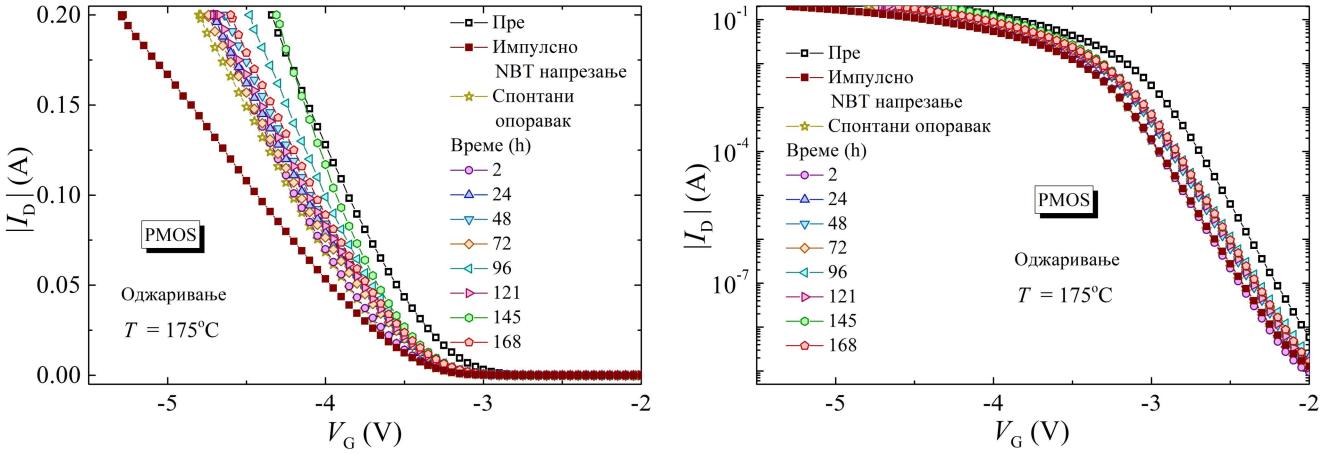
Слика 2.40: Преносне струјно-напонске карактеристике током оджаривања p-каналних VDMOS транзистора снаге након статичког NBT напрезања: (а) натпраговски и (б) потпраговски део.

Евидентно је да се код оджаривања p-каналних транзистора карактеристике померају дуж V_G-осе, ка мање негативним вредностима. Код n-каналних транзистора су током оджаривања такође уочена померања карактеристика дуж V_G осе ка иницијалном положају преносне карактеристике пре NBT напрезања. Ове промене сасвим сигурно потврђују да долази до смањења ефеката који су настали током процеса NBT напрезања.



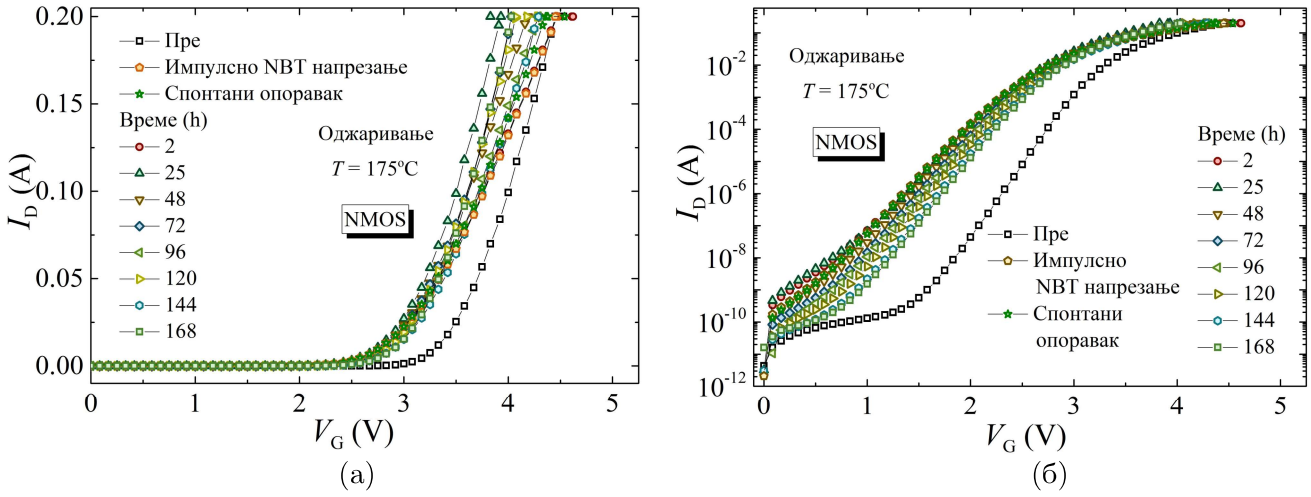
Слика 2.41: Преносне струјно-напонске карактеристике током оджаривања n-каналних VDMOS транзистора снаге након статичког NBT напрезања: (а) натпраговски и (б) потпраговски део.

Исти процес оджаривања је спроведен и на компонентама које су биле подвргнуте импулсном NBT напрезању. Преносне карактеристике ових компонената током импулсног NBT напрезања за p-каналне и n-каналне транзисторе су приказане на сликама 2.25 и 2.26, редом. Њихове мерене преносне струјно-напонске карактеристике током оджаривања су приказане на сликама 2.42 и 2.43, за p-каналне и n-каналне транзисторе, редом. На овим сликама су приказане и одговарајуће карактеристике након 168 h импулсног напрезања и након спонтаног опоравка. Промене су приметне и код једног и код другог типа транзистора.



Слика 2.42: Преносне струјно-напонске карактеристике током оджаривања p-каналних VDMOS транзистора снаге након импулсног NBT напрезања: (а) натпраговски и (б) потпраговски део.

Такође, ако се направи поређење промене код компонената које су биле изложене различитим видовима напрезања, примећује се да код n-каналних транзистора разлике у променама I-V карактеристика нису велике, већ су сличне. Насупрот томе, код p-каналних транзистора се види јасна разлика између претходно статички и импулсно напрезаних компонената.



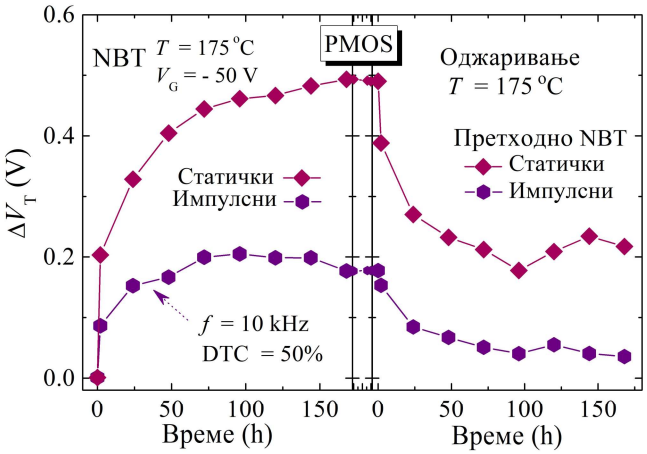
Слика 2.43: Преносне струјно-напонске карактеристике током оджаривања n-каналних VDMOS транзистора снаге након импулсног NBT напрезања: (а) натпраговски и (б) потпраговски део.

Код претходно статички напрезаних, струјно-напонске карактеристике су груписане у околини последње I-V карактеристике мерене након 168 h NBT напрезања. Са друге стране, ако се посматрају претходно импулсно NBT напрезане компоненте, током процеса оджаривања карактеристике су се померале ближе I-V карактеристици која је измерена пре свих напрезања.

Све приказане I-V карактеристике су измерене са циљем да би се добила информација која се тиче промене напона прага током процеса оджаривања. Из тог разлога, као што је већ претходно описано, карактеристике су припремљене за програм који је специјално написан за одређивање напона прага. Како би било јасније поређење, у наставку су дате промене током процеса напрезања, које су већ приказиване, и оне које прате промене карактеристичне за процес оджаривања. Поред промена напона прага, приказан је и допринос наелектрисања у оксиду и површинских стања промени напона прага.

2.3.2. Анализа оджаривања компонената након статичког и импулсног NBT напрезања

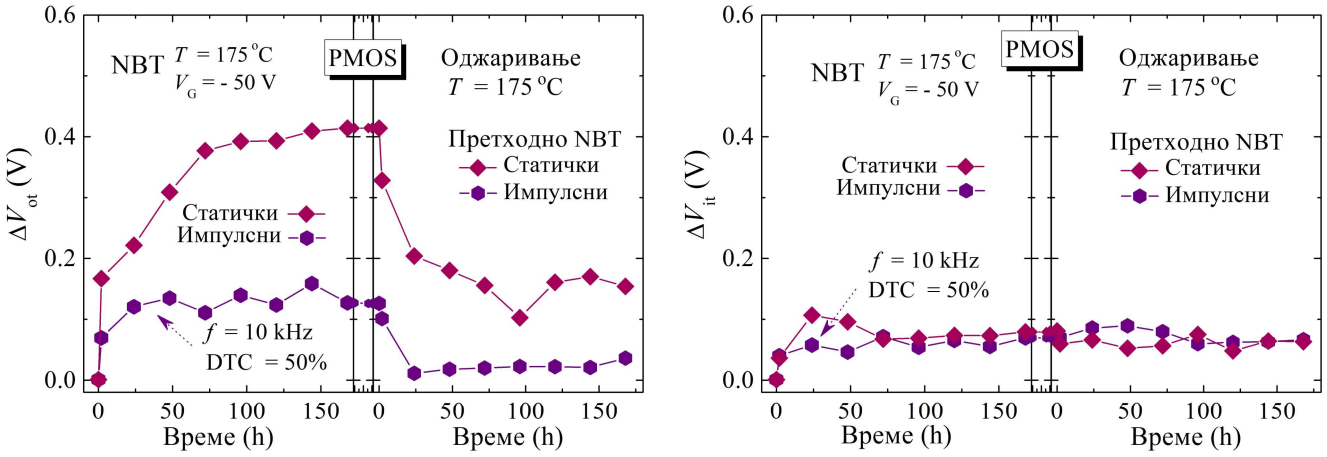
У овом делу, најпре су приказани резултати који се односе на процес оджаривања без поларизације гејта транзистора и при $T = 175$ °C, али су приказани и резултати претходних напрезања, статичког ($V_G = -50$ V на $T = 175$ °C) и импулсног NBT напрезања (при истим V_G и T, али при $f = 10$ kHz и DTC = 50%), да би се стекао увид у дешавања током ових процеса. Током NBT напрезања код оба типа транзистора, и оба типа напрезања, промена напона прага прати промену доприноса наелектрисања у оксиду, док је промена доприноса површинских стања мања. Ово указује да је доминантан механизам деградације захватања наелектрисања у оксиду гејта. Све то се јасно уочава на сликама 2.44 до 2.46. На слици 2.44 је приказана промена напона прага p-каналних VDMOS транзистора снаге током статичког и импулсног напрезања, и каснијег оджаривања. На слици 2.45 приказан је тренд одговарајућих доприноса наелектрисања у оксиду и површинских стања промени напона прага. Такође, на слици 2.46 приказана је промена напона прага n-каналних VDMOS транзистора снаге током статичког NBT напрезања, као и одговарајућих доприноса наелектрисања у оксиду и површинских стања промени напона прага.



Слика 2.44: Промена напона прага p-каналних VDMOS транзистора снаге током статичког и импулсног NBT напрезања и каснијег оджаривања.

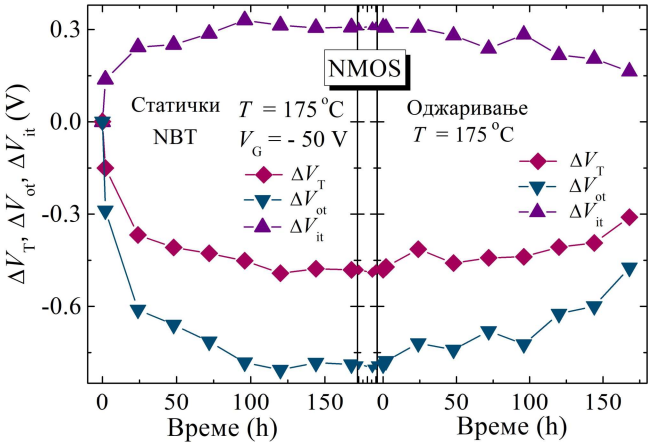
Након статичког и импулсног NBT напрезања, p-канални и n-канални VDMOS транзистори снаге показују опоравак ΔV_T током оджаривања који је последица

неутрализације наелектрисања у оксиду и пасивизације површинских стања. Током оджаривања на 175 °C долази до наглог смањења промене напона прага у почетној фази, што је у складу са израженим смањењем густине наелектрисања у оксиду. Истовремено, промена густине површинских стања је мало уочљива. Међутим, на крају оджаривања промена напона прага је и даље приметна, при чему је то израженије код транзистора који су били претходно статички напрезани.



Слика 2.45: Тренд одговарајућих доприноса (а) наелектрисања у оксиду и (б) површинских стања промени напона прага код p-каналних VDMOS транзистора снаге, током статичког и импулсног NBT напрезања и каснијег оджаривања.

У овом делу је дат приказ резултата који се односе на n-каналне VDMOS транзисторе снаге како би се упоредиле промене напона прага са p-каналним VDMOS транзисторима снаге.

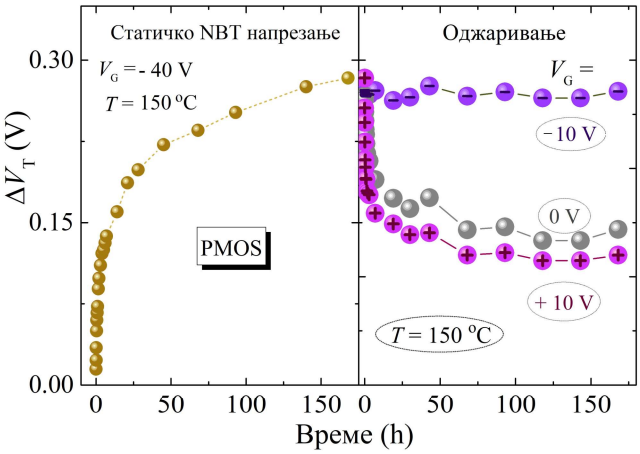


Слика 2.46: Промена напона прага n-каналних VDMOS транзистора снаге током статичког NBT напрезања, као и одговарајућих доприноса наелектрисања у оксиду и површинских стања промени напона прага.

Као што процес напрезања може да се реализује на различитим напонима и температурама, тако и процес оджаривања може да буде спроведен при различитим напонима и температурама. У наставку су приказани резултати за узорке који су били подвргнути статичком NBT напрезању при $V_G = -45$ V на $T = 150$ °C, а затим су били подвргнути процесу оджаривања. Како је процес статичког NBT напрезања био разматран,

овде ће детаљно бити анализиран процес оджаривања при различитим поларизацијама, на $T = 150$ °C.

Промена напона прага током ових процеса је приказана на слици 2.47 [159]. Као што се може уочити, оджаривање при негативном напону на гејту није довело до уочљивих промена ΔV_{T} насталог услед NBT напрезања. Практично се оно може сматрати продуженим NBT напрезањем, али при нижем пољу у оксиду гејта. Међутим, оджаривање при нултом или позитивном напону на гејту довело је до значајног смањења промена напона прага изазваних напрезањем, при чему је израженије смањење забележено код компонената оджариваних при позитивном напону на гејту [159].

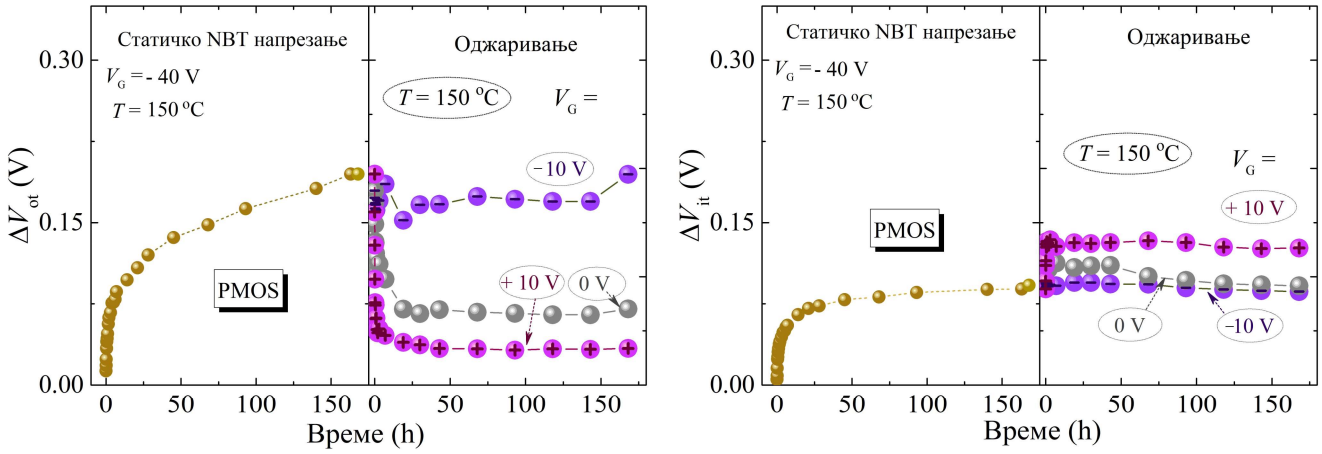


Слика 2.47: Промена ΔV_{T} p-каналних VDMOS транзистора снаге током статичког NBT напрезања (168 h) и накнадног оджаривања (168 h) при различитим поларизацијама ($V_G = -10$ V, 0 V и +10 V) на $T = 150$ °C.

Одговарајуће промене доприноса густине наелектрисања у оксиду гејта ΔV_{ot} и густине површинских стања ΔV_{it}, приказане су на слици 2.48 а и б [159]. Уочава се да NBT напрезање доводи до већег пораста наелектрисања у оксиду него површинских стања, што је у складу са ранијим анализама о доминантној улози наелектрисања у оксиду у промени напона прага код NBT напрезаних VDMOS транзистора снаге са дебелим оксидом гејта. Поред тога, ово истраживање показује да тренд промене ΔV_{ot} у времену (слика 2.48а) показује исти тренд промене ΔV_{T} (слика 2.47) за одговарајуће примењене напоне на гејту, не само током NBT напрезања већ и током накнадног оджаривања при примењеном напону. Насупрот томе, када је у питању ΔV_{it} (слика 2.48б) ово важи само за оджаривање при негативном напону, које није довело до даљих промена. За разлику од тога, ΔV_{it} код компонената оджариваних при нултом или позитивном напону на гејту не опада као ΔV_{T} и ΔV_{ot}, већ наставља тенденцију раста започету у фази NBT напрезања. Очигледно је да оджаривање при нултом, а нарочито позитивном напону на гејту уклања део наелектрисања у оксиду насталог услед NBT напрезања, али истовремено доводи до стварања додатних површинских стања. Претходни резултати, који указују на зависност процеса NBT напрезања и оджаривања од V_G, јасно потврђују да наелектрисане честице појачавају NBT ефекте.

Могуће објашњење појава уочених током оджаривања може се добити узимајући у обзир да позитивно наелектрисање, за које је утврђено да је захваћено у близини међуповршине након напрезања, може да интерагује са међуповршинским *Si-H* везама и трансформише се у површинска стања. Такође, H^+ јони формирани током претходног NBT напрезања могу да доведу до дисоцијације (раскидања) ослабљене *Si-H* везе на међуповршини, што доводи до додатног формирања површинских стања током

оджаривања. Ове реакције, које захтевају електроне из супстрата и дрифт H^+ јона ка међуповршини, мало је вероватно да се одвијају при негативном електричном пољу у оксиду, па ΔV_{ot} и ΔV_{it} код компонената оджариваних при негативном напону на гејту остају готово константни. Међутим, наведене реакције се појачавају позитивним пољем у оксиду, како локалним (услед наелектрисања у оксиду), тако и спољашњим, што доводи до истовременог смањења ΔV_{ot} и повећања ΔV_{it} код компонената оджариваних при нултом, а нарочито при позитивном напону на гејту. Смањење ΔV_{ot} умањује локално поље, па обе реакције постају мање вероватне (нарочито код компонената оджариваних при нултом напону на гејту) у каснијој фази оджаривања.



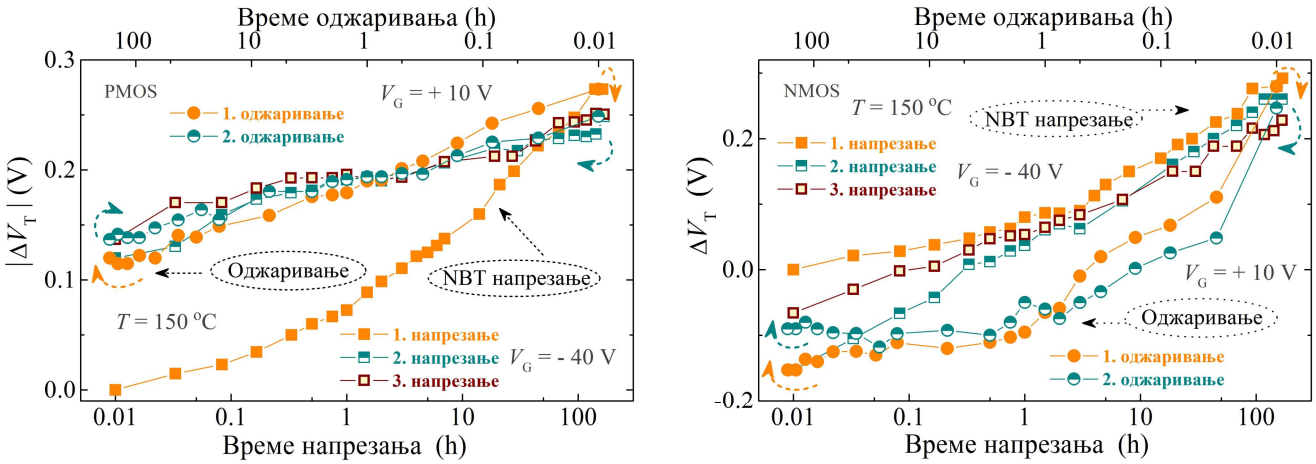
Слика 2.48: Промена (а) ΔV_{ot} и (б) ΔV_{it} код p-каналних VDMOS транзистора снаге током статичког NBT напрезања (168 h) и накнадног оджаривања (168 h) при различитим поларизацијама (V_G = –10 V, 0 V и +10 V) на T = 150 °C.

Када је утврђено до каквих промена долази у једном циклусу напрезања и оджаривања, спроведени су додатни експериментални циклуси који су подразумевали наизменично напрезање и оджаривање. Ти експерименти су реализовани са циљем анализе понашања и тренда промене напона прага, густина наелектрисања у оксиду и површинских стања. Експеримент је обухватио три NBT напрезања која су реализована наизменично са оджаривањима. Наиме, 168 сати NBT напрезања при напону на гејту од –40 V на температури T = 150 °C било је праћено једном недељом оджаривања, такође на T = 150 °C и V_G = +10 V. Након тога су поновљени кораци NBT напрезања и оджаривања, а затим је уследило завршно NBT напрезање. Компоненте су увек оджариване при истим условима.

Показано је да оджаривање уз примењен негативан напон на гејту није значајно утицало на ΔN_{ot} и ΔN_{it}, док је оджаривање без напона на гејту и позитивном напону на гејту уклонило део наелектрисања у оксиду насталог услед напрезања, али је довело и до формирања нових површинских стања, поред оних већ насталих током претходног NBT напрезања. Уочени ефекти били су израженији у случају примене позитивног напона на гејту. Из тог разлога су на сликама 2.49 и 2.50 приказане промене напона прага (ΔV_{T}) код p- и n-каналних VDMOS транзистора снаге, као и одговарајуће промене ΔV_{ot} и ΔV_{it} код p-каналних транзистора, добијене током NBT напрезања и оджаривања при примењеном позитивном напону на гејту [122]. Ове промене (које су последица промена густина N_{ot} и N_{it}) уочене током оджаривања су реверзибилне, јер је показано да поновљено NBT напрезање (након оджаривања) поново формира оджарени део наелектрисања у оксиду и уклања реверзибилну компоненту површинских стања. На наведеним сликама може се

уочити да се највећи део промена дешава у раној фази оджаривања, као и током почетних фаза NBT напрезања.

На слици 2.49 [122] може се уочити да су промене ΔV_T биле сличне код оба типа (p- и n-каналних) транзистора, као и да су укупне промене, између процеса напрезања и оджаривања, ΔV_T биле веће код n-каналних транзистора. Поред тога, са слике 2.49а (ΔV_T код p-каналног транзистора) може се видети да се напон прага значајно приближио почетној вредности, али и да почетна промена напона прага изазвана напрезањем није опала испод 100 mV ни након оба оджаривања. Види се да се током поновљеног NBT напрезања највећи део ΔV_T, изазваног почетним NBT напрезањем, брзо поново формира. Промене ΔV_T имају тенденцију смањења при сваком новом понављању оджаривања, што указује на постојање нереверзибилне компоненте ΔV_T, која је последица утицаја дела наелектрисања у оксиду изазваног напрезањем који није оджарен, утицаја површинских стања, као и новоформираних површинских стања.

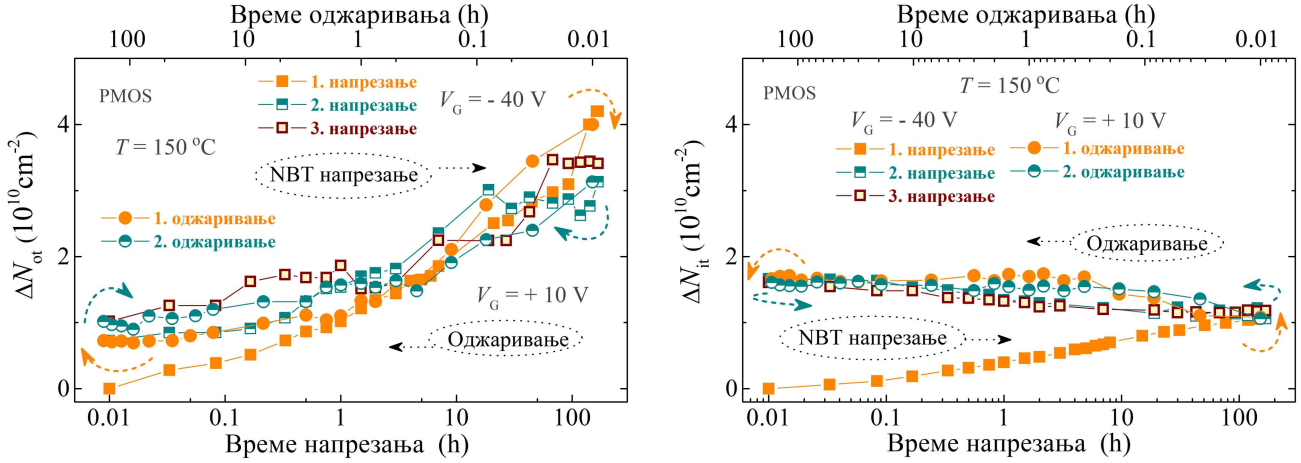


Слика 2.49: Промене ΔV_T током свих корака статичког NBT напрезања и оджаривања при позитивној поларизацији (а) p-каналних и (б) n-каналних VDMOS транзистора снаге.

На слици 2.50 [122] може се уочити да тренд ΔN_{ot} у великој мери прати тренд ΔV_T током целокупног експеримента. То указује да процеси захватања и неутрализације наелектрисања у оксиду могу имати примарну улогу у NBT ефекту код VDMOS транзистора снаге. Треба нагласити да, иако је током оджаривања уочен опоравак напона прага, он не представља стварни опоравак компоненте, јер се смањује само ΔN_{ot}, док ΔN_{it} истовремено расте. Ово повећање може се приписати дрифту позитивно наелектрисаних честица. Такође, деградација настала услед NBT напрезања код VDMOS транзистора снаге може бити повезана са електрохемијским реакцијама у оксиду гејта, где се налази велика концентрација водоника неопходна за процесе пасивизације и депасивизације на SiO_2/Si међуповршини током и након напрезања.

Поред тога, на слици 2.50 може се уочити да се промене ΔN_{ot} и ΔN_{it} смањују при сваком новом понављању напрезања и оджаривања, што указује да нереверзибилне компоненте N_{ot} и N_{it} расту. Наиме, понављање NBT напрезања након оджаривања поново формира оджарени део N_{ot}, док истовремено уклања реверзибилну компоненту N_{it}. Интересантно је да се површинска стања настала током сваког оджаривања готово у потпуности уклањају током наредног NBT напрезања. Друго и треће NBT напрезање заправо доводе до смањења N_{it} на вредност приближно једнаку оној након првог напрезања, тако да ΔN_{it} остаје готово на истој вредности као после првог NBT напрезања. Поред тога, може се уочити да су вредности ΔN_{ot} након сваког NBT напрезања значајно

веће од ΔN_{it}. Са друге стране, вредности ΔN_{ot} након оджаривања постају готово једнаке вредностима ΔN_{it} након NBT напрезања у датим експерименталним условима. Уочене промене могу се приписати расположивим наелектрисањима захваћеним у оксиду и прекурсорима површинских стања, као и присуству честица водоника које значајно доприносе уоченој промени ΔV_{T}, ΔN_{ot} и ΔN_{it}.



Слика 2.50: Промена (а) ΔN_{ot} и (б) ΔN_{it} код p-каналних VDMOS транзистора снаге током комплетног експеримента статичког NBT напрезања и оджаривања при позитивној поларизацији.

Резултати добијени у оквиру ових експеримената били су основа за даља истраживања описана у наставку докторске дисертације. На основу уочених механизама деградације и опоравка, дефинисани су нови услови испитивања и методологија мерења са циљем даље анализе рада компонената у сложенијим радним условима. У наставку поглавља је разматрано комбиновано статичко и импулсно напрезање спроведено на p-каналним VDMOS транзисторима снаге.

2.4. Сукцесивно статичко и импулсно NBT напрезање p-каналног VDMOS транзистора снаге

У претходним потпоглављима су анализирани ефекти до којих доводе статичко и импулсно NBT напрезање. Затим, када је утврђено да *off* фаза доводи до значајних промена, спроведена је анализа комплексног импулсног NBT напрезања при различитим факторима испуне и фреквенцијама, као и при различитим температурама. Потом је размотрен утицај оджаривања компонената током одређеног временског периода, и како је утврђено да промене постоје, било је неопходно анализирати их. Након свих ових анализа, поставља се питање како ће се параметри компонената понашати када се компоненте изложе наизменичном напрезању, јер је то врло честа појава током њихове практичне примене [132, 160]. Узорци који су коришћени за комбиновани тип NBT напрезања су p-канални VDMOS транзистори снаге IRF9520, јер је установљено да се код овог типа транзистора јављају веће промене, атрактивнији је за истраживање, али је и негативан напон на гејту његов радни напон. Из тог разлога, посвећена му је знатно већа пажња током спровођења комплексних експеримената.

2.4.1. Реверзибилна и нереверзибилна компонента ΔV_{T} током импулсног NBT напрезања

Резултати претходних истраживања, која су била усмерена на појаву динамичког опоравка код VDMOS компонената IRF9520, указују на постојање карактеристичног времена *off* фазе импулса (~25 μs), које утиче на однос између реверзибилне и нереверзибилне компоненте деградације изазване напрезањем [30, 78]. Утврђено је да *off* фаза од 25 μs може бити довољна да се елиминише највећи део реверзибилне компоненте деградације настале током претходне *on* фазе импулса [30, 78]. Уколико је *off* фаза краћа од те вредности, део реверзибилне компоненте може остати и временом се трансформисати у нереверзибилну компоненту, чиме доприноси укупној промени напона прага [30]. Из тог разлога је извршена анализа при примењеним фреквенцијама од 8 kHz, 10 kHz и 18,82 kHz.

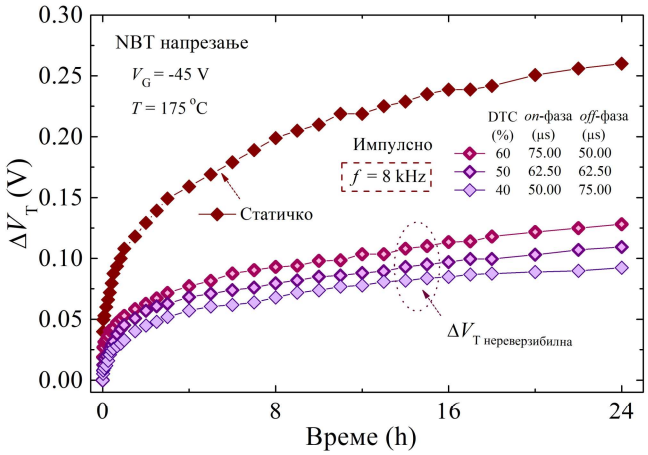
Током напрезања које је трајало 24 h (8 kHz и $f = 18{,}82$ kHz) и 36 h ($f = 10$ kHz), дванаест сетова компонената је било изложено напрезању при напону на гејту од –45 V и температури од 175 °C. Један део ових експеримента је трајао дуже, 36 h, јер су ти узорци касније били коришћени за поређење резултата у другим експериментима. Ови услови изабрани су на основу претходних испитивања као репрезентативни за интензивну деградацију у реалним условима рада компонената. Изводи дрејна и сорса били су краткоспојени и повезани на масу. Током реализације експеримента, примењене су три различите фреквенције и седам различитих вредности фактора испуне импулсног сигнала, како је приказано у табели 2.5, где ознаке D11-D19 представљају додатне различите групе испитиваних компонената. Треба напоменути да су вредности фреквенције и фактора испуне за овај експеримент изабране у складу са претходним истраживањима [33, 110], како би се наставило испитивање реверзибилне и нереверзибилне компоненте ΔV_{T} током NBT напрезања p-каналних VDMOS транзистора снаге. Одговарајуће промене напона прага током импулсног и статичког NBT напрезања IRF9520 p-каналних VDMOS транзистора снаге приказане су на сликама 2.51 [78] ($f = 8$ kHz), 2.52 [29, 78] ($f = 10$ kHz) и 2.53 [78] ($f = 18{,}82$ kHz).

Табела 2.5: Услови током импулсног NBT напрезања p-каналних VDMOS транзистора снаге.

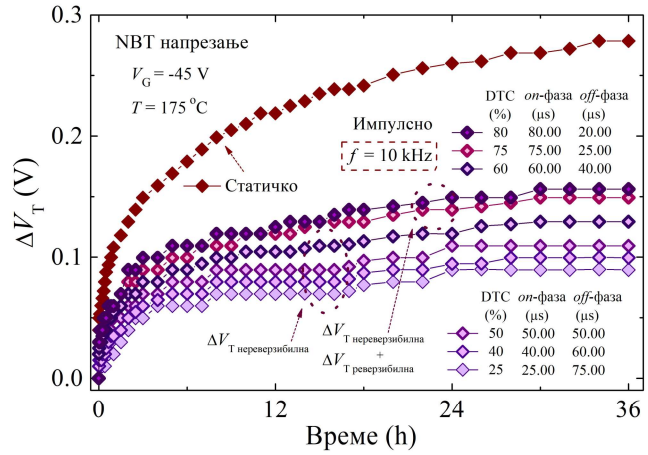
$V_G = -45$ V, $T = 175$ °C		DTC (%)							
		5,88	25	40	50	60	75	80	94,12
Фреквенција (kHz)	8			D11	D12	D13			
	10		D2	D17	D3	D18	D4*	D19	
	18,82	D14			D15				D16

(*)Напомена: Код уоквирених узорака је присутна реверзибилна и нереверзибилна компонента.

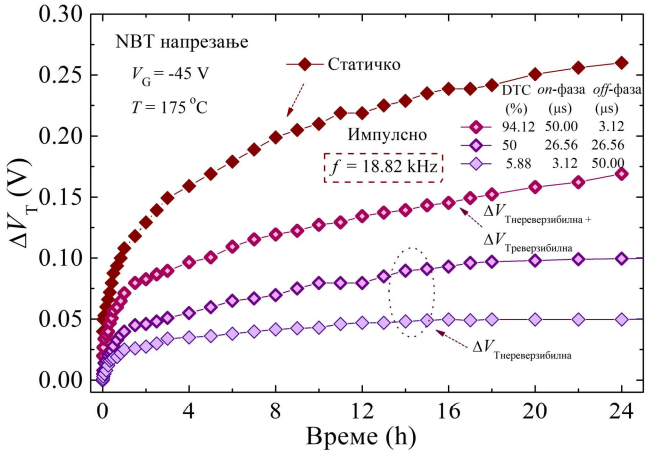
Разлог за уочене мање промене у случају импулсног напрезања лежи у два фактора повезана са природом самог импулсног режима рада. Први фактор може се објаснити узимањем у обзир да време напрезања на сликама 2.51 - 2.53 представља укупно време трајања експеримента, које обухвата и *on* фазу и *off* фазу импулсног напона на гејту. Међутим, саме компоненте су изложене напрезању само током *on* фазе, тј. током трајања примењеног напона, што значи да је ефективно време напрезања у импулсном режиму знатно краће него у случају статичког, што за последицу има мање вредности ΔV_{T}. Такође се може уочити да се разлика у деградацији између статичког и импулсног режима повећава са дужим трајањем напрезања.



Слика 2.51: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 8$ kHz.



Слика 2.52: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 10$ kHz.



Слика 2.53: Промене напона прага током статичког и импулсног NBT напрезања при различитим вредностима фактора испуне, $f = 18{,}82$ kHz.

Карактеристични скупови података (три различита фактора испуне при фреквенцији $f = 8$ kHz) који приказују промену напона прага током импулсног и статичког NBT напрезања p-каналних VDMOS транзистора снаге IRF9520 приказани су на слици 2.51.

Јасно се уочава да импулсно NBT напрезање доводи до знатно мањих промена у поређењу са статичким напрезањем, што је последица ефекта динамичког опоравка [147–149, 161, 162].

Ово указује да су зависности ΔV_{T} од времена на слици 2.51 под утицајем другог фактора, тј. делимичног опоравка напона прага током *off* фазе импулсног напона, што се у литератури означава као динамички опоравак [161, 163]. Резултати претходног истраживања, које је било фокусирано управо на феномен динамичког опоравка код p-каналних VDMOS транзистора снаге (IRF9520), указују на постојање карактеристичне временске константе (25 μs) која је повезана са реверзибилном и нереверзибилном компонентом деградације [78]. Утврђено је да је време *off* фазе импулса од 25 μs довољно да се у потпуности елиминише реверзибилна компонента деградације настала током претходне *on* фазе [78]. Трајање *off* фазе у овом експерименту чији су резултати приказани на слици 2.51 било је дуже од 25 μs, односно за 40%, 50% и 60% вредности *off* фазе износиле су 75 μs, 62 μs и 50 μs, респективно. То доводи до закључка да у овом случају на резултујућу промену напона прага утиче искључиво нереверзибилна компонента деградације.

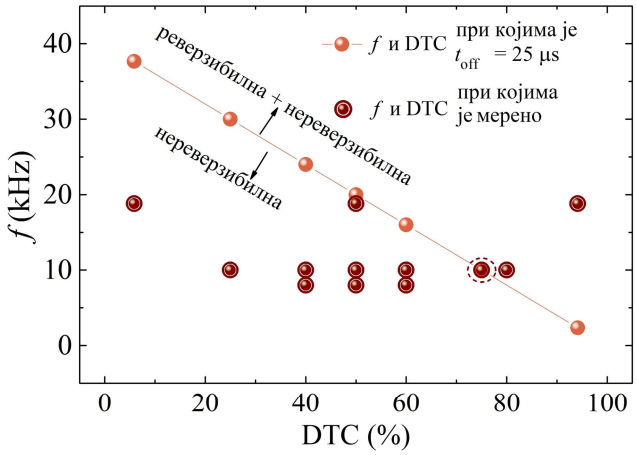
Затим су анализирани резултати када су компоненте биле подвргнуте фреквенцији сигнала од 10 kHz и DTC од 25%, 40%, 50%, 60%, 75% и 80% [29]. Вредности *off* фазе импулса за податке приказане на слици 2.52 биле су дуже од 25 μs, тако да је у овом случају на резултујућу промену ΔV_{T} утицала искључиво нереверзибилна компонента деградације. Времена трајања *off* фазе за наведене факторе испуне износе 75 μs, 60 μs, 50 μs, 40 μs, 25 μs и 20 μs, респективно. Као што може да се примети, за вредност фактора испуне од 75%, време *off* фазе се налази на граници када и реверзибилна компонента може да допринесе промени напона прага. Јасно је да би за примену сигнала ове фреквенције, при повећању фактора испуне више од 75%, утицај на промену напона прага имала и реверзибилна компонента.

Међутим, резултати приказани на слици 2.53 ($f = 18{,}82$ kHz) се разликују од оних на сликама 2.51 и 2.52. При анализи примене овог импулсног сигнала испитивани су фактори испуне од 5,88%, 50% и 94,12% [78]. Вредности времена *off* фазе износиле су 50 μs, 26,56 μs и 3,12 μs, респективно. Очигледно да је само нереверзибилна компонента ΔV_{T} присутна код група компонената напрегнутих при DTC = 5,88% и 50%, док су и реверзибилна и нереверзибилна компонента допринеле ΔV_{T} код транзистора напрегнутих при DTC = 94,12%. Тако је на слици 2.54 приказана зависност фреквенције и фактора испуне сигнала при којима је $t_{\mathrm{off}} = 25$ μs, као и назначени ови параметри при којима је реализован део мерења у оквиру експеримента. За испитиване вредности фреквенција прорачунате су граничне вредности фактора испуне, што за 8 kHz износи 80%, за 10 kHz износи 75% и за 18,82 kHz износи 52,95%, што је графички истакнуто у табели 2.6.

Поред тога, промена напона прага у времену услед NBT напрезања често се приближно моделује степеним законом (енг. *power law*) који представља прихватљиву апроксимацију за опис зависности промене напона прага од времена напрезања:

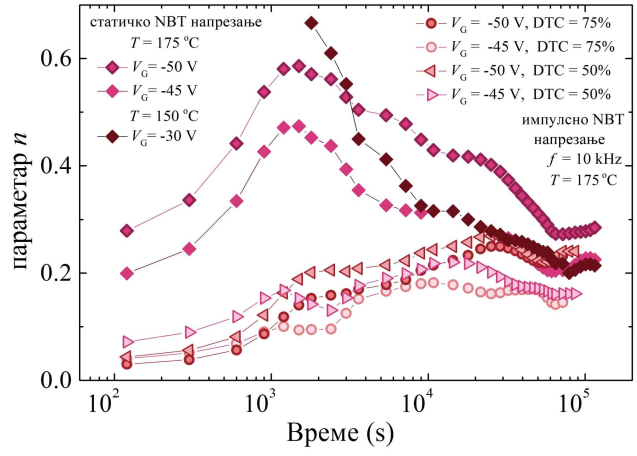
$$\Delta V_{T} = a \cdot t^{n}, \tag{2.13}$$

где су a и n параметри прилагођавања модела, који зависе од услова напрезања [29]. На слици 2.55 [98] приказана је еволуција параметра n из степеног закона у испитиваним VDMOS транзисторима снаге током статичког и импулсног напрезања, а добијени резултати потврђују претходно изнету дискусију.



Слика 2.54: Зависност фреквенције од фактора испуне сигнала у оквиру експеримента импулсног NBT напрезања. На графику је јасно дефинисана гранична линија (при којима је $t_{\mathrm{off}} = 25$ μs) која раздваја област у којој је укупна промена напона прага последица заједничког доприноса реверзибилне и нереверзибилне компоненте од области у којој доминира искључиво нереверзибилна компонента. Такође су означене конкретне комбинације фреквенције и фактора испуне при којима је реализован део експерименталних мерења.

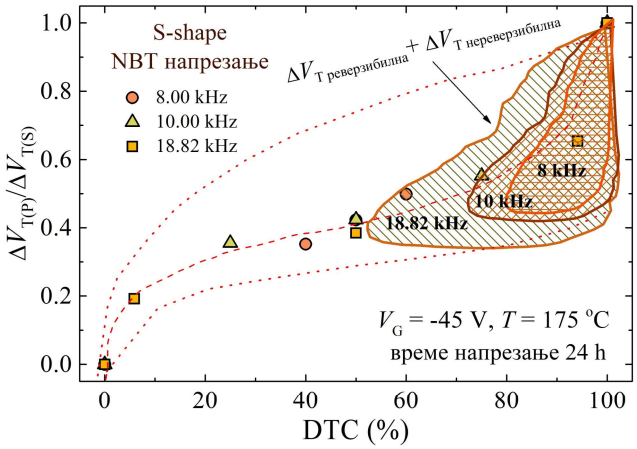
Наиме, деградација се одвија у сегментима, што је у складу са резултатима других истраживања [164], и достиже засићење након дужег времена напрезања [29, 165, 166]. С обзиром на мерну технику, време које је потребно за мерење I–V карактеристике није довољно брзо да се региструје реверзибилна компонента деградације, па се овом методом у суштини мери нереверзибилна компонента деградације изазвана NBT напрезањем [29, 30]. Као последица овог временског кашњења услед мерења I–V карактеристика, уочене вредности промене напона прага (ΔV_{T}) изазване напрезањем су умањене (слике 2.32, 2.34–2.36), а параметар прилагођења n показује изражену осетљивост (слика 2.55), што је добро познато у литератури [99, 149].



Слика 2.55: Варијације параметра n током статичког и импулсног NBT напрезања.

Како је експериментално утврђено да резултати у многоме зависе од фактора испуне, поново је урађена додатна анализа. На слици 2.56 приказана је зависност промене напона прага $\Delta V_{\mathrm{T(P)}}$, индуковане напрезањем, од фактора испуне у условима импулсног напрезања, при чему су вредности нормализоване на $\Delta V_{\mathrm{T(S)}}$, вредност добијену при статичком напрезању. Кроз радове је наведено да тај однос $\Delta V_{\mathrm{T(P)}}/\Delta V_{\mathrm{T(S)}}$ може да има

вредности које се доста разликују. Како је дискутовано у радовима [5, 91, 161], овај распон података различитих аутора могуће је приписати варијацијама у квалитету компонената, густини иницијалних наелектрисања у оксиду и/или брзини мерења, као и различитом релативном доприносу захваћеног наелектрисања у оксиду у односу на површинска стања. Експериментални подаци приказани на сликама 2.51, 2.52 и 2.53 су у сагласности са наведеним резултатима, да нереверзибилна компонента ΔV_{T} код p-каналних VDMOS транзистора снаге зависи од фреквенције и фактора испуне, при чему је ова зависност израженија при нижим фреквенцијама и вишим вредностима фактора испуне, што је графички приказано на слици 2.56 [78].



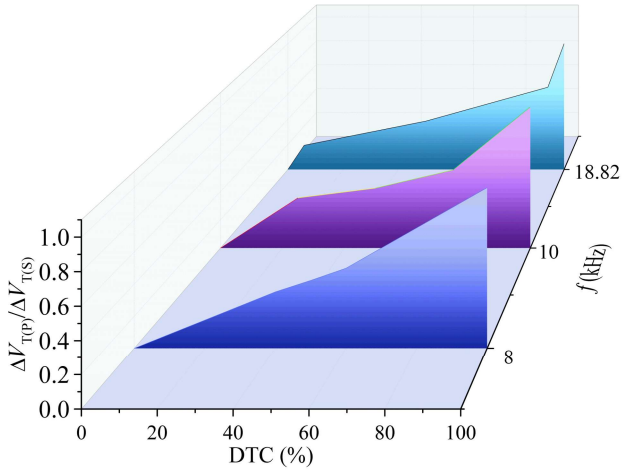
Слика 2.56: Криве деградације услед импулсног NBT напрезања (нормализоване на статичко NBT напрезање) у зависности од фактора испуне импулса. На графику је означена област у којој доминирају реверзибилна и нереверзибилна компонента деградације.

У литератури је добро познато да облик ове зависности показује велики распон када се резултати импулсног напрезања нормализују на вредности резултата статичког напрезања [149, 167–170]. Однос између импулсне и статичке деградације, према подацима различитих истраживачких група, креће се у опсегу од 0,3 до 0,8 при DTC = 50%, док се посебно велики распон података уочава при високим вредностима фактора испуне, које су близу статичког режима. Експериментални резултати приказани на слици 2.56 сагласни су са овим истраживањима [147, 171, 172]. Имајући у виду да крива у облику слова „S“ у великој мери зависи од односа између реверзибилне и нереверзибилне компоненте ΔV_{T}, анализа је фокусирана на комбиновано импулсно и статичко NBT напрезање и њихов утицај на ΔV_{T}, као и на формирање карактеристичног „S“ облика криве.

Такође, на слици 2.57 дат је још један графички приказ зависности деградације V_{T} услед импулсног NBT ефекта (нормализоване на статичко напрезање) у зависности од фактора испуне импулса и фреквенције сигнала, са циљем да се додатно визуелно истакне да су ове нормализоване промене најизраженије при најмањим и највећим DTC. То се најбоље види за $f = 18{,}82$ kHz при којој су примењене DTC 5,88%, 50% и 94,12%. Ови резултати су још једна потврда да постоји усаглашеност између добијених резултата и резултата приказаних у литератури, посебно када се има у виду да нереверзибилна компонента промене напона прага зависи од f и DTC, при чему су ове зависности израженије на нижим f и већим вредностима DTC.

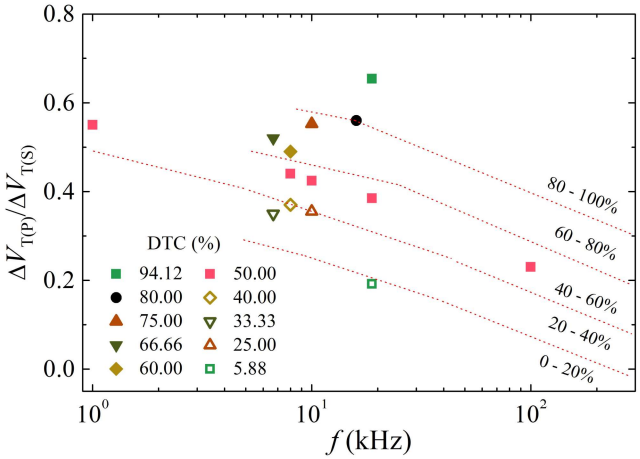
У циљу даље анализе, разматрани су резултати на слици 2.58 [98] где су приказане промене напона прага (ΔV_{T}) при импулсном напрезању, нормализоване на вредности

добијене у условима статичког напрезања, у зависности од фреквенција, за различите услове импулсног напрезања.



Слика 2.57: Графички приказ зависности деградације V_T услед импулсног NBT напрезања (нормализоване на статичко NBT напрезање) од фактора испуне импулса и фреквенције.

Резултати из литературе који се односе на зависност деградације од фреквенције која је изазвана импулсним NBTI ефектом [91, 147–149, 173, 174] показују приличну недоследност [149, 174–181]. Са порастом фреквенције, и трајање самих импулса и временски интервали између њих постају краћи, што значи да у сваком периоду има мање времена како за настанак деградације, тако и за процес опоравка. Поједини аутори су приказали резултате у којима се тврди да у опсегу фреквенција 100 Hz $< f <$ 100 kHz деградација услед NBT ефекта показује врло слабу зависност од фреквенције [177, 180], док су други уочили монотоно опадање вредности ΔV_T са повећањем фреквенције [149, 178].



Слика 2.58: Промена V_T до које доводи импулсно NBT напрезање, нормализована на промену при статичком NBT напрезању, у зависности од фреквенције.

Експериментални резултати и пратећа анализа у овом делу дисертације ограничени су на нискофреквентни опсег ($f < 1$ MHz), имајући у виду да се испитивани VDMOS транзистори углавном примењују у прекидачким колима унутар тог опсега. Као што се може уочити на слици 2.58, приказани експериментални подаци показују монотоно опадање промена напона прага (ΔV_T) које су изазване порастом фреквенције, што је у складу са резултатима наведеним у радовима [149, 178].

2.4.2. Утицај редоследа статичког и импулсног NBT напрезања

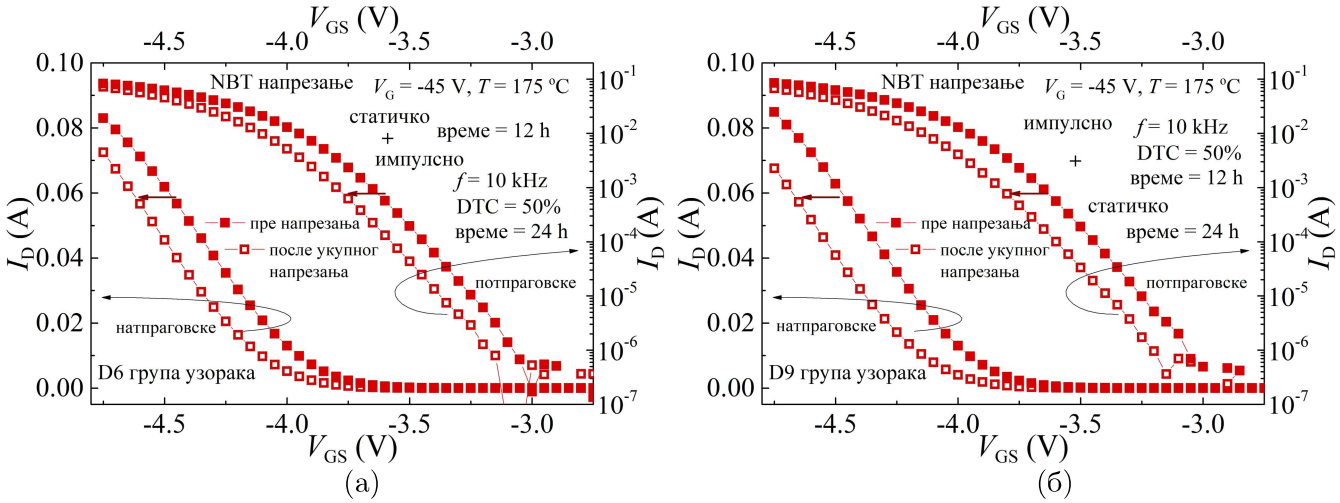
Као што је већ напоменуто, у реалним условима рада електронских кола режим напрезања може се временом променити са импулсног на статички или обрнуто. То значи да се у бројним практичним применама компоненте могу користити у више радних режима и/или под различитим условима, што подразумева промене фреквенције, фактора испуне, напона на гејту и слично. Због тога се указала потреба да се испита шта би се догодило уколико би компоненте, које су већ биле напрегнуте, биле поново изложене импулсном NBT напрезању, али под различитим условима.

Лабораторијска опрема која је коришћена током NBT напрезања, као и током мерења карактеристика је иста као и у претходним експерименталним поставкама. Главна промена је у спровођењу поступка напрезања и његовом трајању. У оквиру овог дела истраживања, више група p-каналних компонената било је напрезано на температури од 175°C током 36 h, при различитим условима статичког и импулсног NBT напрезања. За статичко напрезање, на гејт је примењен негативан напон од –45 V, док су изводи дрејна и сорса били уземљени. За импулсно напрезање, компоненте су напрезане негативним импулсним напоном који је мењао амплитуду од 0 V до –45 V примењеним на гејт. Такође, у експерименту су коришћена три различита фактора испуне при фиксној фреквенцији од 10 kHz, како је приказано у табели 2.6. Групе компонената које су испитиване (енг. *Device Under Test* - DUT) означене су као D1-D10. Већина досадашњих NBTI истраживања била је усмерена на анализу ефеката при специфичним условима статичког (D1) и/или импулсног (D2–D4) напрезања. Међутим, у бројним практичним применама компоненте раде у више радних режима и/или под променљивим условима, као што су различите фреквенције, фактори испуне, радни напони и слично. Из тог разлога је било занимљиво испитати шта се дешава ако се компоненте које су претходно излагане статичком напрезању поново напрежу, али под импулсним условима, и обрнуто (групе D5-D7 и D8-D10) [110].

Табела 2.6: Експериментални услови статичког и импулсног NBT напрезања за p-каналне VDMOS транзисторе снаге.

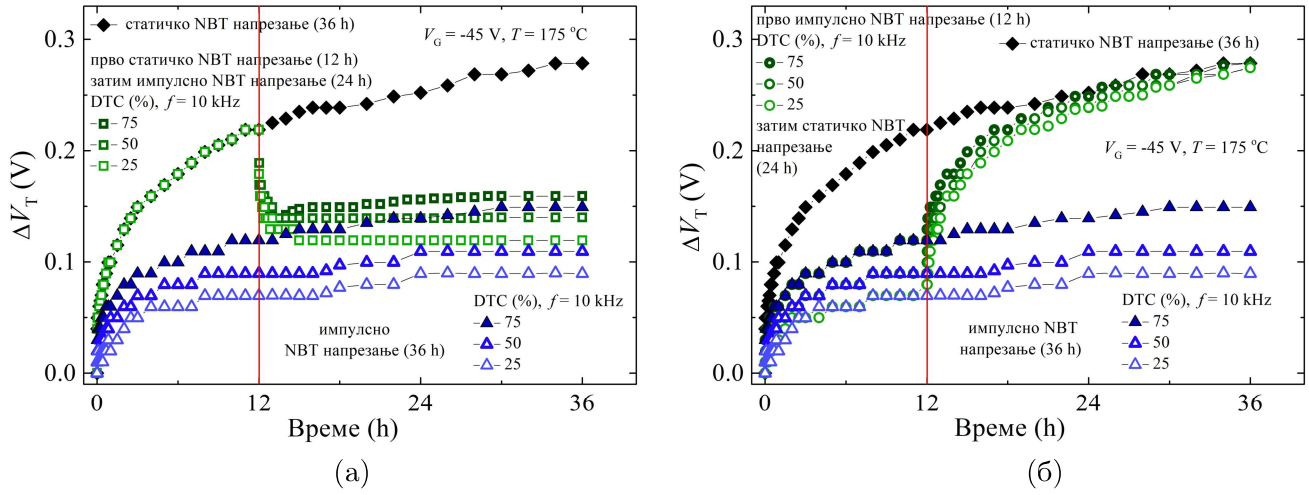
<table>
<tr><td rowspan="3">NBT напрезање
- статичко
- импулсно:
f = 10 kHz
различити DTC</td><td colspan="2">T = 175 °C,
V_G = –45V</td><td rowspan="3">Групе транзистора под различитим примењеним видовима напрезања</td></tr>
<tr><td colspan="2">Време напрезања (у сатима)</td></tr>
<tr><td>12</td><td>24</td></tr>
<tr><td>I део експеримента</td><td colspan="2">статичко</td><td>D1</td></tr>
<tr><td rowspan="3">II део експеримента</td><td colspan="2">импулсно, DTC = 25%</td><td>D2</td></tr>
<tr><td colspan="2">импулсно, DTC = 50%</td><td>D3</td></tr>
<tr><td colspan="2">импулсно, DTC = 75%</td><td>D4</td></tr>
<tr><td rowspan="3">III део експеримента</td><td rowspan="3">статичко</td><td>импулсно, DTC = 25%</td><td>D5</td></tr>
<tr><td>импулсно, DTC = 50%</td><td>D6</td></tr>
<tr><td>импулсно, DTC = 75%</td><td>D7</td></tr>
<tr><td rowspan="3">IV део експеримента</td><td>импулсно, DTC = 25%</td><td rowspan="3">статичко</td><td>D8</td></tr>
<tr><td>импулсно, DTC = 50%</td><td>D9</td></tr>
<tr><td>импулсно, DTC = 75%</td><td>D10</td></tr>
</table>

Као илустрација, на слици 2.59 [29] приказане су измерене преносне I-V карактеристике VDMOS транзистора снаге из група D6 (12 h статичког NBT напрезања праћено импулсним NBT напрезањем у трајању од 24 h, $f = 10$ kHz, DTC = 50%) и D9 (12 h импулсног NBT напрезања, $f = 10$ kHz, DTC = 50%, праћено статичким NBT напрезањем у трајању од 24 h). Јасно је да померање I-V карактеристика зависи од редоследа примењених напрезања и та промена је већа када је најпре било примењено статичко, а затим импулсно NBT напрезање. Важно је истаћи да померање преносних карактеристика у правцу напонске осе доминира над малим променама у нагибу карактеристика, што указује на то да наелектрисање у оксиду има доминантни утицај у односу на површинска стања [95] .



Слика 2.59: Преносне I-V карактеристике током NBT напрезања из група (а) D6 и (б) D9 (табела 2.6).

Ради провере понашања компонената у погледу промене напона прага у условима који симулирају нормалне радне услове, на слици 2.60 [29] приказани су експериментални резултати зависности ΔV_T од времена напрезања за импулсно, статичко и комбиновано NBT напрезање.



Слика 2.60: Промене напона прага током NBT напрезања за различите групе компонената, класификоване у табели 2.6. Слика (а) даје поређење ΔV_T за компоненте из I, II и III дела експеримента, а слика (б) поређење ΔV_T за компоненте из I, II и IV деле експеримента.

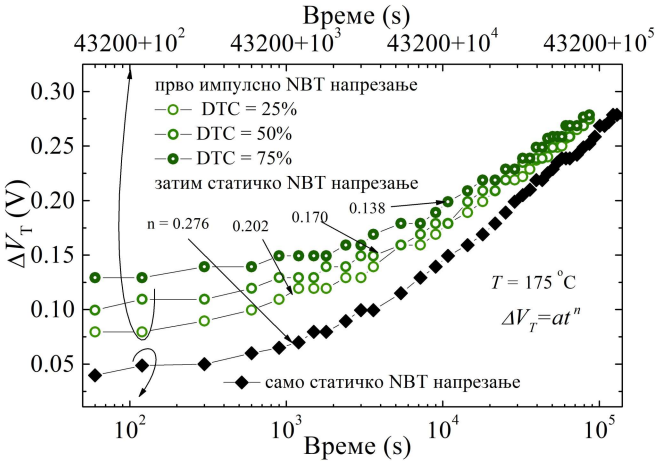
Као што се може видети на слици 2.60а, након преласка са статичког на импулсно NBT напрезање, вредност ΔV_{T} се брзо смањује и тежи кривама које одговарају искључиво импулсном напрезању, али се са њима не поклапа у потпуности. Облик кривих након прелаза у великој мери зависи од вредности фактора испуне. Посебно је важно уочити да су промене напона прага израженије при нижим вредностима фактора испуне, као и да постоје квалитативне разлике у тенденцијама након тренутка прелаза, у зависности од фактора испуне. За компоненте напрегнуте при DTC = 25%, ΔV_{T} достиже минимум четири сата након тренутка прелаза и остаје готово непромењен до краја експеримента. Како је приказано у табели 2.7, разлика у ΔV_{T} између компонената изложених комбинованом статичком и импулсном напрезању ($\Delta V_{\mathrm{T(SP)}}$) и оних изложених само импулсном напрезању ($\Delta V_{\mathrm{T(P)}}$) на крају испитивања износи приближно 32 mV, код компонената напрегнутих при DTC = 25%. Код компонената напрегнутих при DTC = 50%, након прелаза ΔV_{T} показује иницијално опадање, достиже минимум 1,5 h након прелаза, а затим долази до обрта, односно *turn-around* ефекта 17 h након прелаза. На крају напрезања, разлика $\Delta V_{\mathrm{T(SP)}}$ - $\Delta V_{\mathrm{T(P)}}$ износи око 30 mV и остаје константна, јер обе криве прате исту тенденцију. Коначно, код компонената напрегнутих при DTC = 75%, ΔV_{T} након прелаза достиже минимум након 1 h, а *turn-around* ефекат се јавља након 2,5 h. У овом случају, на крају напрезања $\Delta V_{\mathrm{T(SP)}}$ - $\Delta V_{\mathrm{T(P)}}$ износи око 10 mV и такође остаје константна, као у случају DTC = 50%. Ови резултати јасно указују да су густине нереверзибилних компонената захваћеног наелектрисања у оксиду и површинских стања, који су одговорни за уочене промене напона прага, веће код компонената изложених статичком па импулсном NBT напрезању, у односу на оне које су биле изложене само импулсном напрезању. Такође, разлика у нереверзибилним компонентама захваћеног наелектрисања у оксиду и површинских стања између ове две групе компонената, изложених статичком па импулсном напрезању и изложених само импулсном напрезању, има тенденцију опадања током трајања импулсног напрезања како се фактор испуне повећава, али се не може у потпуности елиминисати.

Табела 2.7: Вредности времена када ΔV_{T} достиже минимум и тачку обрта, *turn-around*, као и разлике у ΔV_{T} за компоненте изложене комбинованом (статичком па импулсном) и импулсном NBT напрезању на крају експеримента.

Импулсно напрезање V_G = –45V, T = 175 °C, f = 10kHz		Време након преласка са статичког на импулсно напрезање (h)		$\Delta V_{\mathrm{T(SP)}}$ - $\Delta V_{\mathrm{T(P)}}$ на крају напрезања (mV)
		минимум ΔV_T	*turn-around* ΔV_T	
DTC (%)	75	1	2.5	~10
	50	1.5	17	~30
	25	4		~32

На слици 2.60б приказани су експериментални резултати зависности ΔV_{T} од времена напрезања за импулсно, статичко и комбиновано (најпре импулсно па статичко) NBT напрезање. Као што се може уочити, зависности ΔV_{T} након преласка са импулсног на статичко напрезање брзо се приближавају и теже да се поклопе са ΔV_{T} која одговара чисто статичком напрезању. Промене напона прага након тренутка прелаза су израженије при нижим вредностима фактора испуне, али показују сагласност у тенденцијама. Уочава се само мање квантитативно одступање, с обзиром на то да се брзина промене напона прага знатно повећава са смањењем фактора испуне, што је приказано на слици 2.61 [29]. Важно

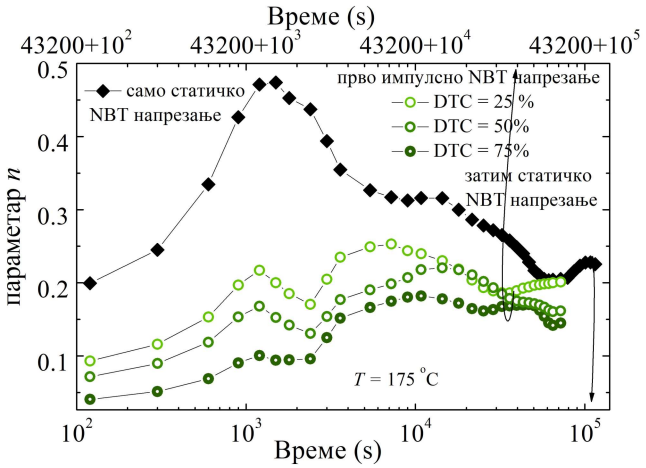
је напоменути да су, за компоненте изложене комбинованом NBT напрезању (најпре импулсно, затим статичко), приказани само резултати за статички део напрезања и они су повезани са горњом групом података на слици 2.60б. Зависности ΔV_{T} од времена приказане на слици 2.61 могу се апроксимирати следећом већ поменутом једначином (2.13) током напрезања [31, 78, 95], $\Delta V_T = at^n$, где су a и n параметри прилагођавања, који зависе од услова напрезања. Познато је да је временска еволуција у облику степеног закона добра апроксимација за моделирање промене напона прага у функцији времена. Експонент n се сматра фундаменталним индикатором NBTI ефекта. Као што се може уочити на слици 2.61, највећа вредност параметра n добијена је за компоненте изложене искључиво статичком NBT напрезању.



Слика 2.61: Промене напона прага током статичког и статичког након импулсног NBT напрезања, са истакнутим појединачним вредностима параметра n.

Даље, види се да вредност параметра n и током статичког напрезања (након импулсног) значајно зависи од вредности фактора испуне који је коришћен током претходног импулсног напрезања. При томе, вредност параметра n је нижа када је претходни фактор испуне био виши (као и када је примењено само импулсно напрезање). Претходни резултати показали су да ΔV_{T} има тенденцију засићења са повећањем времена напрезања, што се одражава и кроз промену вредности параметра n током напрезања [95]. Ради додатног појашњења ове појаве, на слици 2.62 [29] приказана је еволуција коефицијента n током напрезања, као што је приказано у потпоглављу 2.2.3. На основу експерименталних резултата приказаних на слици 2.62, такође се може уочити да се деградација одвија у сегментима, што је у складу са другим истраживањима [164, 182]. Јасно је приказано на графику да је у раним фазама напрезања вредност n генерално виша за компоненте изложене само статичком напрезању, али како се време напрезања повећава, n се постепено приближава вредностима које се добијају код компонената изложених комбинованом напрезању (прво импулсном, а онда статичком).

Генерално, параметар n који се сматра основним показатељем NBT ефекта, примењује се за моделирање промене напона прага. Највећа вредност параметра n добијена је за компоненте изложене само статичком NBT напрезању, при чему је ова вредност виша за виши примењени напон V_{G} при истој температури. При импулсном NBT напрезању вредност параметра n значајно зависи од вредности примењеног фактора испуне. Тако при истом V_{G} еволуција параметра n је квалитативно иста, а његова вредност је виша за мањи фактор испуне. Такође, вредност параметра n и током статичког напрезања, након импулсног значајно зависи од вредности примењеног фактора испуне односно, вредност n је нижа када је претходни фактор испуне био виши.



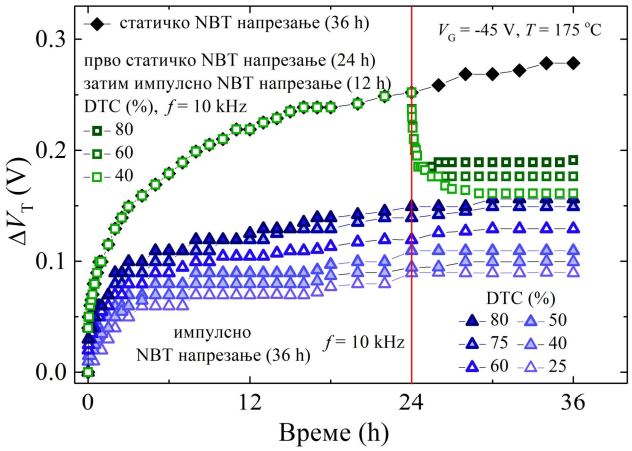
Слика 2.62: Вредности параметра n током статичког и статичког након импулсног NBT напрезања.

Како би се још боље стекао увид у понашање испитиваних промена, а пре свега промене напона прага, у наставку је описан још један део експеримента.

2.4.3. Утицај продуженог статичког NBT напрезања на накнадно импулсно NBT напрезање

У оквиру проширеног експеримента одрађеног за потребе ове докторске дисертације, спроведена је додатна анализа у којој су компоненте најпре биле изложене статичком NBT напрезању у трајању од 24 h, након чега је уследило импулсно NBT напрезање у трајању од 12 h (слика 2.63). Током импулсног NBT напрезања примењени су исти услови као у претходним експериментима, $V_G = -45$ V, $T = 175$ °C, $f = 10$ kHz, док су фактори испуне износили 40%, 60% и 80%. На овај начин анализиран је утицај сличног типа напрезања, као у претходном делу експеримента, на промену напона прага, али са једном значајном разликом. Наиме, имајући у виду да је статичко NBT напрезање трајало 24 h, код ових узорака дошло је до знатно израженијег формирања наелектрисања у оксиду и површинских стања.

Анализом промена напона прага могу се издвојити три битна резултата. Прво, при преласку са статичког на импулсно NBT напрезање уочен је опоравак компонената, односно смањење вредности промене напона прага. Брзина опоравка је највећа непосредно након промене режима напрезања, односно у првих 30 min, након чега долази до постепеног успоравања. За импулсно NBT напрезање са фактором испуне од 80% минимална вредност промене напона прага достиже се након приближно 2 h, а код узорака где је фактор испуне био 60% то се десило након приближно 3 h. Код узорака где је фактор испуне био 40%, није било могуће уочити да ли је минимум постигнут у првих 12 h напрезања. Друго, након почетног опадања и достизања минимума, задржан је квалитативно исти тренд промена напона прага током импулсног NBT напрезања, као и у случају искључиво импулсног NBT напрезања у претходном експерименту. Треће, компоненте које су биле изложене најпре статичком па импулсном NBT напрезању имају израженију промену напона прага у односу на компоненте изложене искључиво импулсном NBT напрезању. Наиме, на крају напрезања, разлика $\Delta V_{T(SP)}$ - $\Delta V_{T(P)}$ код компонената које су биле напрезане при DTC = 80%, износи око 35 mV, код компонената које су биле напрезане при DTC = 60%, износи око 47 mV и за компоненте напрезане при DTC = 40%, износи око 62 mV.



Слика 2.63: Промене напона прага код p-каналних VDMOS транзистора снаге излаганих статичком NBT напрезању у трајању од 24 h, а затим импулсном NBT напрезању у трајању од 12 h.

Евидентно је да дужина статичког NBT напрезања, а самим тим и густина наелектрисања у оксиду и површинских стања, имају утицај на каснији рад тих компонената. Са аспекта практичне примене, битно је, ако је могуће код узорака који се користе у импулсном режиму рада, избегавати фазе где су компоненте подвргнуте статичком NBT напрезању.

2.4.4. Анализа одговорних механизама за уочене ефекте током NBT напрезања

Електрично поље које се формира при напрезању у овом делу експеримента (4,5 MV/cm) спада у опсег типичан за NBTI и добро се уклапа у претходно описани модел, који се заснива на широко прихваћеној претпоставци да је електрично поље, примењено током стандардног NBT напрезања, довољно јако да доведе до дисоцијације *Si-H* веза на међуповршини, што доводи до ослобађања водоника и формирања површинских стања [88, 89, 91, 147, 164]. У литератури је приказано да енергије *Si-H* веза показују Гаусову расподелу [111, 112], тако да типични услови NBT напрезања могу бити довољни да наруше бар неке слабије везе, чиме се иницира деградација на међуповршини. Такође, запажено је да се водоник у дебелим оксидима може ослободити већ при електричним пољима у оксиду нешто изнад 1,5 MV/cm [183].

Претходно приказани резултати указују на јако изражену зависност процеса који се одвијају током NBT напрезања од фактора испуне сигнала, чиме се посебно наглашава значај динамичког опоравка напона прага који је директно повезан са природом импулсног режима напрезања. Промене напона прага компоненте током импулсног NBT напрезања, као и у претходним анализама, углавном се приписују одговарајућим променама густина захваћеног наелектрисања у оксиду и густина површинских стања, које настају као последица електрохемијских процеса иницираних напрезањем. Ови процеси укључују дефекте у оксиду и на међуповршини, шупљине, као и присуство честица водоника [88, 90, 95, 104]. Важно је нагласити да већина ових реакција, које су одговорне за акумулацију наелектрисања у оксиду и формирање површинских стања, или за њихову неутрализацију, односно пасивизацију, може да се одвија у оба смера, и у смеру формирања, и у смеру релаксације. Смер ових реакција може зависити од односа трајања *on* и *off* фазе импулса, као и од стања оксида гејта и SiO_2/Si међуповршине, укључујући напрезањем индуковане N_{ot} и N_{it}, њихове просторне и енергетске расподеле, броја прекурсора, количине доступних

честица које могу да учествују у реакцијама, као и присуство новоформираних дефеката насталих услед NBT напрезања.

Познато је да до формирања површинских стања долази услед дисоцијације ослабљених *Si-H* веза, као што је слично раније представљено релацијом (2.8) под дејством јаког електричног поља [88]:

$$Si_3 \equiv Si - H \underset{\leftarrow S}{\overset{G\rightarrow}{\rightleftarrows}} Si_3 \equiv Si^{\bullet} + H^{\bullet}\,, \tag{2.14}$$

где $\rightleftarrows$ означава реверзибилан процес, G представља брзину реакције, а S брзину повратне реакције. Слично као што је претходно представљено реакцијом (2.9) и ослобођени неутрални водоникови атоми, који су веома реактивни, такође могу да дисосују *Si-H* везе на међуповршини [88]:

$$Si_3 \equiv Si - H + H^{\bullet} \underset{\leftarrow S}{\overset{G\rightarrow}{\rightleftarrows}} Si_3 \equiv Si^{\bullet} + H_2\,. \tag{2.15}$$

То доводи до додатног формирања површинских стања. Ако се са $N_D = [Si_3{\equiv}Si{-}H]$ и $N_{it}(t) = [Si_3{\equiv}Si^{\bullet}]$ означе концентрација прекурсора и концентрација површинских стања, респективно, где угласте заграде означавају концентрације, једначина брзине процеса дата је следећим изразом [172, 184]:

$$\frac{\partial}{\partial t} N_{it}(t) \equiv G\left\{N_D - N_{it}(t)\right\} - SN_{it}(t)[H_2 \text{ и/или } H^{\bullet}]\,. \tag{2.16}$$

Као што се може уочити, генерисање површинских стања на међуповршини одређено је балансом између брзине реакције и брзине повратне реакције. У том контексту, важно је истаћи два запажања. Прво, генерисање површинских стања на међуповршини путем наведених реакција посебно је изражено у почетној фази NBT напрезања, када је концентрација *Si-H* веза (прекурсора) велика. Међутим, како време напрезања протиче, број површинских стања на међуповршини се постепено повећава, па се самим тим повећава и вероватноћа да ће се повратне реакције (2.14) и (2.15) одиграти, док се број расположивих прекурсора снањује. Друго, у сваком циклусу импулсног NBT напрезања, брзина генерисања површинских стања доминира током *on* фазе импулса, док током *off* фазе брзина повратне реакције (пасивизације) постаје израженија од брзине генерисања.

Формирање наелектрисања у оксиду под дејством јаког електричног поља у оксиду, при повишеним температурама, може се примарно објаснити захватањем шупљина на ваканцијама кисеоника у близини међуповршине [95]:

$$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^{+} \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3\,, \tag{2.17}$$

или дисоцијацијом слабих *Si-H* веза у оксиду у близини међуповршине:

$$O_3 \equiv Si - H + h^{+} \rightleftarrows O_3 \equiv Si^{+} + H^{\bullet}\,. \tag{2.18}$$

Међутим, важно је напоменути да присуство водоникових честица ($H^{\bullet}$, H_2, H^{+}) такође може имати значајну улогу у нагомилавању наелектрисања захваћеног у оксиду током NBT напрезања. Наиме, ослобођени веома реактивни атоми водоника (реакције (2.14) и (2.18)) могу такође довести до дисоцијације *Si-H* веза у оксиду у близини међуповршине [88]:

$$O_3 \equiv Si - H + H^{\bullet} + h^{+} \rightleftarrows O_3 \equiv Si^{+} + H_2\,, \tag{2.19}$$

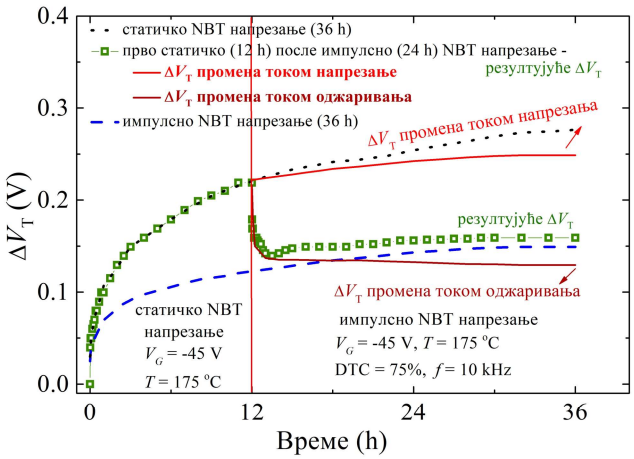
што доводи до формирања додатних позитивно наелектрисаних дефеката у оксиду. Поред тога, атоми водоника могу реаговати са шупљинама из супстрата (где постоји њихова велика концентрација у каналу) и формирати јоне [152], као што је представљено релацијом (2.10): $H^{\bullet} + h^{+} \rightleftarrows H^{+}$. Затим, јони водоника, који дрифтују од међуповршине ка гејту под дејством негативног електричног поља у оксиду, могу довести до дисоцијације *Si-H* веза у оксиду гејта у близини међуповршине [88, 152], као што је представљено релацијом (2.11): $O_3 \equiv Si - H + H^{+} \rightleftarrows O_3 \equiv Si^{+} + H_2$. То доводи до формирања додатних позитивно наелектрисаних дефеката у оксиду. Молекули H_2 који се ослобађају у реакцији (2.15) на међуповршини, као и у реакцијама (2.11) и (2.19) у њеној близини потпомогнут температуром, дифузијом продиру дубље у оксид и могу бити краковани на позитивним наелектрисањима у оксиду [153] као што је представљено релацијом (2.12) $O_3 \equiv Si^{+} + H_2 \rightarrow O_3 \equiv Si - H^{+} + H^{\bullet}$.

Неутралан, веома реактиван атом водоника, који се ослобађа у овој реакцији може учествовати у директним реакцијама, као и у реверзибилним реакцијама (2.14) и (2.18), затварајући тако ланац реакција. Као и у случају формирања површинских стања, већина реакција које су повезане са захватањем наелектрисања у оксиду могу се одвијати и у једном и у другом смеру, што значи да је укупно генерисање наелектрисања захваћеног у оксиду одређено равнотежом између ових међусобно супротстављених процеса. Имајући у виду да честице водоника током NBT напрезања дифузијом и/или дрифтом продиру дубље у оксид, са повећањем времена напрезања може се очекивати да се део захваћених наелектрисања која су близу међуповршине оксид-супстрат (које доприносе реверзибилној компоненти промене V_{T}) трансформише у дубље захваћена наелектрисања [185, 186], чиме се повећава нереверзибилна компонента деградације напона прага. Као последица тога, ΔN_{it} (промена густине површинских стања) достиже засићење брже од ΔN_{ot} (промене густине наелектрисања у оксиду) [95].

Јасно је да наведене реакције у потпуности могу објаснити зашто импулсно NBT напрезање доводи до знатно мањих промена напона прага у поређењу са статичким напрезањем (слика 2.52). Наиме, код компонената изложених статичком NBT напрезању вероватноћа за одвијање повратних реакција је знатно мања, а још важније је да је већа вероватноћа да ће се наелектрисања формирана у близини међуповршине и оксида трансформисати у наелектрисања захваћена дубље у оксиду, него у случају компонената изложених импулсном напрезању. Поред тога, на основу овог модела може се успешно објаснити и облик зависности промене напона прага који је уочен код компонената изложених комбинованом NBT напрезању (најпре статичком, а затим импулсном, што је приказано на слици 2.60a). Наиме, два механизма могу бити одговорна за ефекте који се јављају током импулсног NBT напрезања након претходног статичког напрезања (групе D5-D7). Такво понашање ΔV_{T} се физички тумачи као збир две компоненте, односно ΔV_{T} компоненте напрезања и ΔV_{T} компоненте одржаривања, што је графички приказано на слици 2.64 [29, 184]. Компонента $\Delta V_{\mathrm{Tstress}}$ представља резултат директних електрохемијских реакција током *on* фазе импулса, док је ΔV_{Tann} компонента одржаривања последица реверзибилних реакција (релаксације) које се одвијају током *off* фазе услед повишене температуре (175 °C).

Како је густина дефеката индукованих током претходног статичког NBT напрезања значајна, процеси њиховог одржаривања током наредног импулсног напрезања били су доминантни у односу на стварање нових дефеката, што је довело до уоченог смањења промене напона прага. Овај ефекат постаје израженији са смањењем фактора испуне, као последица дужег времена *off* фазе. Даље, процеси генерисања дефеката током NBT

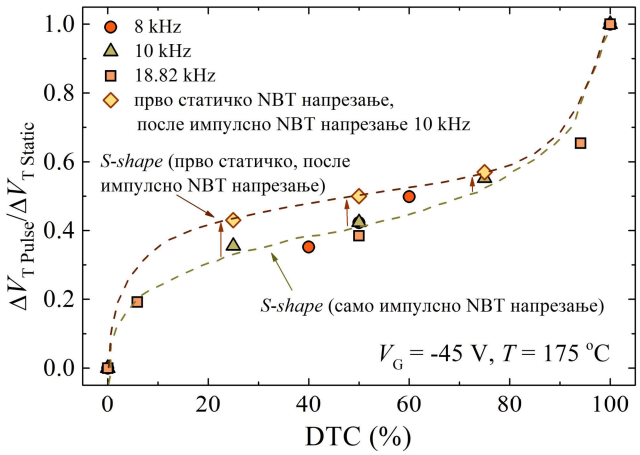
напрезања и њиховог термичког оджаривања током импулсног напрезања изгледају уравнотежено, што доводи до тога да резултујућа вредност ΔV_{T} достиже минимум, како је приказано на слици 2.60а и у табели 2.7. Коначно, код компонената из група D6 и D7, током даљег трајања NBT напрезања, компонента $\Delta V_{\mathrm{Tstress}}$ поново постаје доминантна, што доводи до обрта у понашању промена напона прага, као што је приказано на слици 2.60а и у табели 2.7. Облик промене напона прага код компонената које су најпре биле изложене импулсном, а затим статичком NBT напрезању (групе D8-D10), приказан на слици 2.60б, такође се може објаснити наведеним реакцијама и описаним механизмима. У овом случају, промене напона прага након прелаза на статичко напрезање приписују се нагомилавању наелектрисања у оксиду и формирању површинских стања на међуповршини кроз директне електрохемијске реакције. Јасно је уочена појава да је ΔV_{T} након прелаза израженији код компонената које су претходно биле изложене напрезању при нижим вредностима фактора испуне (видети коефицијент n на сликама 2.61 и 2.62). Ово је логично ако се има у виду да брзина реакција у великој мери зависи од густине наелектрисања у оксиду добијеног напрезањем и густине површинских стања на међуповршини, броја потенцијалних прекурсора и броја расположивих честица које могу да учествују у реакцијама. Наиме, услови у оксиду гејта и на међуповршини SiO_2/Si код компонената које су напрезане при нижем фактору испуне су повољнији за одвијање директних реакција, па је и брзина тих реакција израженија. Ово је посебно значајно у раној фази након тренутка прелаза са импулсног на статичко напрезање, када је густина доступних прекурсора и даље висока. Са настављањем напрезања, стопа генерисања се смањује, што је у складу са резултатима приказаним на сликама 2.60б и 2.62.



Слика 2.64: Графички приказ NBTI ефеката код компонената изложених комбинованом напрезању (најпре статичком, а затим импулсном).

Показано је да водоник током NBT напрезања продире дубље у оксид, па се са повећањем времена напрезања може очекивати да ће се нека наелектрисања у оксиду формирана у близини међуповршине трансформисати у дубље захваћена наелектрисања [185, 186]. Ова појава је посебно изражена током статичког NBT напрезања, што доводи до формирања значајне количине нереверзибилне компоненте деградације. Са друге стране, вероватноћа да наелектрисања у оксиду, формирана у близини међуповршине, буду дубље захваћена током импулсног NBT напрезања расте са повећањем фактора испуне, што на крају доводи до израженије нереверзибилне компоненте [78]. Стога, ако су компоненте у било којој фази рада биле изложене статичком, а затим импулсном NBT напрезању, однос $\Delta V_{\mathrm{T\ Pulse}}/\Delta V_{\mathrm{T\ Static}}$ на кривој у облику слова S ће бити трајно померен ка већим вредностима, као што је приказано на слици 2.65 [29]. Важно је нагласити да је

деформација криве у облику слова S код компонената које су претходно биле изложене статичком NBT напрезању израженија при нижим вредностима фактора испуне. Ово је потврђено резултатима приказаним на слици 2.60а и описаним у табели 2.7. Као последица тога, облик криве у овом случају постаје са значајније мањим нагибом. Ово је од великог значаја ако се има у виду да се у бројним практичним применама компоненте користе у различитим радним режимима, што значи да могу бити изложене или статичким или импулсним напонима на гејту у различитим фазама рада.



Слика 2.65: Криве деградације услед импулсног NBT напрезања (нормализоване на статичко напрезање) у зависности од фактора испуне импулса.

Овакво понашање напона прага у великој мери подсећа на процес оджаривања p-каналних VDMOS транзистора снаге, који је детаљно анализиран у раду [104], као и у потпоглављу 2.3. Узимајући у обзир однос времена укљученог/искљученог стања (*on* и *off* фазе) за шесту групу из табеле 2.6, као и вредност фактора испуне током друге фазе напрезања (5,88%), као и облик кривих, може се закључити да друга фаза напрезања доводи више до оджаривања наелектрисања у оксиду и површинских стања него до њиховог стварања.

Формирање наелектрисања у оксиду под дејством јаког негативног електричног поља може се објаснити захватањем шупљина на ваканцијама кисеоника [95], као што је представљено релацијом (2.17): $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$. Такође, може се формирати услед дисоцијације ослабљених Si-H веза у близини међуповршне, под утицајем јаког електричног поља [187] као што је представљено релацијом (2.18): $O_3 \equiv Si - H + h^+ \rightleftarrows O_3 \equiv Si^+ + H^\bullet$. Као што је претходно наведено, наелектрисања у оксиду могу бити трансформисана у површинска стања [95], али је формирање површинских стања вероватније последица дисоцијације ослабљених Si–H веза на самој међуповршини услед дејства јаког електричног поља [87, 88], као што је представљено релацијом (2.14): $Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^\bullet + H^\bullet$. Ослобођени високореактивни неутрални атоми водоника такође могу изазвати дисоцијацију Si-H веза на међуповршини или у оксиду у близини саме међуповршине [87, 88]. Ове електрохемијске реакције се могу представити релацијама (2.15 и 2.19): $Si_3 \equiv Si - H + H^\bullet \rightleftarrows Si_3 \equiv Si^\bullet + H_2$ и $O_3 \equiv Si - H + H^\bullet + h^+ \rightleftarrows O_3 \equiv Si^+ + H_2$. Наведене реакције доводе до формирања додатних површинских стања, као и до формирања позитивно наелектрисаних дефеката у оксиду. Алтернативно, атоми водоника могу реаговати са вишком шупљина из супстрата и формирати јоне [152], као што је представљено релацијом (2.10): $H^\bullet + h^+ \rightleftarrows H^+$. Ови јони водоника потом, под утицајем негативног електричног поља у оксиду, дрифтују кроз оксид од међуповршине ка гејту и

могу довести до дисоцијације Si-H веза у оксиду гејта у близини међуповршине [88, 152]. Тај процес дисоцијације у оксиду, може да се представи релацијом (2.11): $O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2$, што доводи до формирања додатних позитивно наелектрисаних дефеката у оксиду. Молекули водоника H_2 који се ослобађају током реакције дисоцијације ослабљених веза у оксиду близу међуповршине, (релација (2.11) и (2.19)), као и дисоцијације ослабљених веза на међуповршини (релација (2.15)), дифундују дубље у оксид и могу бити краковани (разложени), на позитивно наелектрисаним центрима захвата у оксиду [153]. То је представљено релацијом (2.12): $O_3 \equiv Si^+ + H_2 \rightarrow O_3 \equiv Si - H^+ + H^\bullet$.

Поред тога, неутрални водоник ослобођен у овој реакцији, који је иначе врло реактиван, може учествовати у директним реакцијама формирања јона водоника (релација (2.10)): $H^\bullet + h^+ \rightleftarrows H^+$, чиме се ствара предуслов за електрохемијску реакцију представљену релацијом (2.11), а која доводи до даљег захватања у оксиду. Такође, овај ослобођени атом водоника може учествовати и у обрнутим, реверзибилним реакцијама:

$$O_3 \equiv Si^+ + H^\bullet \rightleftarrows O_3 \equiv Si - H + h^+ , \tag{2.20}$$

$$Si_3 \equiv Si^\bullet + H^\bullet \rightleftarrows Si_3 \equiv Si - H . \tag{2.21}$$

Тако долази до неутрализације наелектрисања захваћеног у оксиду и пасивизације површинских стања, чиме се ланац механизама затвара.

Генерално, на основу наведених механизама могу се објаснити уочене промене напона прага услед промена густина наелектрисања у оксиду (N_{ot}) и густина површинских стања (N_{it}). Тако до генерисања N_{ot} и N_{it} долази током *on* фазе циклуса импулсног NBT напрезања, кроз представљене реакције (2.12), (2.17), (2.19), као и (2.14) и (2.15). Ако се посматра група узорака која је у првом делу била подвргнута статичком NBT напрезању, а у другом импулсном ($f = 10$ kHz, DTC $= 50\%$) време током *on* фазе је краће, па је нагомилавање N_{ot} и N_{it} значајно мање. Поред тога, због постојања *off* фазе опоравак кроз реверзибилне реакције (2.20) и (2.21) (које доводе до неутрализације наелектрисања у оксиду и пасивизације површинских стања на међуповршини) је много израженији него у првом делу напрезања. Као последица ова два феномена у другом делу експеримента (смањена деградација и појачан опоравак), иницијална деградација која је настала има тенденцију да буде ублажена, односно, да дође до процеса оджаривања. Колико су се компоненте опоравиле зависи од дужине *off* фазе, као и од стања оксида гејта и међуповршине SiO_2/Si непосредно након првог дела експеримента, укључујући N_{ot} и N_{it}, њихову просторну и енергетску расподелу, број расположивих прекурсора и количину доступних честица за реакције, укључујући и нове дефекте који су могли бити формирани током претходног напрезања. Важно је нагласити да се главни део опоравка током *off* фазе може приписати реверзибилној компоненти деградације, што у суштини подразумева неутрализацију наелектрисања у оксиду, која се налазе близу међуповршине, а нису трансформисана у дубље дефекте (тј. нереверзибилну компоненту) [186].

Резултати показују да уколико су p-канални VDMOS транзистори снаге били изложени импулсном NBT напрезању са временом *off* фазе краћим од 25 μs у било којој фази рада, проузроковане нестабилности могу бити значајније у односу на оне уочене код компонената изложених напрезању са временом *off* фазе дужим од 25 μs, чак и када је ефективно време напрезања исто. У складу с тим, може се закључити да се пажљивим одабиром комбинације фреквенције и фактора испуне сигнала може значајно смањити промена напона прага изазвана током импулсног NBT напрезања, што као резултат може довести до побољшања поузданости и продужетка радног века компоненте. Ипак, треба

нагласити да избор оптималне фреквенције и фактора испуне зависи од конкретних захтева кола.

Због изузетног значаја ових електрохемијских реакција за анализу механизама одговорних за нестабилности изазване напонско-температурним напрезањем, у табели 2.8 је дат преглед електрохемијских реакција које су могуће током ових напрезања. У табели је назначено и какав утицај имају одређене реакције на промене густина наелектрисања у оксиду гејта и густина површинских стања при напрезању негативном поларизацијом гејта при повишеној температури. Такође је назначено до каквих промена N_{ot} и N_{it} доводе одређене реакције током оджаривања на повишеној температури при позитивној и негативној поларизацији гејта, као и без поларизације. Треба имати у виду да је NBT напрезање довело до формирања одређених густина N_{ot} и N_{it} које су присутне на почетку процеса оджаривања. Поред тога, потребно је узимати у обзир присуство и формирање наелектрисаних честица, јер је током процеса оджаривања коришћена различита поларизација.

Табела 2.8: Преглед могућих електрохемијских реакција током NBT напрезања и накнадног оджаривања.

Могуће електрохемијске реакције	NBT 168 h	Оджаривање при $T = 150$ °C, након NBT напрезања, при поларизацији		
		$-V_{\mathrm{G}}$	0	$+V_{\mathrm{G}}$
$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ⇢	$\mathrm{N_{ot}}$ ⇢
$Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^{\bullet} + H^{\bullet}$	$\mathrm{N_{it}}$ ↗	$\mathrm{N_{it}}$ ↗⇢	$\mathrm{N_{it}}$ ⇢	$\mathrm{N_{it}}$ ⇢
$Si_3 \equiv Si^{\bullet} + H^{\bullet} \rightleftarrows Si_3 \equiv Si - H$ (*)	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘
$Si_3 \equiv Si - H + H^{\bullet} \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2$	$\mathrm{N_{it}}$ ↗	$\mathrm{N_{it}}$ ↗	$\mathrm{N_{it}}$ ⇢	$\mathrm{N_{it}}$ ⇢
$Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^{\bullet}$ (*)	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘
$O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2$	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$⇢	$\mathrm{N_{ot}}$⇢
$O_3 \equiv Si^+ + H_2 \rightleftarrows O_3 \equiv Si - H + H^+$ (*)	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$↘	$\mathrm{N_{ot}}$↘	$\mathrm{N_{ot}}$↘
$O_3 \equiv Si - H + h^+ \rightleftarrows O_3 \equiv Si^+ + H^{\bullet}$	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ⇢	$\mathrm{N_{ot}}$⇢
$O_3 \equiv Si^+ + H^{\bullet} \rightleftarrows O_3 \equiv Si - H + h^+$ (*)	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$↘
$O_3 \equiv Si - H + H^{\bullet} + h^+ \rightleftarrows O_3 \equiv Si^+ + H_2$	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$ ↗	$\mathrm{N_{ot}}$⇢	$\mathrm{N_{ot}}$⇢
$O_3 \equiv Si^+ + H_2 \rightleftarrows O_3 \equiv Si - H + H^{\bullet} + h^+$ (*)	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$ ↘	$\mathrm{N_{ot}}$↘	$\mathrm{N_{ot}}$↘
$Si_3 \equiv Si - H + H^+ + e^- \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2$	$\mathrm{N_{it}}$ ↗	$\mathrm{N_{it}}$ ↗⇢	$\mathrm{N_{it}}$ ↗⇢	$\mathrm{N_{it}}$ ↗⇢
$Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^+ + e^-$ (*)	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘	$\mathrm{N_{it}}$ ↘
$O_3 \equiv Si^{+\bullet}Si \equiv O_3 + Si_3 \equiv Si - H + e^-$ $\rightarrow O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + Si_3 \equiv Si^{\bullet} + H^{\bullet}$	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗
$O_3 \equiv Si^+ + Si_3 \equiv Si - H + e^-$ $\rightarrow O_3 \equiv Si^{\bullet} + Si_3 \equiv Si^{\bullet} + H^{\bullet}$	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗	$\mathrm{N_{ot}}$ ↘ $\mathrm{N_{it}}$ ↗

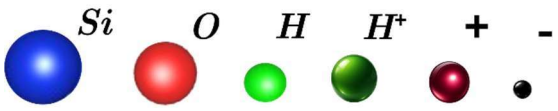
(*) Напомена: инверзна реакција електрохемијске реакције из претходне врсте.

Значајан пораст ↗, пораст ↗, без промена ⇢, опадање ↘, значајно опадање ↘

Реакције приказане у табели 2.8 објашњавају понашање резултата са слика 2.47 и 2.48, при чему тачан појединачан допринос сваке од њих није могао да буде утврђен. Из тих разлога, спроведена је додатна анализа која је детаљно описана у потпоглављу 2.4.2, а шематски приказ је дат у потпоглављу 2.5.

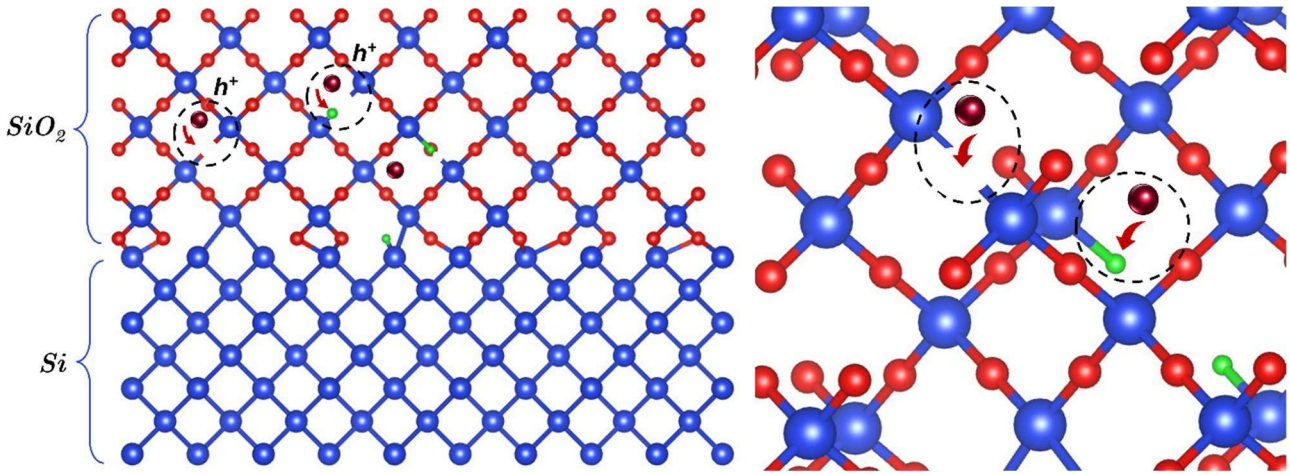
2.5. Шематски приказ механизама одговорних за уочене ефекте током NBT напрезања

Јасно је да су уочене нестабилности током NBT напрезања последица промена густина позитивног наелектрисања у оксиду гејта и површинских стања, до којих долази услед електрохемијских реакција. Честице које се налазе на шематским илустрацијама су приказане на слици 2.66.



Слика 2.66: Приказ честица које се налазе на шематским илустрацијама.

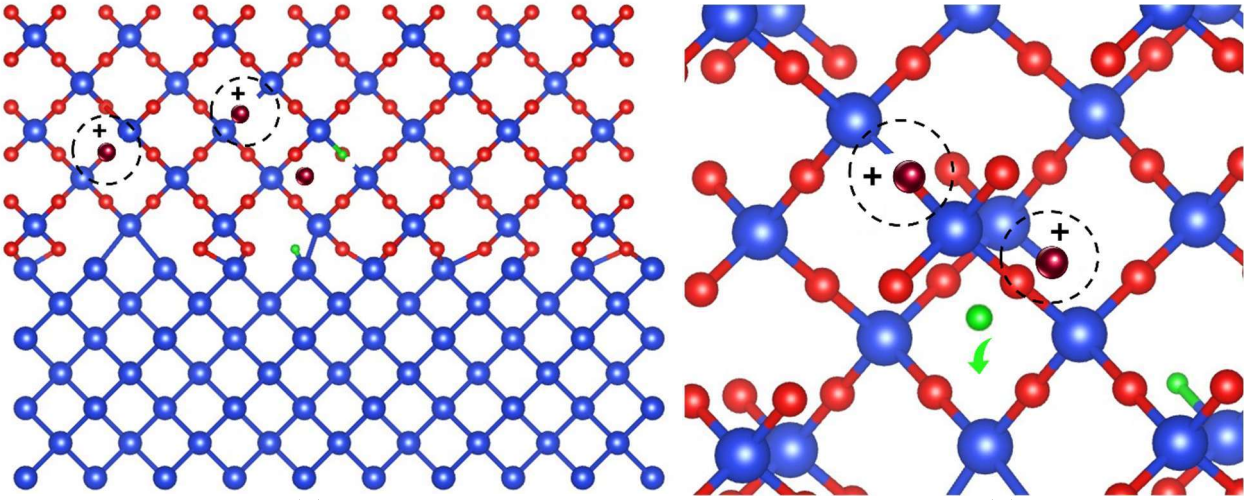
При томе се на почетку напрезања формира позитивно наелектрисање у оксиду услед захватања шупљина на дефектима у оксиду, као што су ваканције кисеоника [95], што је генерално представљено електрохемијском реакцијом (2.17)
$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$, и илустровано на слици 2.67.



(а) (б)

Слика 2.67: Шематски приказ захватања шупљина у оксиду, (а) стандардан и (б) увеличан приказ.

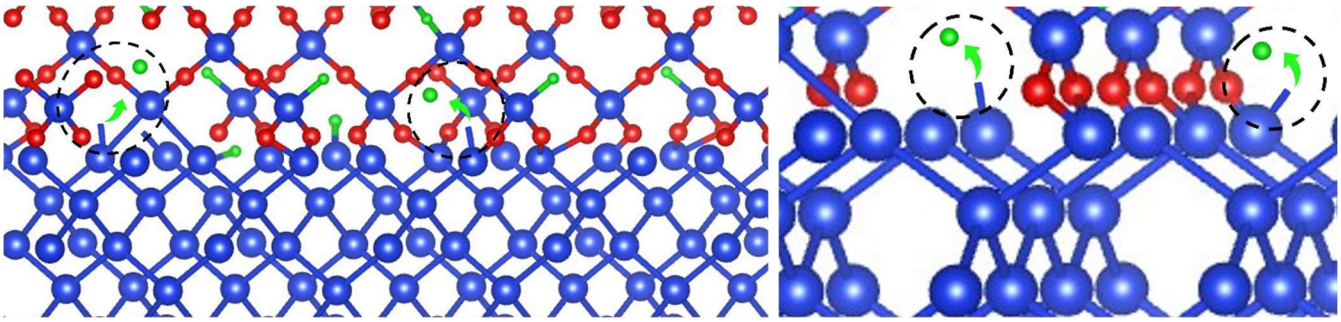
Такође, формиране шупљине, које се услед негативне поларизације нагомилавају, могу да доведу до раскидања ослабљених *Si-H* веза у оксиду [188], што може да се представи реакцијом (2.18): $O_3 \equiv Si - H + h^+ \rightleftarrows O_3 \equiv Si^+ + H^\bullet$. Илустрација ове електрохемијске реакције која доводи до повећања концентрације захваћеног наелектрисања у оксиду и ослобађања веома реактивног атома водоника је представљена на слици 2.68.



(а) (б)

Слика 2.68: Шематски приказ формирања позитивног наелектрисања у оксиду, (а) стандардан и (б) увеличан приказ.

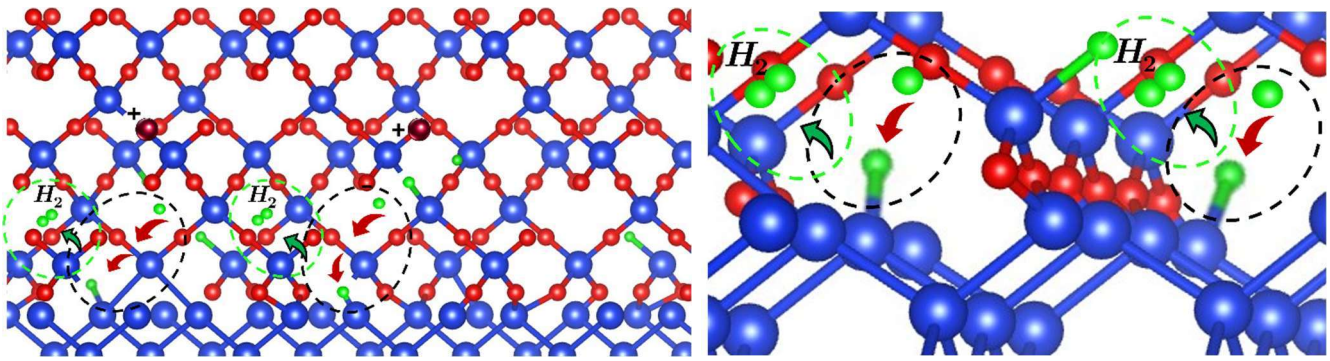
Поред ових реакција, у почетку NBT напрезања, на међуповршини доминира процес дисоцијације ослабљених *Si-H* веза (слика 2.69). Тако, под утицајем јаког електричног поља долази до раскидања веза [87], односно реакције (2.14): $Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^{\bullet} + H^{\bullet}$, при чему се формирају површинска стања и ослобађа веома реактиван атом водоника, као што је и приказано на слици 2.69.



(а) (б)

Слика 2.69: Шематски приказ дисоцијације ослабљених *Si-H* веза и формирања површинских стања, као и ослобађање атома водоника, (а) стандардан и (б) увеличан приказ.

Ослобођени атом водоника је јако реактиван и он такође може да учествује у дисоцијацији ослабљених *Si-H* веза (реакција (2.15)): $Si_3 \equiv Si - H + H^{\bullet} \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2$, при чему се формирају површинска стања, на којима може да буде захваћено наелектрисање, а формира се молекул водоника који даље може да учествује у реакцијама, као што је приказано на слици 2.70.



(а) (б)

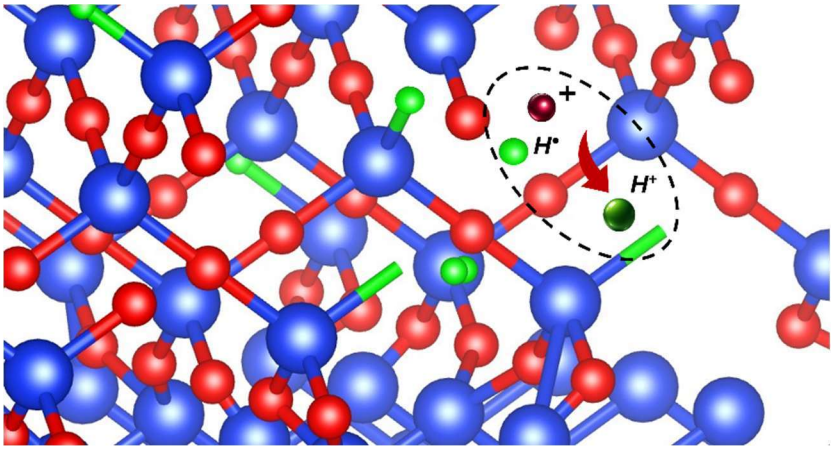
Слика 2.70: Шематски приказ дисоцијације ослабљених *Si-H* веза и формирања површинских стања, као и молекула водоника, (а) стандардан и (б) увеличан приказ.

Са повећањем времена напрезања расте и број формираних површинских стања, а тиме и вероватноћа да и атом водоника учествује у пасивизацији површинских стања. Овај процес пасивизације је у ствари описан повратном реакцијом (2.21). До пасивизације површинских стања може да доведе повратна реакција:

$$Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^{\bullet}, \tag{2.22}$$

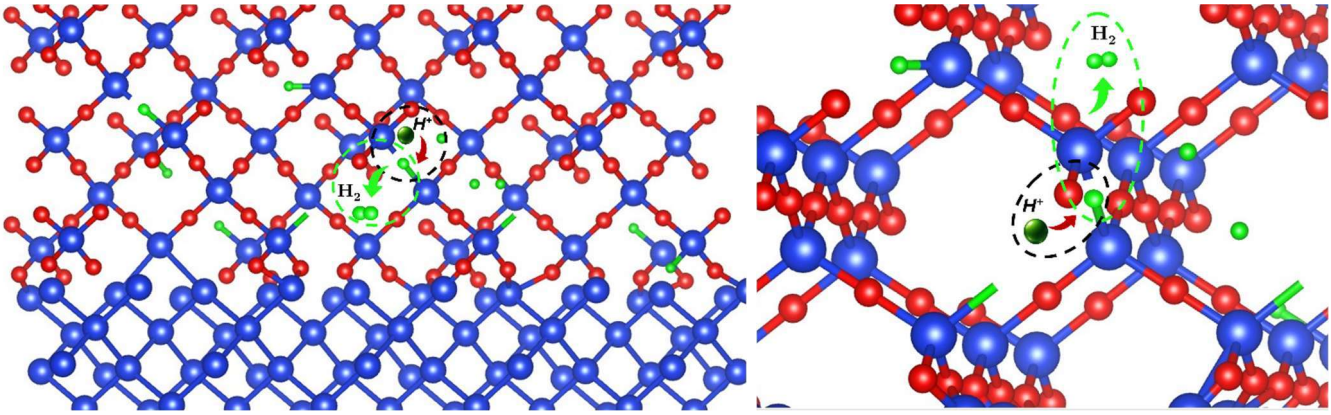
због тога се процес формирања површинских стања успорава и врло брзо долази до засићења пораста густине површинских стања.

Поред наведених реакција, веома реактивни атом водоника може да реагује са шупљином (слика 2.71) формирајући јон водоника [152] $H^{\bullet} + h^{+} \rightarrow H^{+}$.



Слика 2.71: Шематски приказ формирања јона водоника у оксиду.

Настали јон водоника дрифтује од међуповршине под дејством електричног поља. У оксиду јон може да доведе до дисоцијације ослабљених *Si-H* веза у близини међуповршине (слика 2.72), при чему се формира додатно наелектрисање у оксиду и молекул водоника [87], као што је представљено реакцијом (2.11): $O_3 \equiv Si - H + H^{+} \rightleftarrows O_3 \equiv Si^{+} + H_2$. При томе, честице водоника које настају у овим реакцијама, могу даље да учествују у електрохемијским реакцијама које доводе до промене густина наелектрисања захваћеног у оксиду и густина површинских стања.



(а) (б)

Слика 2.72: Шематски приказ додатног формирања позитивног наелектрисања у оксиду, (а) стандардан и (б) увеличан приказ.

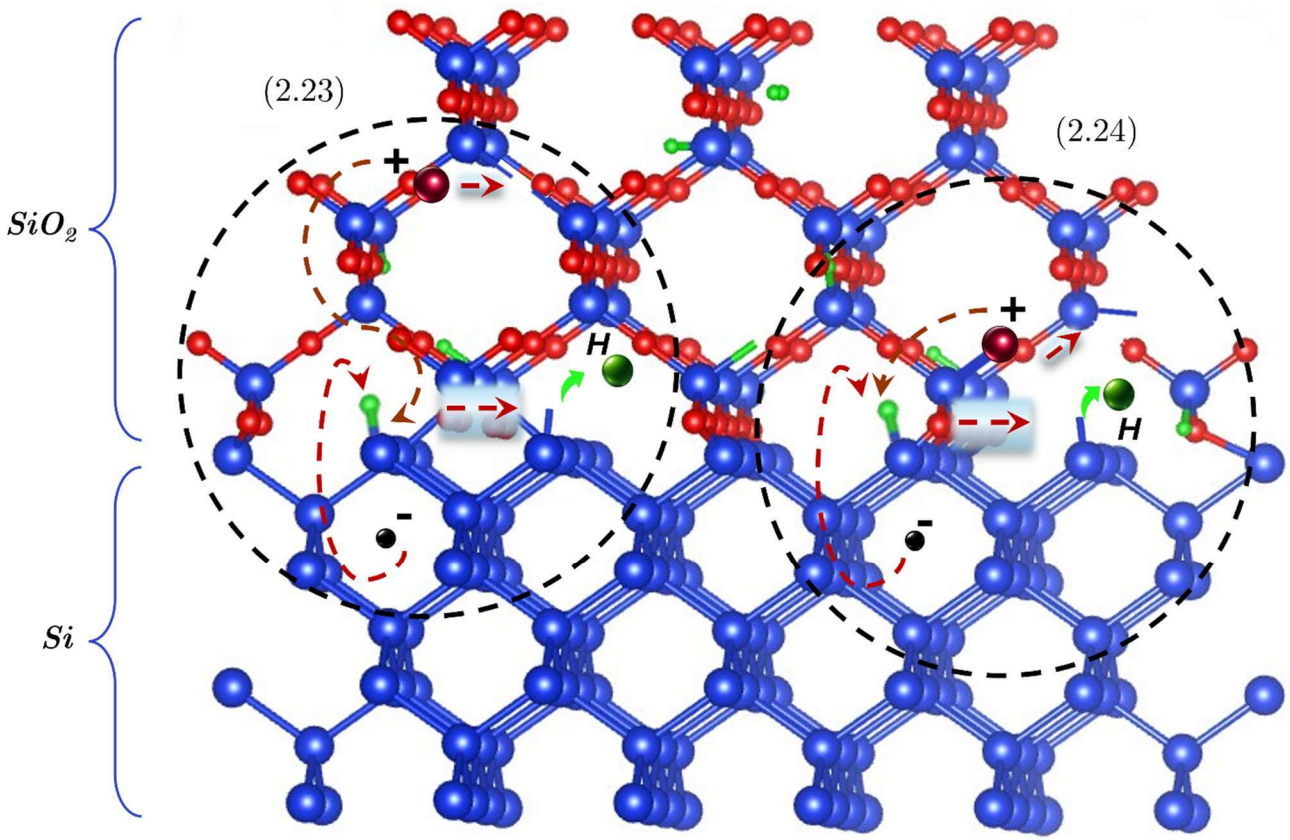
У даљој анализи механизама одговорних за нестабилности изазване NBT напрезањем, треба истаћи да како се све више формира наелектрисање у оксиду оно постепено смањује локално електрично поље у близини међуповршине. То доводи до све спорије пораста густине наелектрисања у оксиду током NBT напрезања. Поред тога, захваћено позитивно наелектрисање у оксиду може бити трансформисано у површинска стања у каснијој фази напрезања [95]:

$$O_3 \equiv Si^{+\bullet}Si \equiv O_3 + Si_3 \equiv Si - H + e^- \rightarrow Si_3 \equiv Si^{\bullet} + O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + H^{\bullet}, \tag{2.23}$$

$$O_3 \equiv Si^{+} + Si_3 \equiv Si - H + e^- \rightarrow Si_3 \equiv Si^{\bullet} + O_3 \equiv Si^{\bullet} + H^{\bullet}. \tag{2.24}$$

При електрохемијским реакцијама које описују ову трансформацију долази до ослобађања врло реактивног атома водоника који даље може да учествује у новим реакцијама, као што је приказано на слици 2.73.

Јасно је да на електрохемијске реакције и процесе до којих долази значајно утичу реакције у којима учествују честице водоника. При томе долази до интеракције врло реактивних атома водоника, дифузије неутралних молекула H_2 и дрифта позитивних јона H^+ и њихове интеракције са дефектима и ослабљеним везама. Зато су практично све електрохемијске реакције које доводе до формирања наелектрисања у оксиду и површинских стања и дефинисане укупном концентрацијом честица водоника које се налазе на и у близини међуповршине силицијумдиоксид-силицијум (SiO_2/Si). Поред тога и укупан број дефеката у оксиду и на међуповршини дефинише процесе формирања захваћеног позитивног наелектрисања у оксиду гејта и површинских стања. Последица тога је промена напона прага, као једног од најважнијих параметара MOS транзистора. Због тога је и анализа електрохемијских реакција и процеса који се дешавају у компоненти, а на основу уочених промена напона прага и раздвајања утицаја наелектрисања у оксиду гејта и површинских стања, од посебног значаја за даљу анализу рада, али и предвиђање поузданог рада комерцијалних VDMOS транзистора снаге у реалним условима.



Слика 2.73: Шематски приказ трансформисања позитивног наелектрисање у оксиду у површинска стања.

3. Нестабилности MOS транзистора са дебелим оксидом гејта подвргнутих зрачењу и NBT напрезању

До сада је детаљно разматран утицај NBT напрезања на рад и поузданост VDMOS транзистора снаге, при чему је утврђено да овај вид деградације компонената има значајан ефекат на параметре као што су струја цурења и напон прага. Међутим, NBT напрезање није једини облик утицаја који може довести до деградације полупроводничких компонената током процеса производње или коришћења. Један од кључних додатних фактора јесте изложеност јонизујућем зрачењу, које може довести до трајних промена у електричним карактеристикама компонената. У последњих неколико деценија, интензиван развој технологије и минијатуризације електронских компонената довео је до промене производних процеса, при чему се неке фазе производње, попут јонске имплантације, јонске или електронске литографије реализују у условима где се јавља одређени вид јонизујућег зрачења [80]. Зрачење у тим фазама није нужно непожељно, већ је контролисано и део технолошког процеса, али може имати утицаје на понашање компонената током касније употребе.

С друге стране, MOS компоненте, укључујући и VDMOS транзисторе који су предмет истраживања у овој докторској дисертацији, често се користе у радним окружењима у којима постоји стална или повремена изложеност зрачењу. То обухвата примене у нуклеарним постројењима, медицини (онкологија) и војној индустрији, као и у свемирским применама, где се компоненте интегришу у сателите, сонде и друге уређаје који раде у условима космичког зрачења. Зрачење директно утиче на промене електричних карактеристика и параметара MOS транзистора, пре свега утиче на напон прага, покретљивост носилаца у каналу, струју цурења или пробојни напон. У таквим системима, због ограниченог приступа и високих трошкова замене, битно је да се компоненте пројектују и одаберу, произведу на начин који обезбеђује поуздан рад све време током коришћења. Из тог разлога се у пракси често примењује концепт резервних (енг. *back-up*) компонената или подсистема, који преузимају функцију тек након отказа примарног система. Међутим, до тада су системи често изложени истим појачаним условима средине у којој се налазе, укључујући и температуру и зрачење, што може довести до деградације њихових електричних параметара чак и пре укључивања у рад. Због тога је неопходно спровести прецизну карактеризацију и предвиђање понашања компонената током периода „неактивног излагања зрачењу“, што укључује симулације и експерименте који прате еволуцију промене напона прага и других критичних параметара током пасивног излагања зрачењу. Треба нагласити да су експерименти зрачења компонената у овој дисертацији били усмерени на испитивање p-каналних MOS транзистора, док n-канални MOS транзистори нису у директном фокусу. Међутим, треба истаћи да је велики број истраживања био усмерен и на проучавање n-каналних VDMOS транзистора снаге [153, 157, 189, 190]. Један од главних циљева дисертације односи се на упоређивање ефеката NBT напрезања и зрачења као и њиховог међусобног сукцесивног утицаја. Како је показано

да NBT ефекти код n-каналних MOS транзистора нису од посебног интереса, није детаљно разматран ни утицај зрачења.

Једна од значајних и честих примена MOS транзистора са дебелим оксидним слојем јесте у области дозиметрије, односно детекције и мерења апсорбоване дозе зрачења. У овом контексту, p-канални транзистори се користе као сензори зрачења (тзв. PMOS дозиметри) због своје високе осетљивости на ефекте јонизујућег зрачења и стабилности у погледу задржавања промена напона прага након зрачења. Стабилност промене напона прага након зрачења омогућава задржавање информације о апсорбованој дози, што је од кључног значаја у ситуацијама када није могуће тренутно очитати податке. Ова примена има посебан значај у медицини, као што је при планирању терапија зрачењем, контроли изложености пацијената, али и у заштити медицинског особља од излагања недозвољеним нивоима апсорбованих доза (D_{a}), у даљем тексту доза. Коришћење PMOS дозиметара омогућава непрекидно праћење дозе, што је од великог значаја за безбедност пацијента и медицинског особља. Такође, користе се и у истраживањима везаним за радиотерапију [191, 192], експериментима у физици високих енергија [193] и примени у свемирским уређајима [194, 195] где су апсорбоване дозе јако високе. И у овим применама је праћење и мерење апсорбоване дозе у реалном времену јако битно. Поред тога, ова технологија се користи и у индустријској радиографији, контроли квалитета, као и у војној и свемирској индустрији. Дакле, разумевање утицаја зрачења на MOS структуре, као и могућност предикције дугорочних деградационих ефеката, представља кључни елемент у развоју поузданих електронских система за примену у екстремним условима.

Како би се детаљно анализирало понашање критичних електричних параметара компонената током и након излагања јонизујућем зрачењу, спроведен је низ пажљиво планираних експеримената. Поред основних експеримената зрачења компонената, реализовани су и комплексни експерименти који су за циљ имали да што приближније симулирају реалне услове рада у којима се компоненте могу наћи током свог рада. У том контексту, транзистори су били додатно подвргнути NBT напрезању, пре или након зрачења, како би се проценио утицај вишеструких напрезања на стабилност параметара. Поред тога, посебна пажња посвећена је процесима спонтаног опоравка, у интервалима између фаза напрезања и/или термичког опоравка, након завршетка неког од напрезања, односно зрачења. Анализе су укључивале и испитивање електрохемијских механизама, при чему су детаљно приказани доприноси наелектрисања у оксиду и површинских стања промени напона прага. Добијени резултати омогућују боље разумевање кумулативног ефекта зрачења и напонско-температурних напрезања на поузданост MOS компонената, што је од суштинске важности за примену у системима, који раде у критичним условима.

3.1. Спроведене експерименталне процедуре при зрачењу компонената

Када је прецизно дефинисан опсег истраживања и утврђено који су параметри од значаја за праћење током експерименталних испитивања, приступило се селекцији одговарајућих компонената. При томе су одабрани p-канални VDMOS транзистори снаге, који су претходно окарактерисани као стабилни и репрезентативни за типичне примене у специфичним условима напрезања. Такође, у току реализације ових експеримената испитиван је још један тип компонената, а то су RADFET (енг. *Radiation-Sensitive p-Channel Metal-Oxide-Semiconductor Transistors*) компоненте [191, 196–201]. О овој компоненти ће бити речи у наставку поглавља, али је значајно напоменути да имају јако

битну улогу у дозиметрији [191, 202, 203]. Извршена је анализа структуре испитиваних компонената, с обзиром да је то битно за процену успешности експеримената.

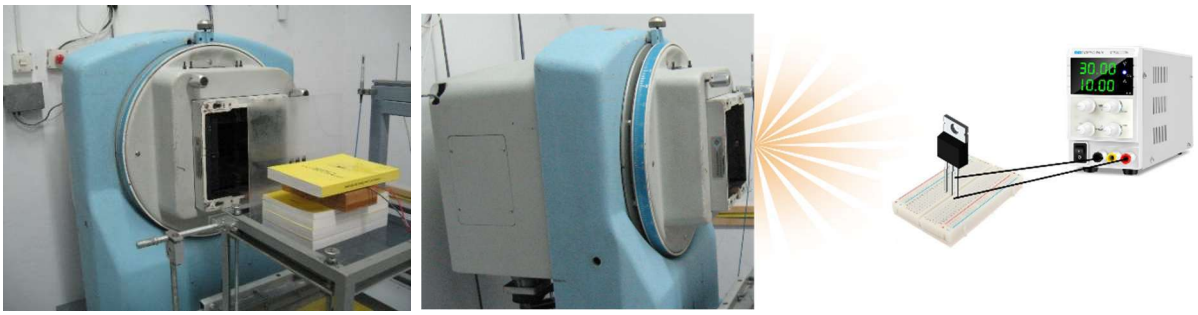
Након структурне анализе, спроведене су експерименталне процедуре у складу са дефинисаним плановима напрезања. Компоненте су излагане γ- или X- зрачењу, или/и NBT напрезању. Током свих процеса, реализована су одговарајућа мерења струјно-напонских карактеристика. Овако дефинисан експериментални протокол омогућио је сагледавање утицаја услова напрезања на поузданост и дуготрајност испитиваних компонената.

3.1.1. Коришћени узорци и експериментална методологија

3.1.1.1. Лабораторијска опрема и поступак мерења VDMOS транзистора снаге током зрачења

За потребе реализације процеса зрачења, као први тип узорака одабрани су p-канални VDMOS транзистори снаге, како би се лакше вршило упоређење резултата, као и да би се одржала доследност са претходно реализованим експериментима напрезања. Као и у претходним фазама истраживања, карактеристични су p-канални транзистори снаге и то они које је произвела компанија *International Rectifier* под ознаком IRF9520 [128]. Посебна предност ових транзистора лежи у релативно великој дебљини оксида гејта од око 100 nm, што их чини нарочито погодним за испитивање радијационих ефеката. Током процеса зрачења долази до формирања великог броја дефеката, који доводе до промена напона прага, а анализа тог параметра чини ове транзисторе изузетно погодним за проучавање деградационих механизама у условима напрезања. Главне карактеристике и предности ових компонената су претходно детаљно разматране, али треба поново напоменути да су ово компоненте снаге које су веома корисне за примену у условима где се јављају високи напон и струја. Почетни напони прага ових компонената су приближно –3,6 V, што је била полазна (референтна) вредност за све остале измерене вредности током напрезања. Како су изглед и структура ових компонената детаљно описивани, неће бити поново разматрани. Међутим, лабораторијска опрема која је била коришћена у процесу зрачења компонената до сада није била предмет анализе у претходним поглављима ове докторске дисертације, и зато је детаљно приказана у овом поглављу.

Треба истаћи да се многе истраживачке групе у свету баве истраживањем утицаја зрачења на исправност рада електронских компонената и уређаја, као и какав је утицај на њихов период поузданог рада [67, 86, 151, 164, 175, 204]. Међутим, лабораторијска опрема која је за то неопходна превазилази стандарде лабораторија и истраживачких института, већ је неопходна сарадња са специјализованим лабораторијама. Зато Катедра за микроелектронику већ више од тридесет година има изузетну сарадњу са Институтом за нуклеарне науке „Винча“ у Београду, пре свега са Лабораторијом за заштиту од зрачења и заштиту животне средине (у даљем тексту Институт „Винча“) [205]. Ова лабораторија поседује специјализован уређај који се користи за зрачење и баждарење дозиметара, а модел под којим може да се пронађе је 11-SCMT-182418-21A. Произведен је од стране *Lindberg* компаније и извор зрачења који се у њему налази је кобалт Co-60. Током процеса зрачења, компоненте су биле постављене на одређеној висини како би узорци били у равни са блендом у којој је смештен кобалтни извор. Овај кобалтни извор за зрачење узорака у лабораторији института у Винчи је приказан на слици 3.1 [115].



(а) (б)

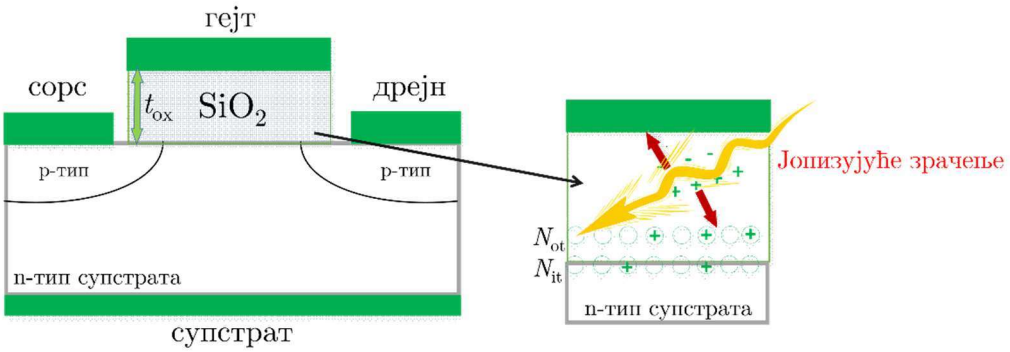
Слика 3.1: Илустрација експерименталне поставке за испитивање зрачења: (а) извор зрачења и (б) зрачени VDMOS транзистор снаге.

Треба нагласити да је извод гејта код дела узорака током процеса зрачења био позитивно или негативно поларисан (као што је илустровано на слици 3.1б), док део узорака није имао примењену поларизацију на овом изводу. Такође, изводи дрејна и сорса су били краткоспојени, како би се контролисали услови електричног поља у оксиду и усмерио процес формирања дефеката и захватања наелектрисања у оксиду и формирања површинских стања на међуповршини Si/SiO_2. Цео процес се спроводио на собној температури.

Као и у претходним анализама, најбитнији параметар чије се промене прате је напон прага, који се одређује на основу струјно-напонских карактеристика. Ове карактеристике се мере помоћу SMU *Keysight* B2901A [118], и цела процедура је слична као и при мерењу *I-V* карактеристика током NBT напрезања. Компоненте се озраче до предвиђене дозе, након чега се прекида зрачење, зрачење се искључује, бленда се затвара, а кобалтни извор се аутоматски враћа (спушта) у уређај. Мерења промена напона прага су се реализовала након сваке апсорбоване дозе од 30 Gy, односно након сваког сата примењиваног зрачења, што је одређено организацијом експеримента. Део компонената се искључивао из експеримента, док је део након мерења враћен и настављало се са процесом зрачења, а затим и праћењем промена *I-V* карактеристика. Ови циклуси мерења су понављани све док се не достигне крајња вредност апсорбоване дозе која је установљена пре почетка самог експеримента, о чему ће више детаља бити дато у наставку ове докторске дисертације.

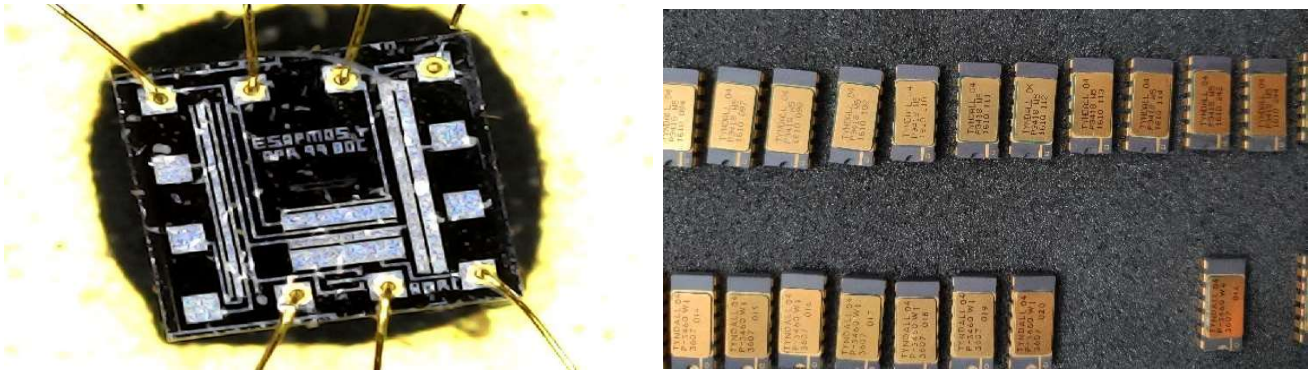
3.1.1.2. Лабораторијска опрема и поступак мерења RADFET транзистора током зрачења

Други тип компоненте који је био коришћен је RADFET, односно радијационо осетљив p-канални MOS транзистор [206]. Принципијелна структура RADFET транзистора је приказана на слици 3.2 и овај транзистор се производи на Националном институту Тиндал у Корку, у Ирској и развијен је у сарадњи са компанијом *Varadis,* а њихов физички изглед (фотографија) је приказан на слици 3.3. На слици 3.3а приказана је фотографија *layout*-а снимљена микроскопом, док је на слици 3.3б, приказана фотографија коришћених узорака. Ове компоненте су дозиметријски p-канални транзистори са алуминијумским гејтом и оксидом гејта дебљине 400 nm. Оксид гејта је термички оксид формиран нарастањем на температури од 1000 °C у сувом кисеонику, након чега је спроведено оджаривање у атмосфери азота у трајању од 15 минута. Након метализације, додатно је примењено оджаривање у атмосфери форминг гаса (смеша 5% H_2 и 95% N_2) на температури од 440 °C у трајању од 60 минута.



Слика 3.2: Принципијелна структура RADFET транзистора.

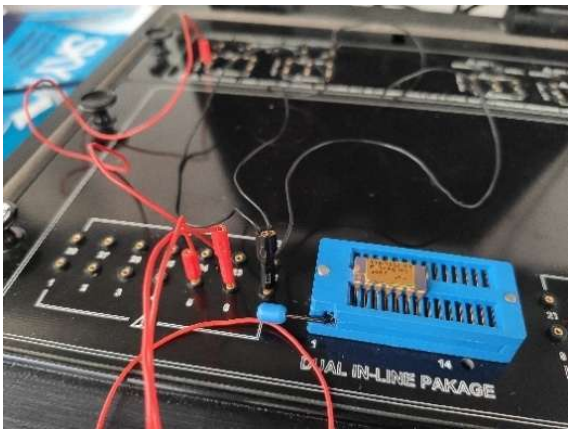
Ова структура представља минијатурне сензоре који омогућују праћење апсорбоване дозе зрачења у реалном времену [158, 196, 197, 201–203, 207–210]. Захваљујући својим димензијама и осетљивости RADFET-и су нашли широку примену у областима као што је радиотерапија, где се користе за праћење апсорбоване дозе током примена терапија на пацијентима [211–213]. У овој области, где се уобичајене укупне дозе крећу око 10 Gy, дозе се примењују у више сесија од по 2-3 Gy. Како се основни принцип мерења апсорбоване дозе заснива на праћењу промене напона прага, који настаје као последица нагомилавања наелектрисања у оксиду гејта и формирања површинских стања на међуповршини Si/SiO_2 током зрачења, повећањем дебљине оксида гејта могуће је постићи већу осетљивост [214]. Међутим, тада долази до појаве нелинеарности односно, промена напона прага при високим дозама улази у сатурацију.



(а) (б)

Слика 3.3: (а) *Layout* чипа који се користи за реализацију RADFET компоненте, (б) RADFET компоненте у кућиштима које су коришћене за карактеризацију.

Карактеризација ових компонента је реализована на Електронском факултету у Нишу, у Лабораторији за примењену физику [215]. Компоненте су постављане у уређај за тестирање који се користи када је неопходно приступити сваком изводу појединачно, што је приказано на слици 3.4. Како би се измериле струјно-напонске карактеристике, коришћен је SMU *Keithley* 2400 [216], док је управљање вршено преко рачунара и софтвера који је реализован наменски за његову контролу [217]. Прво су измерене карактеристике ненапрезаних транзистора, а након завршетка зрачења праћен је опоравак компонената. Зрачење узорака је такође реализовано у лабораторији Института „Винча“. За реализацију експеримента коришћен је исти извор γ-зрачења, Co-60, док је мерење током напрезања реализовано опремом која је дизајнирана специјално за овај тип експеримената (слика 3.5) [217].



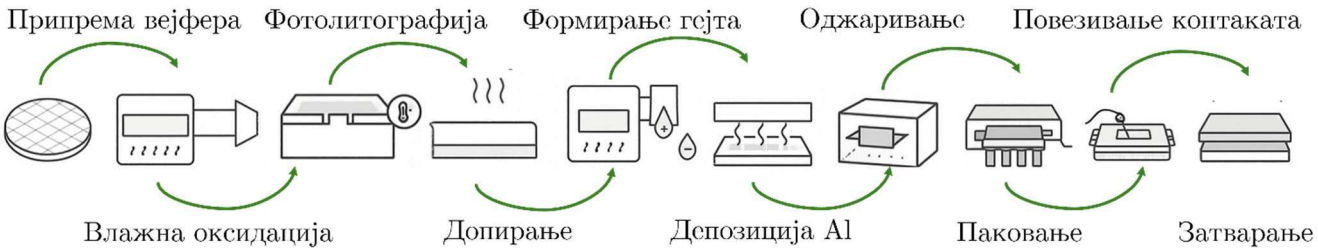
Слика 3.4: Слика *test fixture* система за карактеризацију компонената.



Слика 3.5: Апаратура коришћена за аутоматизовано мерење струјно-напонске карактеристике током зрачења [217].

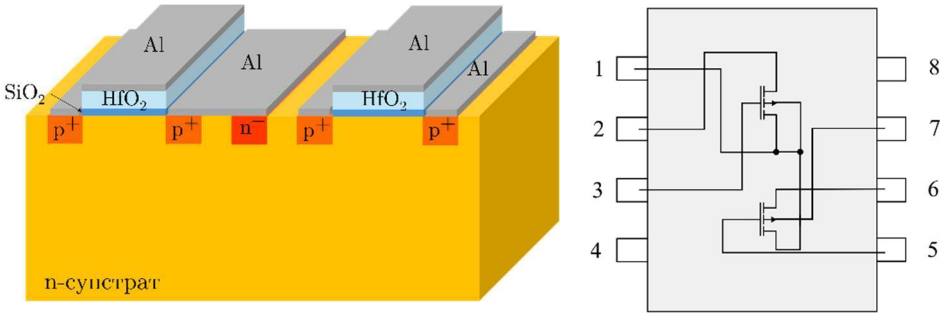
Трећи тип компонената који је коришћен у анализи утицаја зрачења на електронске компоненте су такође RADFET компоненте, али произведене од стране истраживачке групе која ради у „*Gunam*“ лабораторији у Турској [218]. Процес израде ових RADFET сензора за зрачење реализује се на шестоинчним n-тип *Si* (100) вејферима дебљине 500 μm са отпорношћу у опсегу од 2 до 4 Ωcm и полираним са једне стране. Пре почетка технолошких корака, супстрати се подвргавају стандардној процедури чишћења ради уклањања органских и металних нечистоћа. Како би се формирале p^+ и n^+ области, оксид гејта и метални контакти, потребно је 5 фотолитографских маски. За формирање оксида дебљине 1,2 μm, примењују се комбиноване методе влажне и суве термичке оксидације. Након прве фотолитографске фазе, врши се хемијско ецовање и допирање како би се дефинисале регије сорса и дрејна. Допиране области n^+ и p^+ формиране су дифузијом фосфора из $POCl_3$ и дифузијом бора из BBr_3, респективно. У следећем фотолитографском кораку, након поновног ецовања, депонује се оксид гејта. Тај изолатор се састоји од два слоја: SiO_2 као основног и HfO_2 као *high-k* материјала. Примењени *Hf* прах карактерише висок ниво чистоће (99,999%). Укупна дебљина слојева HfO_2/SiO_2 износи 30/10 nm или 40/5 nm, у зависности од типа компоненте. Слој SiO_2 као оксид гејта формиран је сувом оксидацијом на температури од 1000 °C. Депозиција HfO_2 диелектрика изведена је коришћењем система за EBPVD (енг. *Electron Beam Physical Vapor Deposition*). Гранule HfO_2 постављене су у таргет секцију EBPVD система, а притисак у комори је смањен на 10^{-4} Pa. Фреквенција је подешена на 225 Hz, а напон електронског топа на приближно 8 kV. Ове MOSFET структуре су дизајниране са односом ширине и дужине канала од 300/50 μm и 600/50 μm. Треба напоменути да су те димензије одређене као оптималне на основу резултата TCAD симулација, које су извршене пре самог процеса израде. У трећој фази фотолитографије поново се врши ецовање, након чега се врши метализација алуминијумом. Сваки чип се налази у DIP кућишту са 8 контаката и затворен је равним ковар (легура *Fe-Ni-Co* са коефицијентом термичког ширења као *Si*) поклопцем [219–221]. Шематски приказ процеса производње је приказан на слици 3.6 [221].

Сваки чип садржи две различите MOSFET структуре: у једној су изводи сорса и балка интерно повезани, док су у другој раздвојени, чиме се омогућава већа флексибилност у електричној карактеризацији. То је сличан принцип као и код компоненте CD4007 [222], код које је могуће приступити сваком изводу појединачно и реализовати испитивања. Попречни пресек MOSFET-а са *high-k* диелектриком приказан је на слици 3.7а, док је распоред контаката сензора дат на слици 3.7б [219].



Слика 3.6: Шематски приказ процеса производње RADFET структуре са *high-k* диелектриком.

Преносне и излазне струјно-напонске карактеристике испитиваних компонената, односно сензора за зрачење, мерене су коришћењем система који је приказан помоћу блок шеме представљене на слици 3.8а. Испитивана компонента је смештена у метални *testfixture*, како би се смањили шумови из спољашње средине, што представља импровизован Фарадејев кавез, и повезана је путем триаксијалног кабла са уређајем SMU *Keithley* 2636B [118]. Овај уређај обезбеђује извор струје у опсегу од 1 μA до 60 μA, а при томе мери и напон на испитиваној компоненти.



(а) (б)

Слика 3.7: (а) Попречни пресек MOSFET структуре са *high-k* диелектриком, (б) распоред контаката сензора за зрачење.

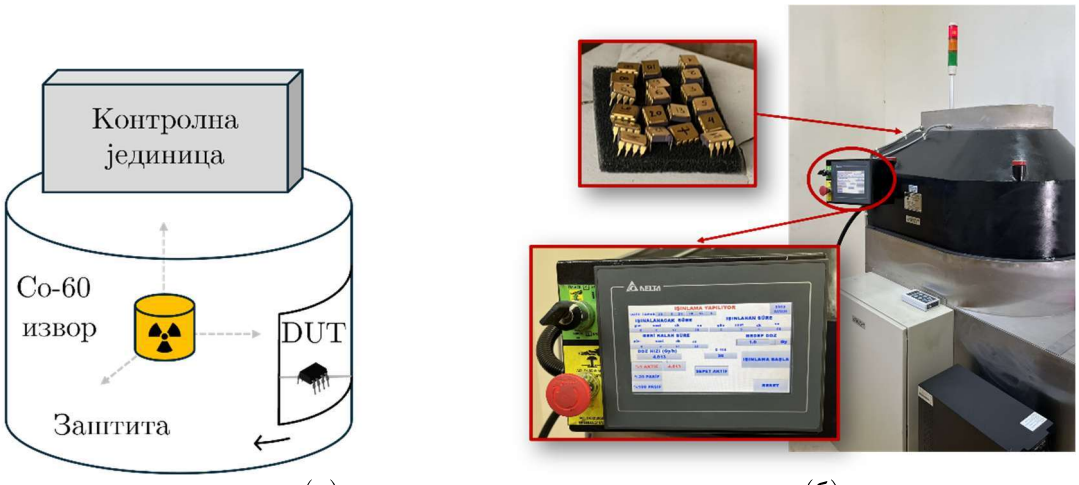
Током мерења изводи дрејна и гејта били су краткоспојени, чиме је обезбеђен рад транзистора у области засићења. SMU је повезан са рачунаром преко GPIB–USB интерфејса, што омогућава потпуну контролу и аутоматизовано прикупљање података. За потребе контроле мерења и реализације аутоматизованог прикупљања података, развијен је наменски софтвер у програмском језику C#, који је омогућио прецизно управљање SMU уређајем и у реалном времену праћење резултата. Оваква имплементација повећала је ефикасност мерења и смањила могућност грешке услед људског фактора. Фотографија мерне поставке у лабораторији је приказана на слици 3.8б [219].



(а) (б)

Слика 3.8: (а) Блок шема мерног система, (б) изглед мерне поставке у лабораторији Института „*Tenmak*“.

Ови испитивани сензори су били изложени зрачењу у оквиру Института „*Tenmak*“ (Агенција за енергију, нуклеарна и минерална истраживања Републике Турске) [223], коришћењем извора γ-зрачења у коме се такође налази изотоп кобалта Co-60. Дозе зрачења су се кретале у опсегу од 1 до 20 Gy, при брзини дозе од 4,813 Gy/h на собној температури. Током процеса зрачења положај извора је био фиксиран, а ради обезбеђивања равномерне расподеле апсорбоване дозе, комора са узорцима је ротирала. Једно од ограничења овог експерименталног система је немогућност примене напона на сензоре при самом процесу зрачења, што је последица конструкције самог извора зрачења. Блок дијаграм поставке система приказан је на слици 3.9а, док је фотографија лабораторије дата на слици 3.9б. Вршена је карактеризација компонената пре зрачења и током зрачења, при акумулираним дозама од 1; 2,5; 5; 7,5; 10; 15 и 20 Gy [219].



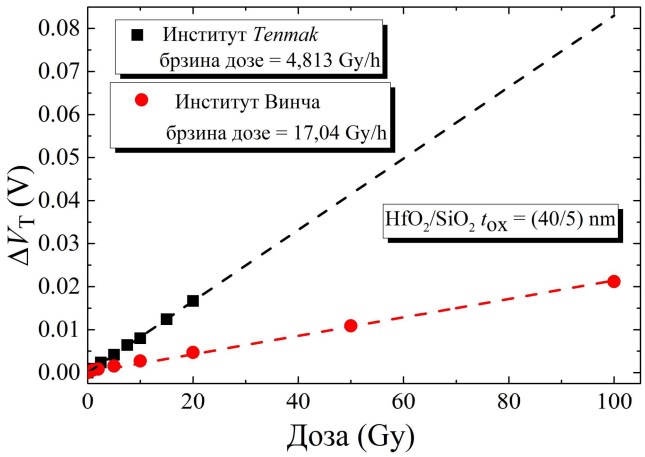
(а) (б)

Слика 3.9: (а) Блок дијаграм поставке система са извором зрачења, (б) експериментална поставка у лабораторији Института „*Tenmak*“.

Други део карактеризације ових компонената је реализован у Институту „Винча“, где су компоненте излагане дозама од 1, 2, 5, 10, 20, 50 и 100 Gy. Треба напоменути да је брзина дозе током овог процеса зрачења била 17,04 Gy/h. Извор γ-зрачења поново је био Co-60, при чему су узорци били постављени 420 mm од извора на специјално дизајнираној плочи. Током зрачења, компоненте нису биле поларисане, а за мерење *I-V* карактеристика је коришћен SMU *Keithley* 2636B [118]. Детаљан опис апаратуре је наведен у [217].

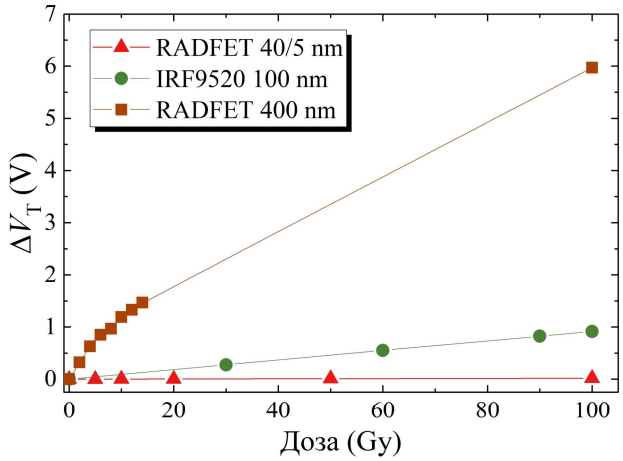
С обзиром да је експериментални део зрачења за трећи тип компонената реализован у две лабораторије, при чему брзине доза нису биле исте, извршена је анализа како тај параметар утиче на промене напона прага ових компонената. Утврђено је да брзина дозе значајно утиче на осетљивост RADFET сензора, при чему ниже брзине дозе доводе до повећања осетљивости. Осетљивост *high-k* RADFET-а са дебљином оксида од (40/5) nm била је приближно 3,9 пута већа када су озрачени при брзини дозе од 4,813 Gy/h у односу на исте узорке озрачене при 17,04 Gy/h. Овакво понашање се објашњава тиме што, при високим брзинама дозе, акумулација наелектрисања унутар оксида потискује формирање дефеката ограничавањем транспорта шупљина и H^+ јона до Si/SiO_2 међуповршине. Високе брзине доза поспешују формирање и наелектрисања у оксиду и површинских стања, међутим, у извесној мери потискују формирање површинских стања, услед доминантног формирања наелектрисања у оксиду [224, 225]. На слици 3.10 приказани су резултати промене напона прага услед повећања апсорбоване дозе током процеса зрачења. Напон прага ових транзистора је −1,04 V, осетљивост транзистора који су озрачени у Институту

„*Tenmak*“ је 0,83 mV/Gy, док је осетљивост транзистора који су озрачени у Институту „Винча“ је 0,214 mV/Gy [221].



Слика 3.10: Промена напона прага код *high-k* RADFET структуре са дозом зрачења до 100 Gy при различитим брзинама доза.

У наставку су приказане промене напона прага за сва три типа компонената обухваћена мерењима. Разлике међу компонентама огледају се у слоју структуре диелектрика, технологији израде и брзини зрачења, али сва три типа показују потенцијалну примену као дозиметри зрачења. Из тог разлога извршена је упоредна анализа зависности промене напона прага од апсорбоване дозе, за опсег доза до 100 Gy, чији резултати су приказани на слици 3.11.



Слика 3.11: Упоредни приказ промена напона прага за три типа анализираних компонената озрачених до 100 Gy.

Како би се добила потпунија слика о променама напона прага, али и других параметара насталих услед зрачења, коришћена је SMG техника [75] за одређивање густине наелектрисања у оксиду и површинских стања на основу потпраговских карактеристика. Током боравка и рада на Националном институту „Тиндал“ у Корку, у Ирској, јавила се идеја квантитативне анализе резултата који се добијају применом ове методе. Како се SMG техника заснива на нумеричким анализама, свакако је чињеница да се неки степен одступања очекује услед различитих апроксимација, али је идеја била установити колика је та варијација која се јавља [226].

3.2. Анализа SMG технике коришћене у експериментима зрачења компонената

У циљу детаљнијег разумевања промене напона прага услед утицаја зрачења на MOS компоненте, анализирана су наелектрисања у оксиду и површинска стања. У ту сврху примењена је SMG техника. Ова техника представља једноставан и широко прихваћен поступак у области микроелектронике за одређивање удела у укупној промени напона прага услед утицаја промене густине наелектрисања у оксиду $\Delta N_{\mathrm{ot}} \approx \Delta V_{\mathrm{ot}}$ и густине површинских стања $\Delta N_{\mathrm{it}} \approx \Delta V_{\mathrm{it}}$. На основу одговарајуће релације (3.1), јасно је да се вредност V_{T} може изразити као функција доприноса обе врсте наелектрисања, што омогућава паздвајање и процену њиховог појединачног утицаја.

$$\left|V_T\right| = \left|V_{T0}\right| \pm \left|\Delta V_{ot}\right| + \left|\Delta V_{it}\right|, \tag{3.1}$$

где V_{T0} представља почетни напон прага, ΔV_{ot} одговара промени напона прага услед генерисања позитивног наелектрисања у оксиду, док ΔV_{it} представља промену напона прага до које доводе површинска стања на међуповршини Si/SiO_2. Треба напоменути да знак „+" испред ΔV_{ot} одговара p-каналним компонентама, док знак „–" одговара n-каналним транзисторима. Овде су приказане апсолутне вредности промена напона прага услед утицаја наелектрисања у оксиду и површинских стања, како би се објединио израз за n- и p-каналне транзисторе. Наиме, код p-каналних транзистора N_{ot} условљава примену вишег негативног напона на контакт гејта, (генерисана наелектрисања N_{ot} су позитивна), како би се неутралисао утицај наелектрисања у оксиду, док је код n-каналних транзистора потребно применити нижи позитиван напон на контакт гејта, да би се формирао канал.

Промене густина површинских стања се одређују анализом промене нагиба *I-V* карактеристика транзистора у потпраговској области. Одређује се напон V_{so} (енг. *stretch out voltage*), који представља разлику напона прага V_{T} и напона V_{MG} (енг. *midgap voltage*) који одговара струји I_{MG} (енг. *midgap current*). С друге стране, наелектрисања у оксиду се одређују на основу помераја *I-V* карактеристика, односно промена напона V_{MG}. На собним температурама, I_{MG} струја је изузетно мала, па се напон V_{MG} који јој одговара одређује екстраполацијом потпраговских карактеристика до вредности I_{MG}. Важно је напоменути да присуство више нагиба у потпраговском региону *I-V* карактеристика или појава паразитних струја цурења могу довести до значајних грешака приликом израчунавања ΔV_{it} и ΔV_{ot} [75].

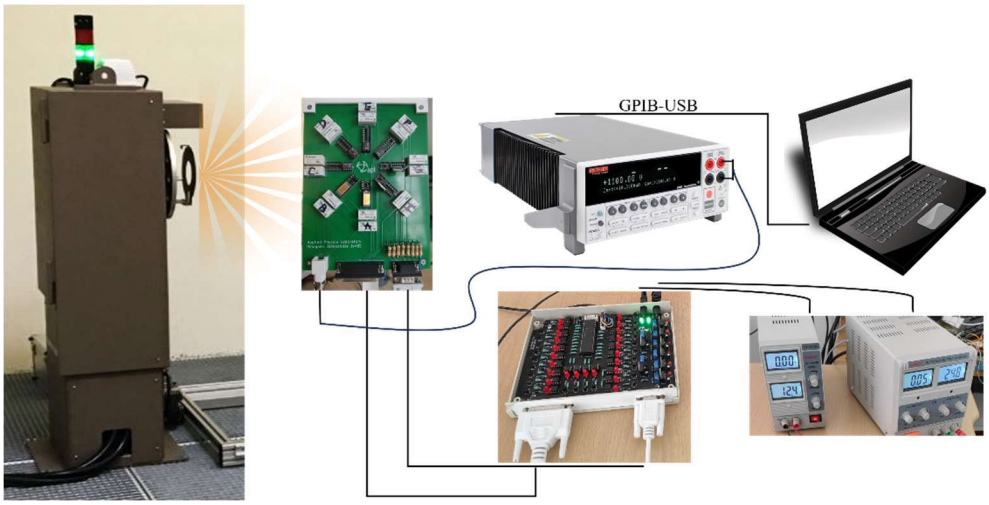
Ова метода комбинује аналитички приступ са кључним параметрима структуре компоненте у циљу екстракције наелектрисања. Појам „екстракција" у овом контексту подразумева израчунавање густине наелектрисања у оксиду или густине површинских стања на основу преносних карактеристика MOS транзистора. Међутим, у пракси, неки значајни параметри структуре, као што су профили допирања у каналу, често нису директно доступни. У овом истраживању је извршена валидација прецизности SMG технике у условима када тачан профил допирања није у потпуности познат, коришћењем TCAD симулација. Ово је део EDA (енг. *Electronic Design Automation*) групе програма којима је могуће моделирање процеса израде и коришћења полупроводничких компонената [122, 227]. Ове симулације служе како за предвиђање перформанси и поузданости компонената, тако и за инверзно инжењерство, односно моделирање непознатих параметара [228]. За реализацију симулација коришћени су *Silvaco* TCAD алати [6].

Треба истаћи да се p-канални транзистори често користе као основа за реализацију сензора осетљивих на зрачење, што је и био један од главних разлога да се у оквиру овог

истраживања фокус стави управо на овај тип транзистора. Иако су утицаји зрачења на ову врсту компонената интензивно проучавани током последњих деценија, и даље постоји значајан истраживачки интерес услед широког спектра потенцијалних примена у којима овакви сензори могу бити коришћени. Као испитивана компонента коришћен је RADFET транзистор. Испитивање је реализовано кроз експерименталну процедуру која је подразумевала излагање компонената зрачењу, након чега су извршена мерења електричних карактеристика. На основу добијених резултата извршена је анализа промене напона прага, као и екстракција наелектрисања у оксиду и површинских стања. Добијене вредности су коришћене као улазни параметри за симулацију у TCAD-у. Прво је помоћу *DevEdit* алата креирана структура RADFET компонената, након чега је у ATLAS окружењу извршена симулација њихових карактеристика пре и после зрачења. Циљ ових симулација био је да се упореде резултати добијени на основу SMG технике са онима који су симулирани, како би се утврдиле разлике у вредностима густина наелектрисања у оксиду и површинских стања, као и квалитет њиховог моделирања у радијационом окружењу.

3.2.1. Експериментална поставка и резултати зрачења RADFET компонената

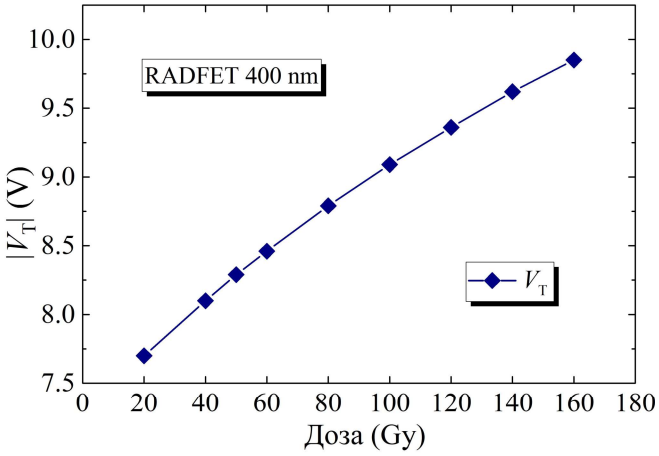
У почетној фази истраживања спроведен је експеримент који је подразумевао зрачење RADFET компонената са дебљином оксида гејта од 400 nm [206]. Ове компоненте су произведене у лабораторијама Националног института „Тиндал“ у Корку (Ирска) у сарадњи са компанијом *Varadis*. Само зрачење реализовано је у Институту „Винча“, применом X-зрака на собној температури, при чему је укупна апсорбована доза износила 160 Gy. Током експеримента сва три извода транзистора (гејт, дрејн и сорс) су била повезани на масу. Ради праћења промена преносних карактеристика током процеса зрачења, коришћен је аутоматизовани систем за мерење [217, 229]. Конфигурација система, приказана на слици 3.12 [217], обухвата специјално пројектован уређај за контролу, као и прилагођену штампану плочу са релејима, на којој је било смештено осам RADFET компонената које нису излагане напрезању. Комплетна мерна поставка била је позиционирана на удаљености од 350 mm од извора зрачења.



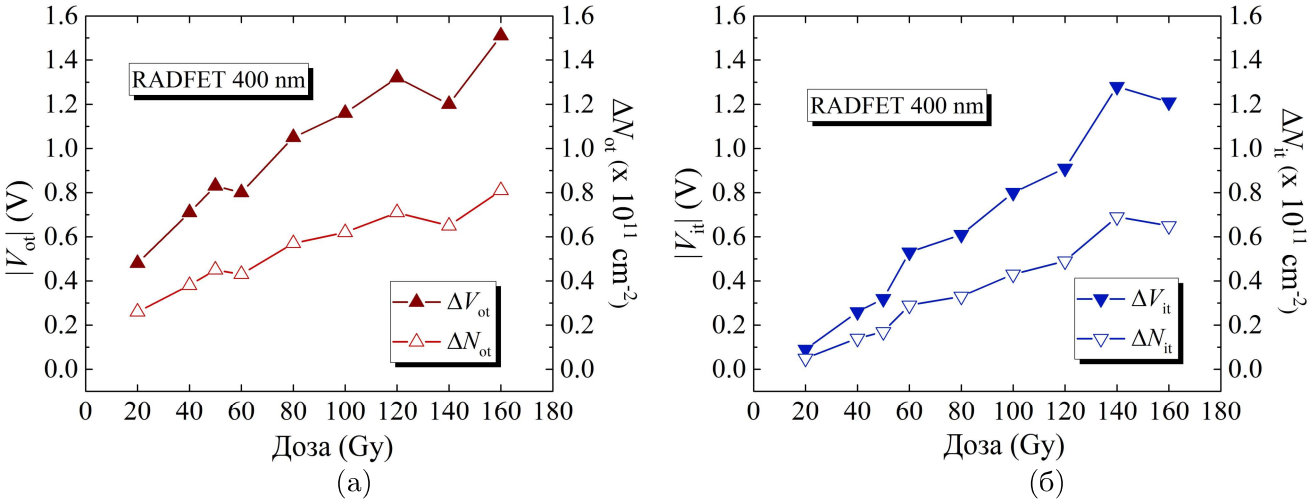
Слика 3.12: Шематски приказ експерименталне поставке коришћене за процедуру зрачења и аквизицију података [217].

Штампана плоча је била повезана са окружењем за контролу релеја и напајање помоћу два DSUB кабла – један DSUB-25 кабл је коришћен за управљање релејима, док је други, DSUB-9 кабл, служио за довођење напона на транзисторе. Окружење за контролу релеја и напајање садржало је микроконтролер PIC16F887 који је комуницирао са рачунаром путем FTDI чипа. За реализацију мерења коришћен је уређај SMU *Keithley* 2400 [216], који је служио као извор али и за мерење струје и напона, а повезан је са рачунаром преко USB-GPIB интерфејс картице. Целокупним системом управљао је наменски развијен софтвер написан у програмском језику C#, што је омогућило потпуну аутоматизацију процеса мерења.

Са преносних I-V карактеристика, (применом SMG технике), извршено је одређивање промене напона прага (слика 3.13 [226]), а и промене количине наелектрисања у оксиду и површинских стања (слика 3.14 [226]). Уочено је да је пораст густине наелектрисања у оксиду (ΔN_{ot}) износио приближно $1{\times}10^{11}$ cm^{-2} (слика 3.14а), док је промена густине површинских стања (ΔN_{it}) била око $0{,}5{\times}10^{11}$ cm^{-2} (слика 3.14б). Овај однос количина наелектрисања је у складу са очекивањима, с обзиром на то да дебели оксиди обично показују овакву дистрибуцију дефеката. Добијени резултати су представљали полазну основу за даље нумеричке симулације.



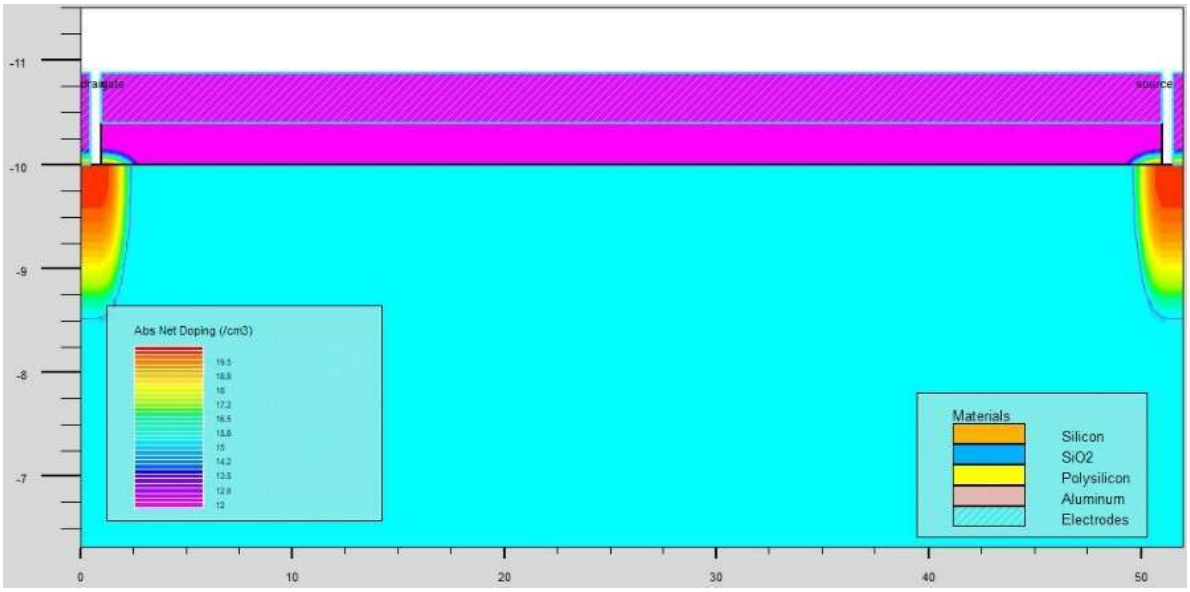
Слика 3.13: Промена напона прага RADFET компоненатa током процеса зрачења применом X-зрака до укупне апсорбоване дозе од 160 Gy.



Слика 3.14: (а) Допринос промене густине наелектрисања у оксиду ΔN_{ot} одговарајућој промени напона прага ΔV_{ot} и (б) допринос промене густине површинских стања ΔN_{it} одговарајућој промени напона прага ΔV_{it} код анализираних RADFET компоненатa.

3.2.2. TCAD симулације RADFET структуре и одговарајуће анализе

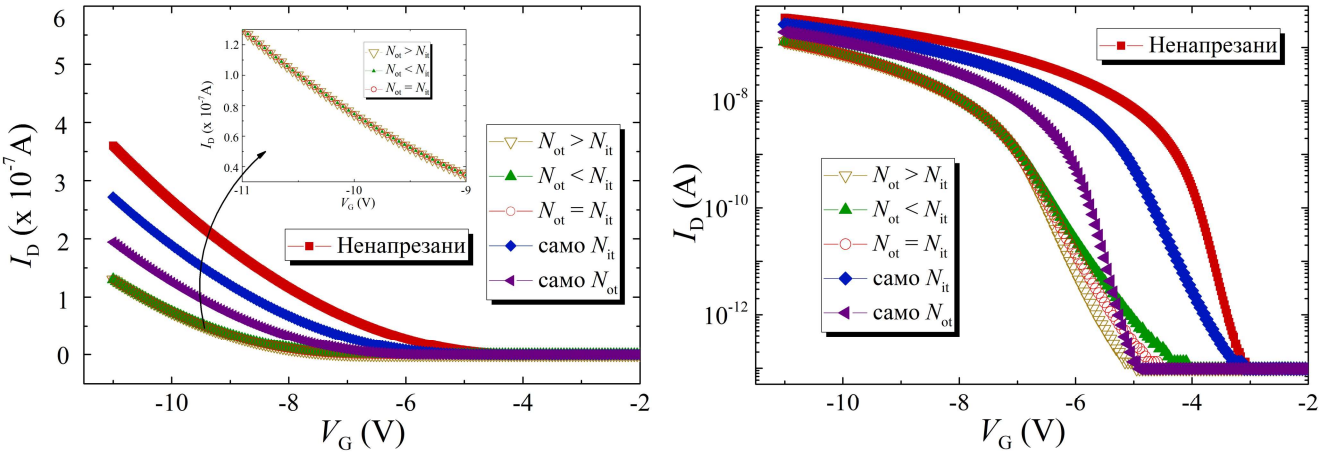
Како би се проценила одступања која се јављају током примене SMG технике за екстракцију наелектрисања, симулирана је MOSFET структура која представља RADFET са сличном густином наелектрисања у оксиду као што је одређено након процеса зрачења. За симулацију је коришћена структура са дебљином оксида од 400 nm и концентрацијом донора $N_D = 3{\times}10^{16}$ cm^{-3}, што одговара вредностима код компоненти коришћених у експерименту. Дужина и ширина канала биле су $L = 50$ μm и $W = 1$ μm, респективно. Код 2D симулација, ширина канала мора да буде дефинисана при пројектовању компоненте, али и не утиче на прецизност добијених резултата. Приказ симулиране структуре дат је на слици 3.15 [226]. У *Atlas* симулацијама укључен је *Auger* рекомбинациони модел (`auger`), као и *Shockley–Read–Hall* рекомбинација (`consrh`). За моделовање покретљивости носилаца примењен је CVT модел (`cvt`), који обухвата зависност покретљивости од електричног поља, концентрације и температуре. Расподела носилаца описана је коришћењем *Fermi–Dirac*-ове статистике (`fermi`), док је за ниске концентрације примењен модел непотпуне јонизације примеса (`incomplete ionization`). Додатно, укључен је и модел сужења забрањене зоне (`bandgap narrowing - bgn`). Симулације су реализоване на температури од 300 K.



Слика 3.15: TCAD симулација RADFET структуре са $t_{ox} = 400$ nm.

Струјно-напонске карактеристике симулиране структуре генерисане су помоћу симулатора, након чега је примењена иста SMG техника као и за компоненте које су биле излагане зрачењу у лабораторији, у циљу екстракције наелектрисања. На слици 3.16 [226] приказане су преносне карактеристике у натпраговском и потпраговском делу за симулирану структуру. Са слике 3.16а може се уочити да долази до промене напона прага, као и да *I-V* карактеристике структура које садрже и наелектрисања у оксиду и површинска стања показују слично понашање, међусобно се поклапају, при чему се у односу на ненапрезано стање, померају. С друге стране, на слици 3.16б се може приметити да је структура у којој су уграђена и наелектрисања у оксиду и површинска стања имају

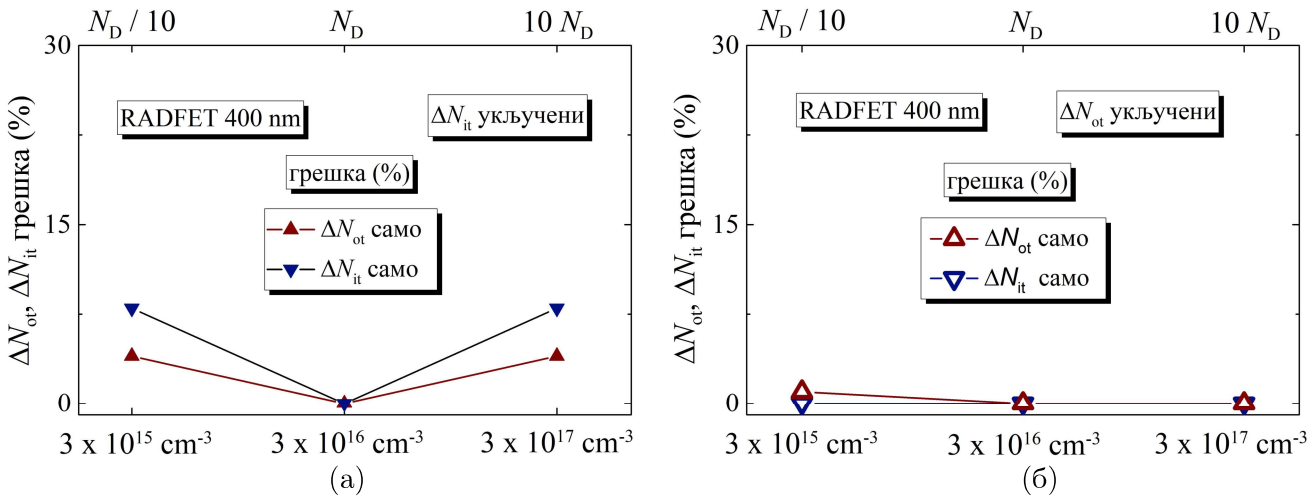
различите нагибе у потпраговској области, што је последица различитих густина наелектрисања, па ће самим тим и параметри добијени екстракцијом бити различити. Уколико се упореде карактеристике структуре која садржи само наелектрисања у оксиду са оном која представља структуру која није претходно напрезана, примећује се да је једина разлика у хоризонталном померању карактеристике, без промене нагиба. Насупрот томе, када се анализира структура која садржи само површинска стања у односу на иницијалну, *I-V* карактеристике почињу и завршавају се на истом нивоу, али се нагиби знатно разликују.



Слика 3.16: (а) Натпраговске и (б) потпраговске карактеристике симулиране RADFET структуре.

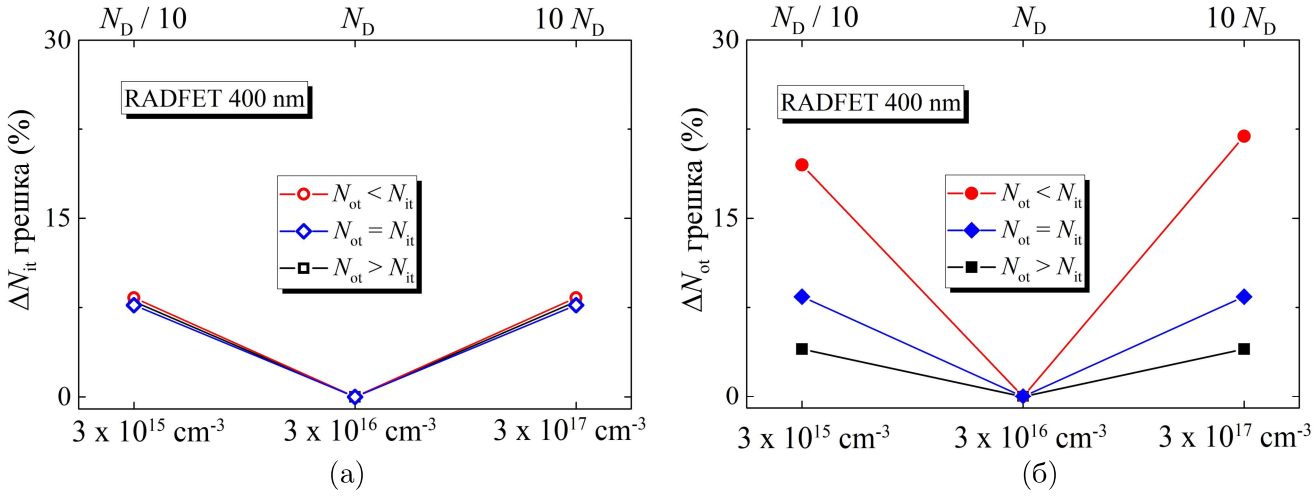
У почетној фази, у MOSFET структуру су укључена само површинска стања (N_{it} = 0,5×10^{11} cm^{-2}), како би се проценила тачност SMG технике при екстракцији искључиво површинских стања (слика 3.17а [226]). Након тога, реализоване су симулације у којима су укључена само наелектрисања у оксиду (N_{ot} = 1×10^{11} cm^{-2}), и поново је примењена иста метода (слика 3.17б [226]). Уочено је да су одступања мања у случају када структура садржи само наелектрисања у оксиду. У циљу даље анализе и моделирања реалних компонената, у симулиране структуре су истовремено укључена и наелектрисања у оксиду и површинска стања, при чему су њихове концентрације вариране тако да се испитају три различите ситуације: када је концентрација N_{ot} мања од N_{it}, када су једнаке и када је N_{ot} већа од N_{it}. Такође, током екстракције наелектрисања применом SMG технике, ниво допирања канала је намерно модификован за фактор 10 у односу на реалну вредност коришћену у TCAD симулацијама, што одражава честу ситуацију у којој произвођачи MOSFET компонената не објављују прецизан профил допирања.

Треба истаћи да су у оквиру симулација површинска стања била моделирана тако да су се дискретне вредности распоређивале у забрањеној зони и на укупно пет енергетских нивоа. Важно је напоменути да се, уколико се површинска стања расподеле на неке друге енергетске нивое, нагиби карактеристика мењају, што доводи до различитих резултата приликом примене SMG технике. Ово представља једну од тема која ће бити предмет будућих истраживања. У оквиру ове анализе, добијени резултати показују минимално одступање у случају познате вредности концентрације донора N_D = 3×10^{16} cm^{-3}, па се претпоставља да су одабрани енергетски нивои у симулатору коректни. Посебно је било занимљиво анализирати како се процењене густине наелектрисања у оксиду и површинских стања мењају у случају када је вредност допирања унета у SMG технику десет пута мања или већа од тачне вредности N_D.



Слика 3.17: Проценат одступања у одређивању густине наелектрисања применом SMG технике у поређењу са TCAD симулацијама, као функција концентрације допирања у каналу. Приказане промене су за случај када су у симулираној структури RADFET-а, са дебљином оксида $t_{ox} = 400$ nm, укључена (а) само површинска стања и (б) само наелектрисања у оксиду.

У структури RADFET транзистора вредност наелектрисања у оксиду, добијена применом SMG технике, највише се поклапа са тачно симулираном вредношћу у случају када је концентрација наелектрисања у оксиду (N_{ot}) већа од концентрације површинских стања (N_{it}), што представља вероватнији случај за реалну, озрачену компоненту. Резултати добијени овом методом у поређењу са вредностима унетим у симулатор приказани су на слици 3.18 [226].



Слика 3.18: Проценат одступања израчунате вредности наелектрисања применом SMG технике у поређењу са TCAD симулацијама, у функцији концентрације допирања у каналу, приказан је за случајеве (а) површинских стања и (б) наелектрисања у оксиду, при чему су разматране три различите расподеле наелектрисања у симулираној структури са дебљином оксида од 400 nm.

За ову структуру, најмања одступања у резултатима добијена су у случају када је густина наелектрисања у оксиду већа од густине површинских стања, што је уједно и најчешћи случај код реалних, озрачених компонената. Овај закључак указује на поузданост SMG технике у условима када доминирају наелектрисања у оксиду, као и на

значај реалистичног подешавања параметара при симулацијама у циљу добијања репрезентативних резултата. Добијена поклапања са експериментално одређеним концентрацијама наелектрисања додатно потврђује валидност предложеног приступа за анализу и карактеризацију радијационо осетљивих MOS структура.

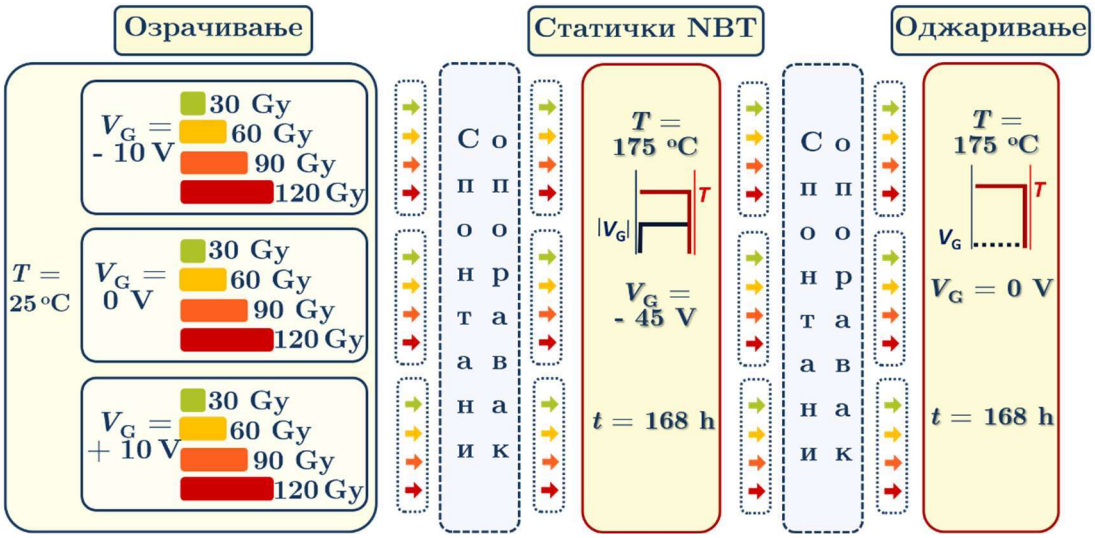
3.3. Експерименти сукцесивног зрачења и NBT напрезања VDMOS транзистора снаге

Као што је већ истакнуто, компоненте које су у највећој мери коришћене у овом истраживању су VDMOS транзистори снаге, што је у складу са њиховом широко распрострањеном применом у различитим електронским уређајима који су изложени утицајима из амбијента, у коме раде. Зато се део овде представљених резултата фокусира на ефекте које имају на ове транзисторе различити видови деградације, услед сукцесивног зрачења и NBT напрезања. У оквиру вишегодишњег истраживачког циклуса, спроведен је велики број експеримената који су обухватали различите услове зрачења (дозе, брзине доза, поларизацију током зрачења) [34, 39, 76, 115, 158, 188–190, 199, 230, 231], као и различите услове NBT напрезања (статички и импулсни режим, варијације у амплитуди, фактору испуне и фреквенцији сигнала) [29, 32, 77–79, 94, 98, 114, 122, 230, 232]. Након представљених промена које су изазване излагањем јонизујућем зрачењу, као и после спроведене анализе SMG технике која омогућава раздвајање доприноса наелектрисања у оксиду и површинских стања промени напона прага, представљена је реализација комплексних експерименталних процедура. Овде приказани експерименти су били осмишљени тако да се сукцесивно испитују ефекти зрачења и NBT напрезања, како би се анализирао рад компонената у условима који су слични реалним условима рада. Једна од карактеристичних примена ових компонената је када се користе као резервне компоненте у сложенијим уређајима. Тако експеримент који је детаљно описан у наставку представља најобухватнију конфигурацију до сада, јер интегрише највећи број различитих параметара и сценарија коришћења компонената у условима утицаја спољашњих фактора. На тај начин омогућено је свеобухватно сагледавање деградације компонената и понашања у реалним условима рада.

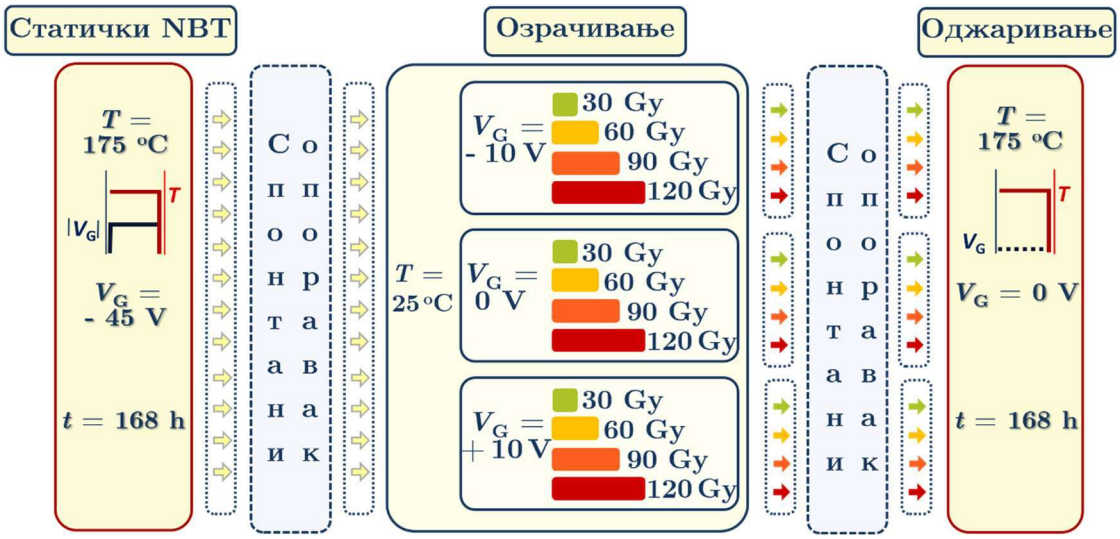
3.3.1. Ефекти сукцесивног статичког NBT напрезања и зрачења VDMOS транзистора снаге

Детаљи прве две експерименталне процедуре шематски су приказани на сликама 3.19 и 3.20 [39]. У почетној фази прве експерименталне процедуре узорци су били изложени зрачењу на собној температури, извором Co-60, са брзином дозе од 30 Gy/h, до различитих вредности апсорбоване дозе: 30 Gy, 60 Gy, 90 Gy и 120 Gy. Током зрачења, одговарајуће подгрупе узорака су биле подвргнуте различитим поларизацијама гејта од +10 V, 0 V и –10 V, док су изводи дрејна и сорса били краткоспојени и уземљени. Након зрачења све компоненте су се спонтано опорављале на собној температури, без примене напона на гејту, као што је приказано на слици 3.19. У наставку експерименталне процедуре, реализовано је NBT напрезање, при чему су све компоненте, независно од апсорбоване дозе, биле изложене температури од 175 °C уз примењен напон на гејту од –45 V у трајању од 168 сати. Након још једног периода спонтаног опоравка, компоненте су биле подвргнуте процесу оджаривања на температури од 175 °C без поларизације у трајању од 168 h. Друга експериментална процедура је подразумевала да компоненте буду најпре подвргнуте NBT напрезању, а затим јонизујућем зрачењу и на крају оджаривању, као што

је приказано на слици 3.20. Између сваког од ових процеса, компоненте су се спонтано опорављале. И током NBT напрезања, зрачења и оджаривања, компоненте су биле подељене у одговарајуће подгрупе и биле су потврднуте истим условима, као и у аналогном сегменту експерименталне процедуре приказане на слици 3.19.

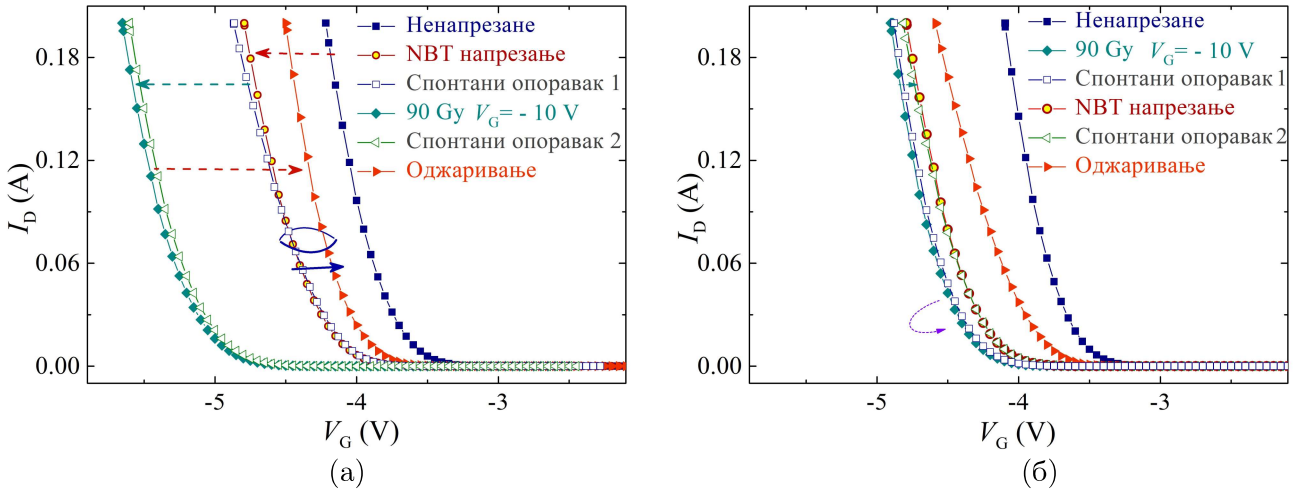


Слика 3.19: Шематски приказ експерименталних услова током зрачења, статичког NBT напрезања и оджаривања.



Слика 3.20: Шематски приказ експерименталних услова током статичког NBT напрезања, зрачења и оджаривања.

Примењена метода одређивања напона прага заснована је на анализи преносних карактеристика испитиваних компоненти, применом екстраполације линеарног дела кривих $\sqrt{I_D} - V_G$ и одређивањем тачке пресека са V_G-осом [233]. Ова метода је стандардна у савременим истраживањима из области полупроводничких и наноелектронских компонената, где је одређивање напона прага од кључног значаја за евалуацију перформанси и њихову оптимизацију. На слици 3.21 [234] су приказане одговарајуће преносне карактеристике узорака након сваке фазе у оквиру обе експерименталне процедуре: NBT напрезање + зрачење (слика 3.21а) и зрачење + NBT напрезање (слика 3.21б).

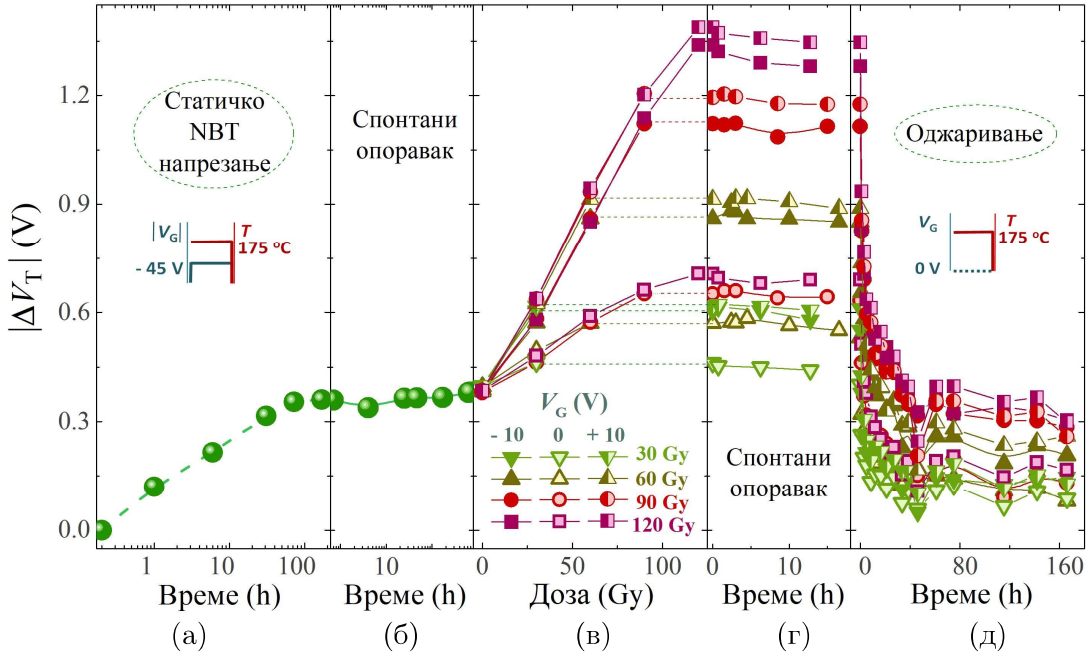


Слика 3.21: Преносне I-V карактеристике након сваке секвенце у току експерименталне процедуре (а) NBT напрезање + зрачење + оджаривање и (б) зрачење + NBT напрезање + оджаривање.

Пре почетка експерименталних процедура, извршена су мерења преносних карактеристика ненапрезаних компонената, на основу којих је одређен напон прага сваке од њих. Ради обезбеђивања поузданости података, пажљиво су одабране компоненте са најприближнијим вредностима напона прага, односно најсличнијим преносним карактеристикама. У циљу осигурања поузданости и доказивања репродуктивности добијених резултата, било је неопходно да се више узорака озрачи под истим условима, па су узорци у свакој подгрупи били изложени истим условима напрезања и зрачења. Међутим, ради прегледнијег приказа и праћења експерименталних података, приказане вредности промене напона прага (ΔV_T) представљају средње вредности промена напона прага компонената унутар сваке подгрупе. На слици 3.22 и слици 3.23, [39, 234, 235] које обухватају комплетну прву и другу експерименталну процедуру, приказане су средње вредности напона прага за све подгрупе узорака.

На слици 3.22 приказана је промена напона прага током експерименталне процедуре у којој су компоненте прво биле изложене NBT напрезању, првом спонтаном опоравку, а затим зрачењу. Насупрот томе, на слици 3.23 дате су промене напона прага у обрнутом редоследу напрезања, односно када је зрачење претходило NBT напрезању. Након ових фаза, уследио је други спонтани опоравак у оквиру обе експерименталне процедуре, а затим је уследила фаза оджаривања, за које је такође приказана промена напона прага. Као што је већ поменуто, промена напона прага представљена је по апсолутној вредности, с обзиром на то да је вредност напона прага код p-каналних VDMOS транзистора негативна и да се током напрезања повећава по апсолутној вредности, па су све промене приказане као позитивне.

На слици 3.22а може се уочити да све нестресиране компоненте које су прво биле изложене NBT напрезању показују готово идентичан ток деградације напона прага. У бројним истраживањима које се баве нестабилностима изазваним негативним напоном на гејту, истицано је да формирање површинских стања на међуповршини може бити последица механизама електрохемијских реакција. Иако постоје различита мишљења у погледу улоге захваћеног наелектрисања у оксиду у механизмима током NBT напрезања, велики број радова указује на то да највећи допринос деградацији потиче од захватања шупљина, што је посебно изражено код компонената са дебелим оксидом гејта [32].

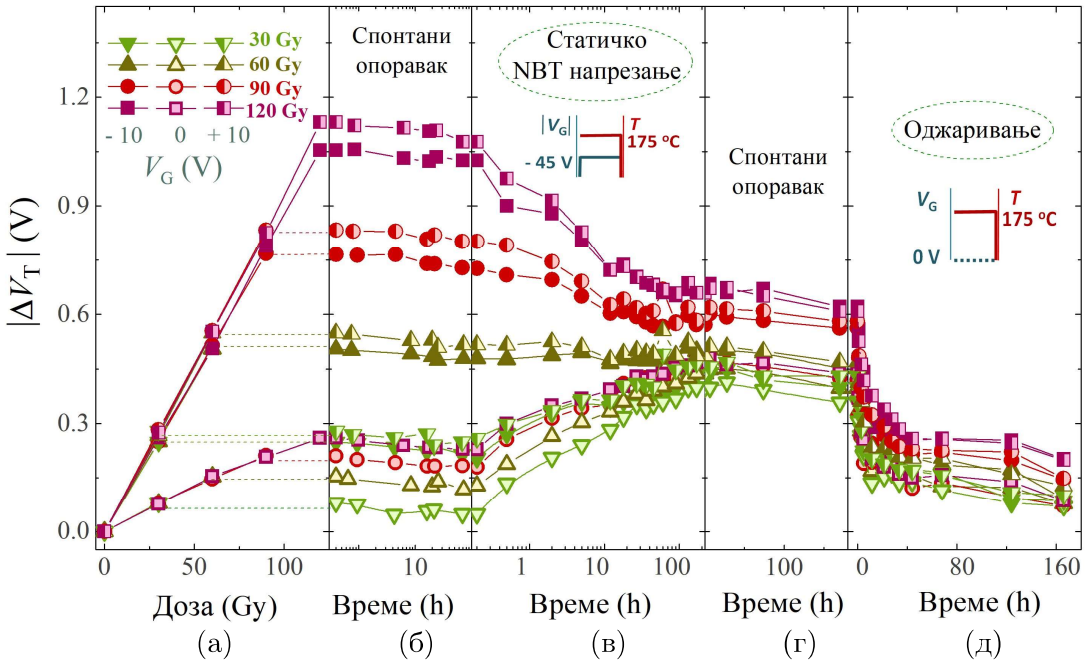


Слика 3.22: Промена напона прага p-каналних VDMOS транзистора снаге током (а) статичког NBT напрезања праћеног (в) зрачењем и (д) оджаривањем, као и током (б) и (г) спонтаног опоравка, који је уследио и након NBT напрезања и након зрачења.

Са друге стране, на основу слике 3.23, може се уочити да је зрачење нестресираних компонената довело до значајнијих промена напона прага. Величина ових промена повећава се са укупном апсорбованом дозом и зависи од примењеног напона на гејту током зрачења. При одсуству напона на гејту, промене напона прага су биле знатно мање, док је примена напона на гејту резултирала скоро четири пута већим променама. Ова разлика приписује се утицају електричног поља на ефекте изазване зрачењем, што је у складу са ранијим истраживањима [32, 122, 188]. При томе, промене су израженије када се примени позитивна поларизација, него негативна. Разлог ове разлике је суперпозиција локалног електричног поља [32] дефеката формираних под дејством зрачења и електричног поља услед примењеног напона на гејту.

У литератури је доступан велики број модела који објашњавају механизме одговорне за промене густина наелектрисања у оксиду и површинских стања током излагања γ-зрачењу и NBT напрезању [87, 88, 91, 95, 152]. Предложене електрохемијске реакције у оквиру ових модела заснивају се на постојању прекурсора за захватање наелектрисања у оксиду гејта и формирање површинских стања на међуповршини SiO_2/Si, као и на кретању честица водоника.

Током процеса озрачивања компонената, високоенергетски фотони γ-зрачења могу довести до раскидања ослабљених веза $Si–H$ и $Si–OH$ у оксиду, као и регуларних хемијских веза, што доводи до стварања парова електрон–шупљина. Део парова се рекомбинује, али највећи део генерисаних електрона напушта оксид [32]. Већина електрона се брзо уклања јаким електричним пољем, али шупљине које имају мању покретљивост могу да буду захваћене у оксиду на ваканцијама кисеоника, $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3$ и тровалентним силицијумовим атомима $O_3 \equiv Si^{\bullet}$ (E' центри) што доприноси формирању нелектрисања у оксиду [29, 33, 122]. Уколико се компонента озрачи без поларизације гејта, у оксиду настаје слабо позитивно електрично поље услед мале разлике у излазном раду између гејта и n-типа супстрата p-каналног транзистора, што може утицати на ефикасност захватања шупљина створених γ-зрачењем [236, 237].



Слика 3.23: Промена напона прага p-каналних VDMOS транзистора снаге током (а) зрачења праћеног (в) NBT напрезањем и (д) оджаривањем, као и током (б) и (г) спонтаног опоравка, који је уследио и након NBT напрезања и након зрачења.

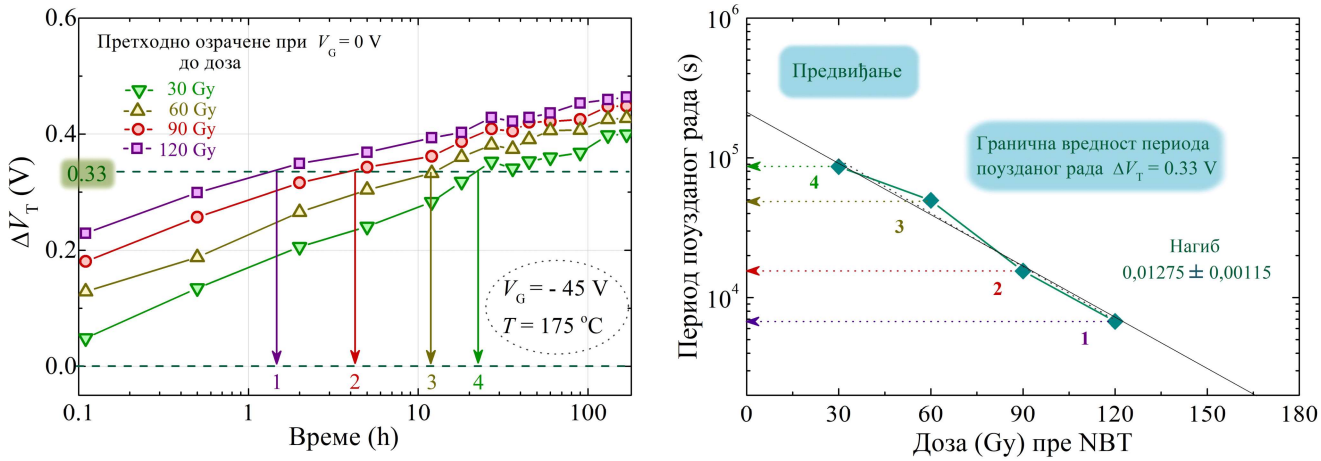
Уколико је током зрачења на гејт примењен напон, електрони се брзо уклањају (кроз полупроводник када је примењен негативан напон на гејт, или кроз оксид када је примењен позитиван напон), док се настале шупљине могу захватити у оксиду, што доводи до повећања густине наелектрисања у оксиду, чиме се појачава локално електрично поље. Повећана концентрација шупљина може да иницира низ механизама који додатно утичу на пораст густина наелектрисања у оксиду и густина површинских стања на међуповршини [152, 188]. Као последица ових промена, у случају примењеног напона на гејту, долази до израженије помене напона прага. Зрачење након NBT напрезања довело је до додатног значајног пораста напона прага.

Већина електрохемијских реакција које се одвијају током NBT напрезања могу се одвијати у оба смера, директно и инверзно. Код ненапрезаних компонената, реакције током NBT напрезања углавном се одвијају директно, што доводи до настанка дефеката. Међутим, у случају претходно зрачених компонената, смер појединих реакција може варирати у зависности од услова претходног NBT напрезања, што може резултирати стварањем нових дефеката или њиховом пасивизацијом (инверзан процес). Током процеса оправка, већа је вероватноћа да се реакције одвијају инверзно, што доводи до делимичног оправка електричних карактеристика компонената.

Иако промене у вредности напона прага током првог спонтаног оправка након NBT напрезања, као и након зрачења, не делују нарочито изражено (слике 3.22б и 3.23б), ипак постоје, у одређеној мери, и указују на то да се и током фазе оправка настављају одређени електрохемијски процеси. Ове процесе није могуће занемарити, јер могу утицати на вредности ΔV_T током наредних напрезања. Конкретно, промене ΔV_T током накнадног зрачења (за све дозе и у случају зрачења са и без поларизације) су нешто мање у поређењу са компонентама које нису претходно биле излагане напрезању, што је приказано на слици 3.22в. Посебно је уочљиво да на резултате NBT напрезања након зрачења значајно утиче претходно зрачење (слика 3.23в), што указује на потребу за додатним анализама.

Наиме, као што је приказано на слици 3.23в, зрачење је значајно утицало на промену напона прага током накнадног NBT напрезања, не само квантитативно, већ и квалитативно. Код свих компонената које су биле озрачене без примењеног напона на гејту, као и код оних које су озрачене уз примењен напон на гејту при најнижој дози од 30 Gy, NBT напрезање је довело до повећања промене напона прага. Тај пораст је био највећи, тј. најбржи код компонената озрачених до најниже дозе од 30 Gy, без поларизације гејта. Насупрот томе, код компонената које су озрачене уз примењен напон на гејту при вишим дозама зрачења, NBT напрезање је довело до смањења промене напона прага. Ово смањење је било израженије у случају зрачења до дозе од 120 Gy, него до 90 Gy. Уочене промене су биле израженије код узорака озрачених при позитивној поларизацији гејта. Међутим, код компонената озрачених до 60 Gy, NBT напрезање није изазвало значајне промене напона прага. Спонтани опоравак и након другог сегмента напрезања, у обе експерименталне процедуре, није значајно утицао на промену напона прага (слике 3.22г и 3.23г). Са друге стране, накнадно оджаривање на повишеној температури имало је изражен ефекат у погледу смањења апсолутне вредности напона прага код свих узорака, при чему је највеће смањење забележено на самом почетку процеса оджаривања. Иако су на компоненте примењена иста напрезања, њихов редослед је утицао и на коначне вредности промене напона прага. При томе се, током самог процеса оджаривања, јасно уочава значајно мања промена напона прага код компонента код којих је редослед напрезања био зрачење, па NBT напрезање. Очигледно је да што је била мања промена напона прага пре оджаривања, то је и мања промена у току самог процеса оджаривања. Наиме, ове компоненте су биле изложене повишеној температури и пре самог оджаривања, при NBT напрезању. Генерално, при излагању само повишеној температури у току оджаривања, смањење промена напона прага било је израженије код компонената озрачених већом дозом и са примењеним напоном на гејту (нешто израженије код компонената озрачених при $V_G = +10$ V, него при $V_G = -10$ V).

Такође, додатна анализа била је усмерена на предвиђање радног века VDMOS транзистора снаге. Као што је већ поменуто, када параметар компоненте изађе из пројектованог радног опсега услед спољашњих услова или дуготрајне експозиције одређеним факторима, говори се о параметарском отказу. У том тренутку, компонента се не сматра поузданом за даљу употребу. За испитиване VDMOS транзисторе, прихваћено је да је промена напона прага од 0,33 V гранична вредност (*failure criteria*), што је потврђено и у претходном истраживању [121]. Ова вредност је приказана на слици 3.24а [235], где су дате промене напона прага током NBT напрезања, након претходног зрачења без примењеног напона на гејту, при чему су компоненте биле зрачене до четири различите апсорбоване дозе 30 Gy, 60 Gy, 90 Gy и 120 Gy. Типичан пример оваквог случаја је када се у неком уређају налазе компоненте које служе као резервне, и почињу са радом тек након отказа примарног блока. На основу овог понашања напона прага и пресека са вредношћу од 0,33 V, одређена су времена у којима промена напона прага достиже ову вредност. Та времена, позната као експериментално утврђене вредности периода поузданог рада [32, 122, 188], у зависности од постигнуте апсорбоване дозе зрачења приказана су на слици 3.24б [235]. Анализом ових резултата могуће је предвидети период поузданог рада компонената за неку другу вредност дозе која може бити присутна у реалним радним условима [76, 231, 238–242]. Наиме, екстраполацијом добијених резултата дуж осе која представља апсорбовану дозу, може се доћи до резултата периода поузданог рада у зависности од дозе.



(а) (б)

Слика 3.24: Резултати (а) промене напона прага током NBT напрезања након зрачења без примењеног напона на гејту за четири апсорбоване дозе и (б) процена периода поузданог рада за произвољну вредност апсорбоване дозе.

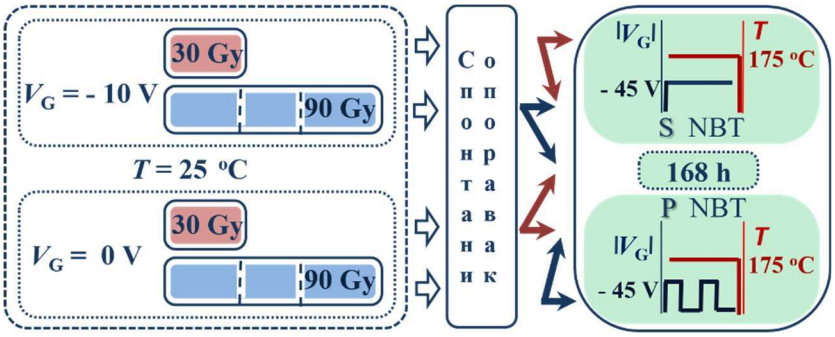
3.3.2. Ефекти сукцесивног статичког или импулсног NBT напрезања и зрачења VDMOS транзистора снаге

Иако се резултати добијени током статичког NBT напрезања могу користити за процену периода поузданог рада компонената, потребно је нагласити да је са становишта практичне примене рад у импулсном режиму од већег значаја.

Поменуто је да су VDMOS компоненте широко примењиване у областима као што су напајања са прекидачким режимом рада, аутомобилска индустрија и свемирска техника [5, 29, 87, 114, 121, 243]. Управо у већини ових примена, VDMOS транзистори могу да раде као ефикасни прекидачи због њихових изузетних прекидачких способности. Такви транзистори су погодни за примену у различитим уређајима који раде на фреквенцијама до 1 MHz, тако да управљачки сигнал који се доводи на гејт транзистора обично има облик импулсног сигнала [244]. Режим рада транзистора (укључено/искључено) одређен је карактеристикама овог управљачког сигнала, укључујући фактор испуне, време пораста и време опадања ивица сигнала. VDMOS транзистор функционише као затворени прекидач када вредност напона управљачког сигнала пређе напон прага V_T, у супротном, понаша се као отворени прекидач. Имајући у виду све наведене факторе, циљ овог експерименталног сегмента био је да се процени како претходна напрезања, како зрачење тако и NBT напрезање, утичу на понашање компонената током њиховог рада у реалним условима рада.

Посебно је важно истаћи да је у оквиру овог дела анализирано понашање и испитивани su озрачени узорци који су били изложени и импулсном NBT напрезању (који представља додатни експеримент), као што је шематски приказано на слици 3.25 [115]. Експеримент је реализован уз примену претходно описане опреме (слике 2.3, 2.20 и 3.1).

У првој фази овог дела експеримента спроведен је процес зрачења, пре кога су компоненте подељене у две групе, при чему је прва озрачена до 30 Gy, а друга до 90 Gy. У оквиру обе групе, по једна подгрупа узорака је озрачена без поларизације, а друга са негативном поларизацијом гејта ($V_G = -10$ V), тако да су биле озрачене четири подгрупе. Након периода спонтаног опоравка, уследио је процес статичког и импулсног NBT напрезања у трајању од 168 h за све узорке.



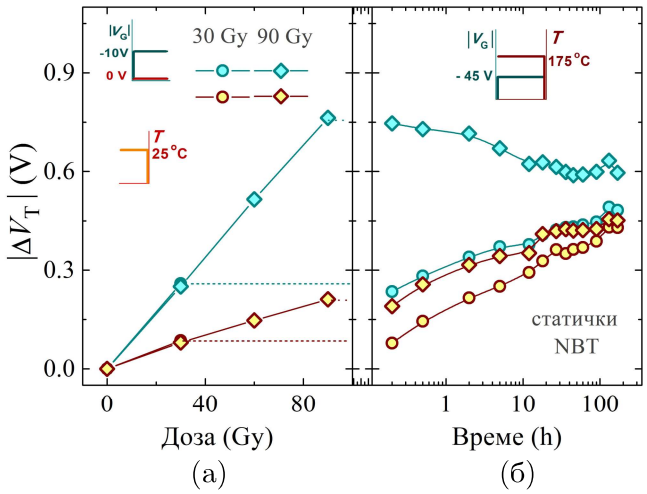
(а) (б)

Слика 3.25: Шематски приказ услова додатног експеримента приликом (а) зрачења компонената, као и (б) сукцесивног излагање статичком или импулсном NBT напрезању.

У циљу поређења промена напона прага током статичког NBT напрезања (S NBT) након зрачења, (која одговара делу резултата слике 3.23а-в) приказана је на слици 3.26 [115], док је на слици 3.27 [115] приказана промена напона прага током импулсног NBT напрезања (P NBT) након зрачења, при $f = 10$ kHz и DTC = 50%. Пре оба вида NBT напрезања компоненте су озрачене под истим условима на собној температури и брзином дозе од 30 Gy/h. Као и у претходним експериментима, уочено је да је зрачење компонената довело до изражене промене напона прага, која је била значајнија код узорака озрачених при напону на гејту од –10 V у односу на оне озрачене без напона на гејту, као и да је ΔV_T значајно већа при зрачењу до 90 Gy него до 30 Gy.

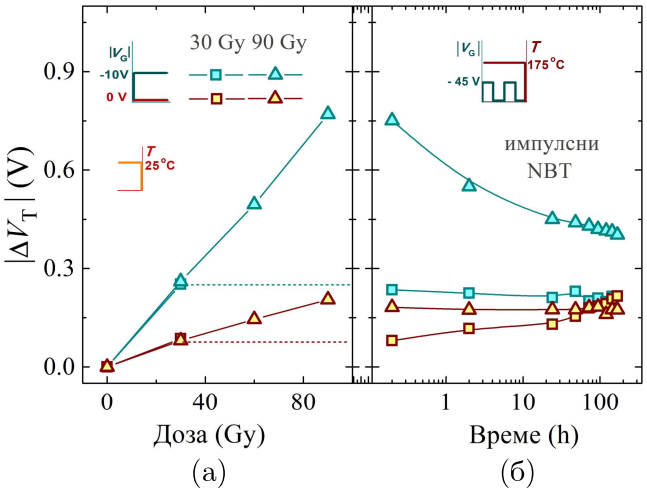
Спонтани опоравак на собној температури довео је до благог смањења вредности промене напона прага код свих испитиваних компонената. Насупрот томе, накнадно NBT напрезање као резултат имало је различите вредности промене напона прага, које су јако зависиле од примењене поларизације током зрачења, укупне апсорбоване дозе, као и од вида напрезања, статичког или импулсног NBT напрезања (слике 3.26 и 3.27). Тако, током статичког NBT напрезања ΔV_T расте за све узорке озрачене без поларизације, као и за оне озрачене са поларизацијом али до 30 Gy, док ΔV_T опада код узорака озрачених до 90 Gy при поларизацији од –10 V на гејту.

Током импулсног напрезања долази до значајног опадања напона прага код узорака претходно озрачених до 90 Gy при негативној поларизацији гејта.



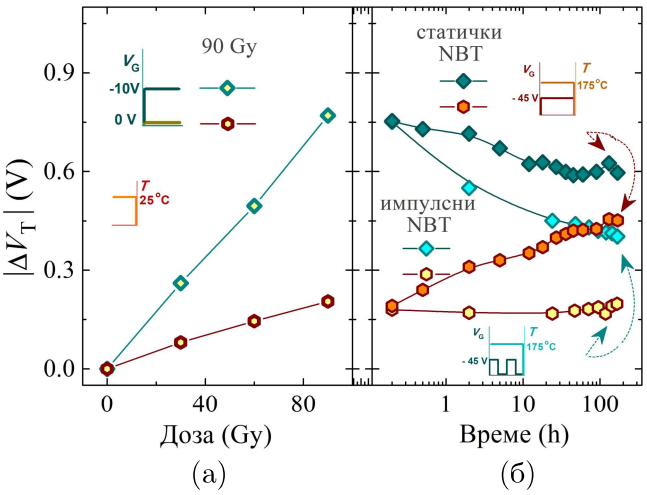
(а) (б)

Слика 3.26: Промена напона прага током (а) зрачења и сукцесивног (б) статичког NBT напрезања.



Слика 3.27: Промена напона прага током (а) зрачења и сукцесивног (б) импулсног NBT напрезања.

Ради додатног упоређења, промена напона прага, добијена током експеримента зрачења до 90 Gy и након оба вида NBT напрезања приказана је на слици 3.28 [115]. Када су у питању узорци озрачени без поларизације до 90 Gy и са поларизацијом до 30 Gy, промене напона прага нису посебно изражене, што је приказано на слици 3.27. Међутим, код компонената озрачених без поларизације до 30 Gy долази до одређеног пораста напона прага и при импулсном NBT напрезању.

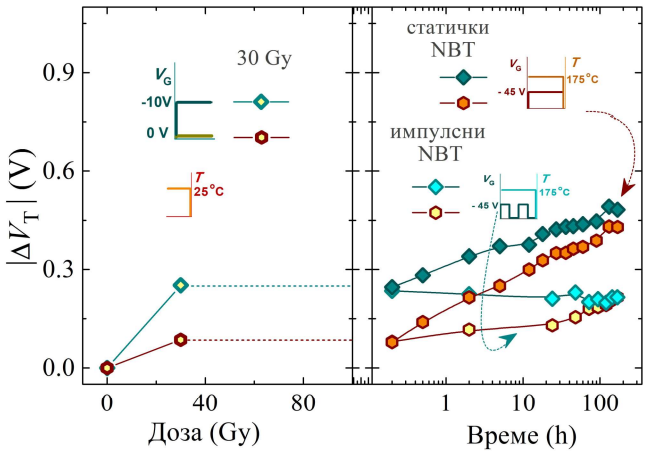


Слика 3.28: Промена напона прага изазвана (а) зрачењем до 90 Gy (без и са поларизацијом напона на гејту) и (б) статичким и импулсним NBT напрезањем.

Треба истаћи да је импулсно NBT напрезање (слика 3.28б) довело до изразито већег смањења ΔV_{T} у случају узорака озрачених са негативним напоном на гејту него што је то био случај код статичког NBT напрезања. Са друге стране, за узорке озрачене без напона на гејту, импулсно NBT напрезање је проузроковало само мале промене ΔV_{T}, за разлику од статичког које је изазвало значајан пораст напона прага.

Када је у питању упоређивање одзива узорака озрачених до 30 Gy статичко NBT напрезање је изазвало значајан пораст напона прага који је био бржи код узорака озрачених без поларизације, иако је у коначном износу имао нешто мању вредност (слика 3.29 [115]). Пораст је примећен и код узорака који су били изложени импулсном NBT напрезању, а озрачени су без поларизације. Иако је тај пораст значајно мањи и

спорији, него код узорака изложених статичком NBT напрезању, ипак је уочљив. Са друге стране, нема уочљивих промена у напону прага узорака озрачених до 30 Gy при поларизацији гејта од –10 V.



(а) (б)

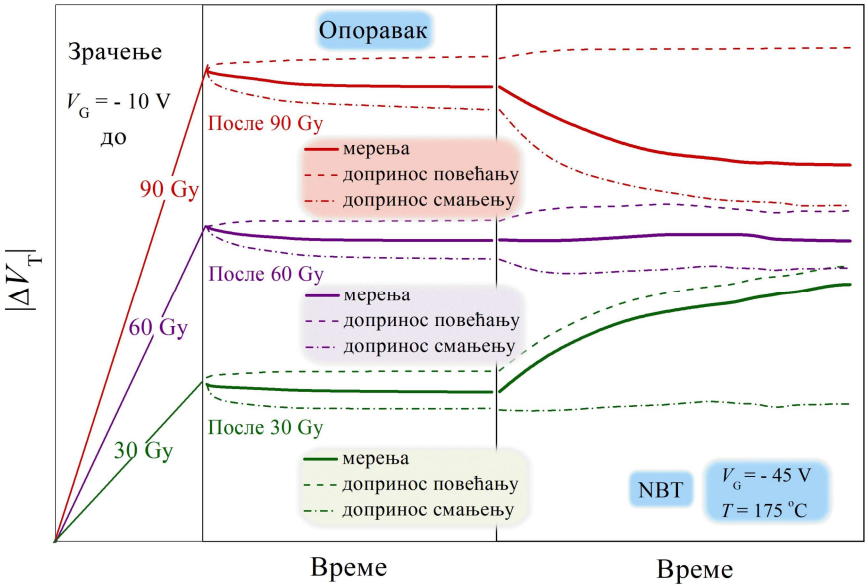
Слика 3.29: Промена напона прага изазвана (а) зрачењем до 30 Gy (без и са поларизацијом напона на гејту) и (б) статичким и импулсним NBT напрезањем.

3.3.3. Анализа механизама одговорних за промене током сукцесивног NBT напрезања и зрачења VDMOS транзистора снаге

Као што је више пута речено, промена напона прага јавља се као последица захватања позитивног наелектрисања у оксиду и формирања површинских стања на међуповршини SiO_2/Si. С обзиром на то, неопходно је проценити појединачни допринос сваког од ових механизама у укупној промени напона прага. Та процена је извршена применом добро познате SMG технике [75].

Карактеристично понашање напона прага у току NBT напрезања након зрачења може се објаснити деловањем два механизма: активацијом електрохемијских реакција које доприносе NBTI ефектима, што доводи до додатног нагомилавања наелектрисања у оксиду и формирања површинских стања, као и процесом оджаривања наелектрисања насталих током зрачења, услед примене негативног напона на гејту и повишене температуре од 175 °C током NBT напрезања (код импулсног NBT напрезања током *off* фазе примењена је само температура). Оба ова механизма утичу на пораст или смањење промене напона прага. За компоненте озрачене до свих доза без примењеног напона на гејту и за оне озрачене до најниже дозе уз примењен напон на гејту, број дефеката насталих током зрачења био је релативно мали, док је остало значајно присуство прекурсора дефеката. Стога је накнадно статичко NBT напрезање пре свега довело до додатног стварања дефеката, што је резултирало даљим повећањем промене напона прага. Насупрот томе, за компоненте које су биле озрачене уз примењен напон на гејту при већим дозама (90 Gy и 120 Gy), а посебно при највећој дози (120 Gy), број дефеката изазваних зрачењем био је знатно већи, па је током статичког NBT напрезања процес оджаривања ових дефеката доминирао над стварањем нових, што је резултирало смањењем промене напона прага. У овом случају, ефекти повишене температуре били су пресудни. На слици 3.30 [235]

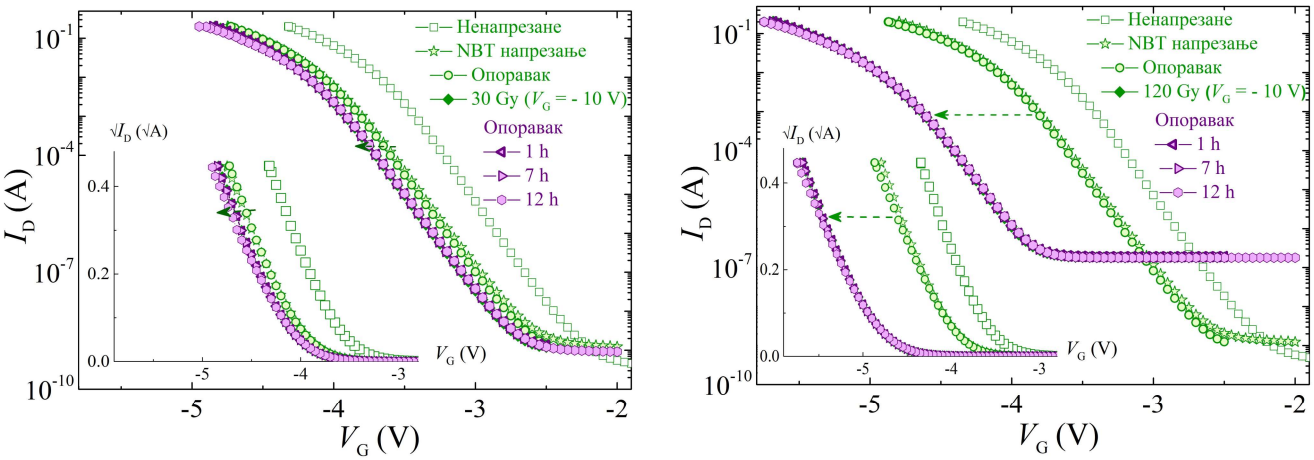
шематски је приказан збирни ефекат посматраних вредности (пуна линија), као и појединачни доприноси повећању и смањењу промене напона прага који проистичу из механизама активације електрохемијских реакција. Очигледно је да током статичког NBT напрезања, након претходног зрачења са примењеним напоном на гејту, код узорака озрачених до 90 Gy доминира допринос смањењу напона прага, док код оних озрачених до 30 Gy доминира допринос његовом повећању. Истовремено, код узорака озрачених до 60 Gy ови доприноси су приближно у равнотежи. Треба напоменути да у овом случају постоји допринос повећању и смањењу промене напона прага као и код узорака који су најпре излагани статичком, а затим импулсном NBT напрезању, што је приказано на слици 2.60a. На овој слици 2.60 током првог сегмента статичког NBT напрезања дошло је до значајног формирања N_{it} и N_{ot}, а током следећег импулсног NBT напрезања доминирају ефекти који доводе до смањења $\Delta \mathrm{V_T}$.



Слика 3.30: Шематски приказ два доприноса: повећању и смањењу промене напона прага који настају приликом статичког NBT напрезања као последица механизама активације електрохемијских реакција током зрачења и процеса опоравка.

Слично томе, иако промене ΔV_{T} током спонтаног опоравка након NBT напрезања и зрачења делују релативно мале (слике 3.22 и 3.23), благи помаци дуж V_{G}-осе, који су резултат промена наелектрисања у оксиду, као и варијације у нагибу преносних карактеристика, које настају услед формирања површинских стања (слике 3.31 и 3.32 [235]), указују на то да се електрохемијски процеси могу и даље одвијати током фазе опоравка и да ти процеси могу бити у одређеној равнотежи. Зато генерисана и неутралисана наелектрисања у оксиду и пасивизирана површинска стања не треба занемарити, јер могу утицати на рад компонената током наредних фаза напрезања. Очигледно је да електрохемијски процеси, који се одвијају током спонтаног опоравка, могу значајно утицати на даљи рад компонената. Са тог аспекта, испитивање понашања компонената током свих фаза експеримента, укључујући и период опоравка, може бити од великог значаја. Понашања потпраговских карактеристика, а посебно струје цурења, захтевају додатне анализе, имајући у виду да је структура VDMOS транзистора веома сложена и да термички активирани електрохемијски механизми у том контексту могу играти значајну улогу. Промене наелектрисања у VDMOS транзистору током примењених напрезања могу значајно утицати на путању струје цурења, што додатно наглашава потребу за детаљнијом анализом овог ефекта.

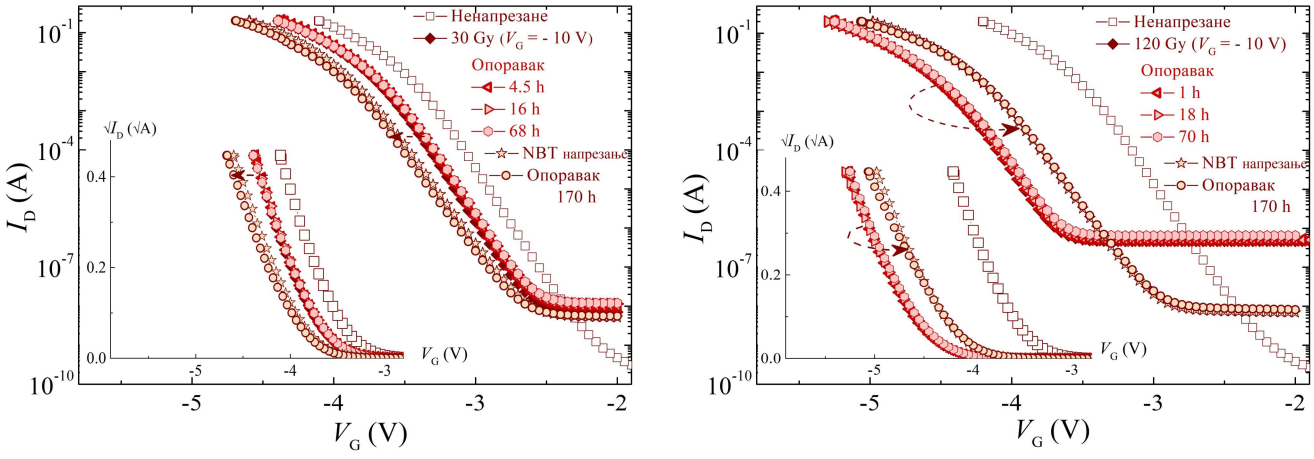
На основу слике 3.31 се може уочити да је статичко NBT напрезање довело до само малог пораста струје цурења, а током зрачења, које је уследило, дошло је до незнатног пораста код узорака озрачених до 30 Gy. Са друге стране, зрачење је довело до значајног пораста (слика 3.31б) за више од два реда величине, код узорака озрачених до 120 Gy. У случају обрнутог редоследа напрезања (слика 3.32), иницијално зрачење је довело до пораста струје цурења за ред величине при зрачењу до 30 Gy, а више од три реда величине након зрачења до 120 Gy.



(а) (б)

Слика 3.31: Промене преносних I-V карактеристика компонената изазване статичким NBT напрезањем, након чега је уследило зрачење при напону на гејту од –10 V (а) до 30 Gy и (б) до 120 Gy, као и преносне карактеристике након спонтаног опоравка који је уследио после оба напрезања.

Међутим, NBT напрезање, које је уследило, довело је до опадања струје цурења које је код узорака озрачених до 30 Gy било врло мало, али код узорака озрачених до 120 Gy довело је до опадања за готово два реда величине. Тако да је у овом случају, након оба напрезања, струја цурења за више од једног реда величине нижа него кад је редослед напрезања обрнут (NBT напрезање + зрачење).



(а) (б)

Слика 3.32: Промене преносних I-V карактеристика компонената изазване зрачењем при напону на гејту од –10 V (а) до 30 Gy и (б) до 120 Gy, након чега је примењено статичко NBT напрезање, као и преносне карактеристике након спонтаног опоравка који је уследио после оба напрезања.

Као што је већ поменуто, са слике 3.31 и 3.32 се може јасно видети да је зрачење довело до значајнијих деградација потпраговских карактеристика које се огледају у посебно израженом померају на нивоу струје I_{MG}, што је приписано порасту густине наелектрисања у оксиду. У исто време, деградација потпраговских карактеристика, која се манифестује различитом променом нагиба при различитим напонима V_{G} може се приписати различитим густинама површинских стања којима одговарају различити енергетски нивои у забрањеној зони. Наиме, експоненцијална зависност струје дрејна I_{D} од површинског потенцијала и удела капацитивности оксида (дела гејт-оксид-силицијум) је представљена изразом (3.2) [82]:

$$\frac{d(\log I_{\mathrm{D}})}{dV_{\mathrm{G}}} = \frac{d(\log I_{\mathrm{D}})}{d\varphi_{\mathrm{S}}} \cdot \frac{d\varphi_{\mathrm{S}}}{dV_{\mathrm{G}}} = \frac{1}{\frac{kT}{q}\ln 10} \cdot \frac{1}{1+\frac{qD_{\mathrm{it}}}{C_{\mathrm{ox}}}}. \tag{3.2}$$

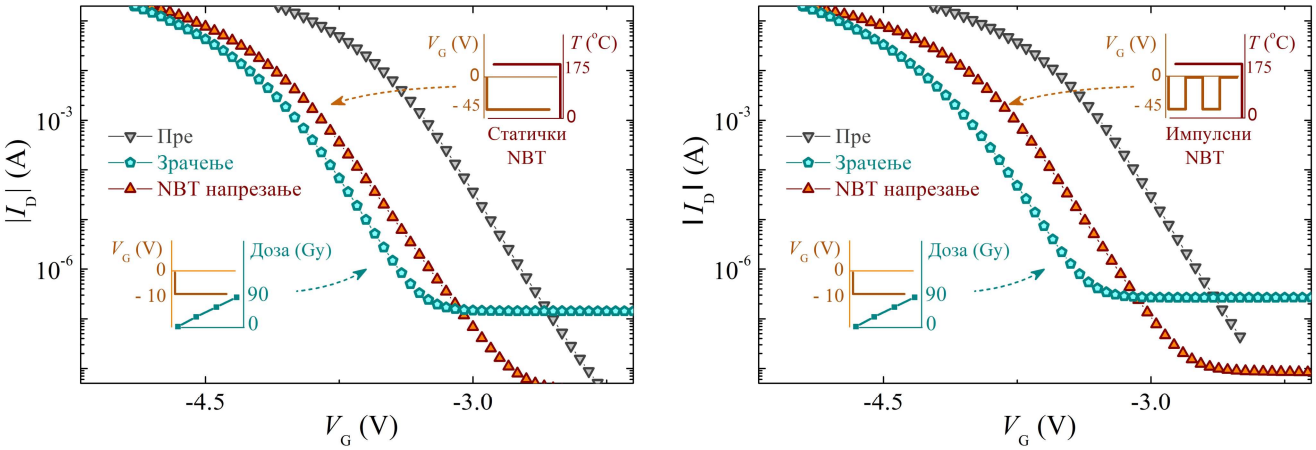
У овом изразу је V_{G} напон примењен на гејт, φ_{s} је површински потенцијал, k је *Boltzmann*-ова константа ($1{,}380649 \cdot 10^{-23}$ J/K), T је апсолутна температура у келвинима (K), C_{ox} је површинска капацитивност оксида (F/cm^2) док је D_{it} густина површинских стања по јединици површине и јединици површинског потенцијала (cm^{-2} V^{-2}), q је елементарно наелектрисање и I_{D} је струја дрејна.

Када се посматра део од напона V_{MG} до напона прага, нагиб потпраговских карактеристика опада, што може да се објасни тиме да се енергетски нивои површинских стања налазе око средине забрањене зоне силицијума. Током фазе опоравка густина наелектрисања у оксиду опада, а у исто време густина површинских стања опада, тј. долази до њихове редистрибуције. Промене потпраговских карактеристика током зрачења компонената (слике 3.31 и 3.32) су практично линеарне, што може бити искоришћено за математичко моделирање. Наиме, иста укупна апсорбована доза доводи до мањег померања напона прага ка негативнијим вредностима, док је та промена на нивоу I_{MG} више изражена.

Оваква понашања потпраговских карактеристика, а посебно струје цурења, захтевају додатне анализе, обзиром на то да је структура VDMOS транзистора снаге веома сложена и да у том случају термички активирани електрохемијски механизми могу имати значајну улогу. Промене захваћеног наелектрисања у VDMOS транзистору током примењених напрезања могу значајно утицати на струје цурења, што такође захтева даљу анализу.

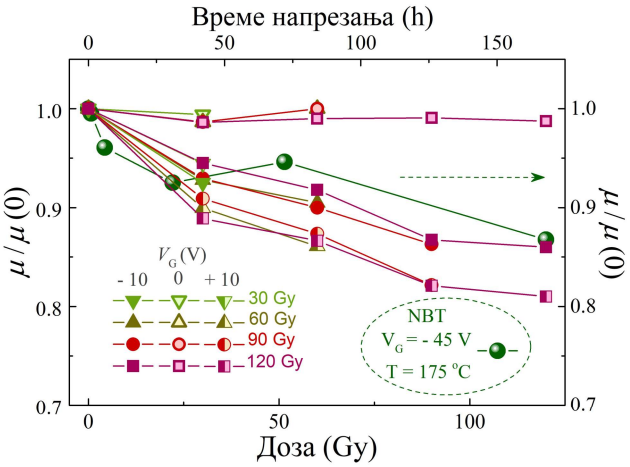
Потпраговске преносне карактеристике ненапрезаних компонената, озрачених при напону на гејту $V_{\mathrm{G}} = -10$ V и накнадно изложених статичком и импулсном NBT напрезању након 168 h, приказане су на слици 3.33а и 3.33б [115], респективно. Очигледно је да је примењено зрачење померило карактеристике свих транзистора ка већим негативним вредностима дуж V_{G}-осе. Такође, може се уочити да је NBT напрезање, примењено након зрачења, померило потпраговске карактеристике ка мање негативним вредностима дуж V_{G}-осе, при чему је тај помак израженији у случају примене импулсног NBT напрезања.

Примењена техника мерења омогућава снимање преносних I-V карактеристика у пуном опсегу од потпраговског преко натпраговског. На тај начин се омогућава боље разумевање утицаја узастопно примењеног зрачења и статичког/импулсног NBT напрезања [115]. Поред напона прага који је одређен на основу преносних карактеристика из нагиба ових карактеристика може да се одреди и покретљивост носилаца.



Слика 3.33: Потпраговске преносне карактеристике ненапрезаних, озрачених (са примењеном поларизацијом на гејту) и компонената изложених NBT напрезању у трајању од 168 h, применом (а) статичког и (б) импулсног напрезања.

На слици 3.34 приказана је промена покретљивости током издвојених експеримената статичког NBT напрезања и зрачења. Јасно се уочава да долази до значајног опадања покретљивости носилаца током NBT напрезања, што је детаљније приказано у другом поглављу ове докторске дисертације. Такође, примећује се опадање покретљивости током зрачења, које је знатно израженије код компонената озрачених при вишим дозама, 90 Gy и 120 Gy. Поред тога, види се да покретљивост више опада код компонената које су зрачене при позитивној поларизацији, него код оних које су зрачене при негативној поларизацији.



Слика 3.34: Покретљивост p-каналних VDMOS транзистора снаге током издвојених експеримената зрачења и статичког NBT напрезања.

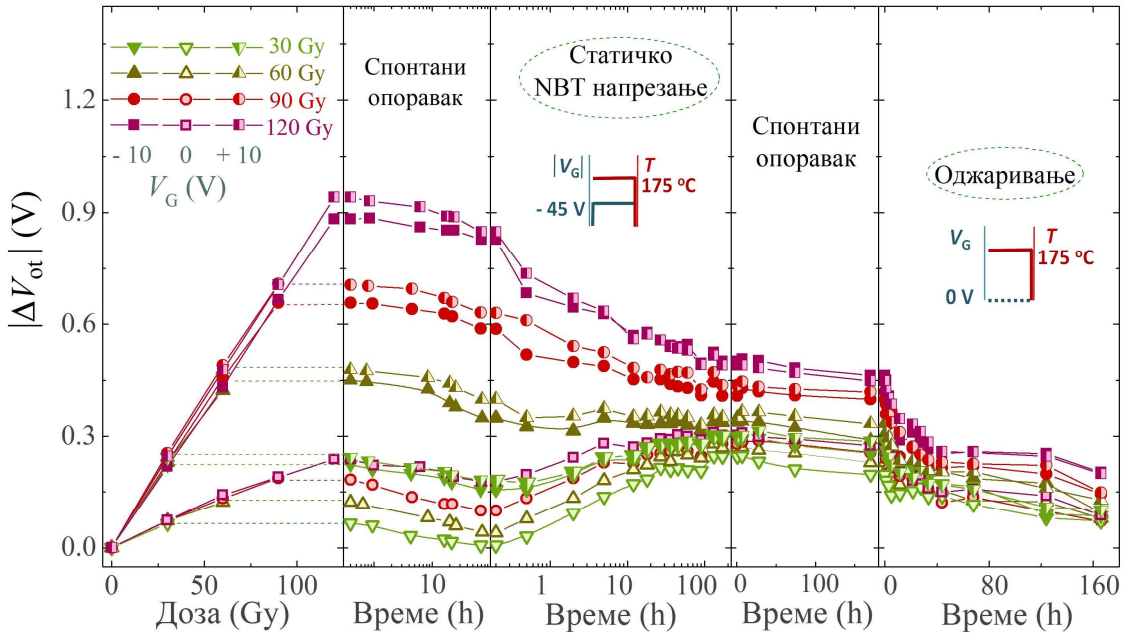
3.3.3.1. Механизми одговорни за промене густина наелектрисања у оксиду и површинских стања

Као што је раније поменуто, у литератури је објављен велики број модела за објашњење механизама одговорних за промене N_{ot} и N_{it}, који одговарају доприносима наелектрисања у оксиду (ΔV_{ot}) и површинских стања (ΔV_{it}) промени напона прага, током NBT напрезања и γ-зрачења, као и током оджаривања компонената претходно излаганих напрезању. Предложене електрохемијске реакције у овим моделима заснивају се на

прекурсорима захватања наелектрисања у оксиду и формирања површинских стања који постоје у оксиду гејта и на међуповршини SiO_2/Si.

Добијени резултати у овом истраживању могу се објаснити моделима заснованим на кретању честица водоника ($H^{\bullet}$, H_2, H^+, $OH^{\bullet}$, H_2O и H_3O^+). Ови модели обухватају реакције на Si/SiO_2 међуповршини које укључују шупљине и различите честице водоника (неутралне или наелектрисане), након чега следи њихов транспорт кроз оксид. Присуство наведених честица водоника повезано је са присуством водоника као уобичајене нечистоће у MOS компонентама.

У анализи спроведених експеримената, коришћена је SMG техника за квантитативно одређивање појединачних доприноса ΔV_{ot} и ΔV_{it} промени напона прага. Ови доприноси ΔV_{ot} и ΔV_{it} током сукцесивног зрачења и статичког NBT напрезања су приказани на сликама 3.35 и 3.36 [235], респективно. Први део слика (слике 3.35а и 3.36а) приказује промене ΔV_{ot} и ΔV_{it} током зрачења, док други део графика (слике 3.35б и 3.36б) приказује ове промене током статичког NBT напрезања. Примењено NBT напрезање реализовано је на $T = 175$ °C и $V_{\mathrm{G}} = -45$ V, као што је поменуто у опису експеримента (слика 3.19). Код свих компонената излаганих напрезању уочено је да је допринос наелектрисања у оксиду промени напона прага знатно већи од доприноса површинских стања [39, 115]. Такав тренд утицаја N_{ot} и N_{it} је уочен и код других аутора који су испитивали компоненте са дебелим оксидима [41].

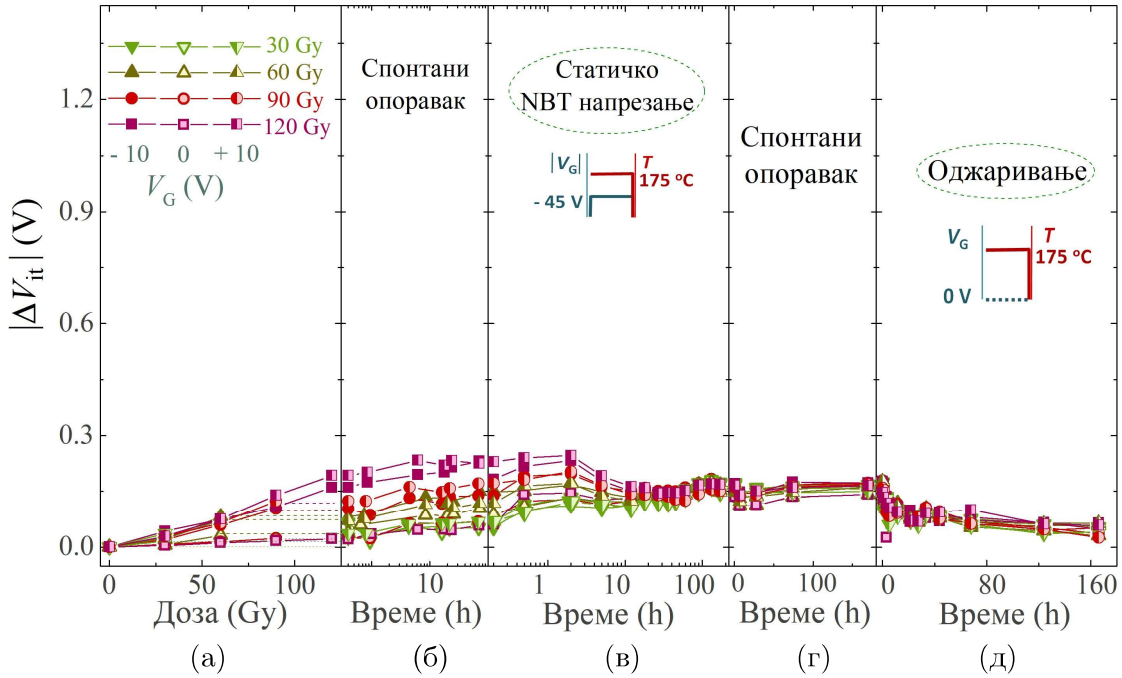


Слика 3.35: Допринос наелектрисања у оксиду промени напона прага током: (а) зрачења (без и са напоном на гејту), (в) статичког NBT напрезања, (д) оджаривања, као и током (б) и (г) спонтаног опоравка, који је уследио и након зрачења и након NBT напрезања.

На слици 3.35 може се видети да су вредности ΔV_{ot} током зрачења значајно порасле код свих озрачених компонената, при чему је пораст био много интензивнији у случају примењеног напона на гејту (и нешто израженији при позитивној поларизацији) и већи што је укупна доза била већа. У току спонтаног опоравка који је уследио, приметно је опадање ΔV_{ot}, које је израженије при вишим дозама и код узорака озрачених при примењеној поларизацији на гејту. При томе је опадање веће код узорака озрачених при позитивној поларизацији гејта. Почетна фаза NBT напрезања (слика 3.35б) код компонената које су

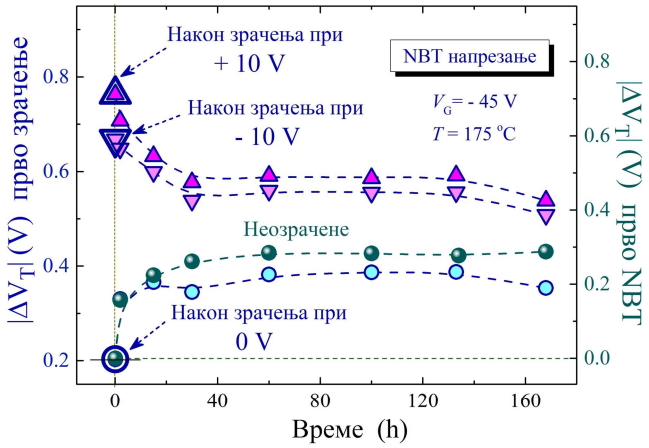
претходно озрачене са примењеним напоном на гејту била је окарактерисана интензивним смањењем вредности ΔV_{ot} (код узорака озрачених до 90 Gy и 120 Gy), након чега је уследило спорије смањење вредности ΔV_{ot} до краја NBT напрезања. Међутим, код узорака озрачених до 30 Gy са поларизацијом примећује се пораст ΔV_{ot} током NBT напрезања. Почетна фаза NBT напрезања код компонената које су претходно озрачене без примењеног напона на гејту је била обележена повећањем вредности ΔV_{ot}, након чега је уследило осциловање вредности ΔV_{ot} са генералним трендом пораста до краја NBT напрезања. Извесне осцилације вредности ΔV_{ot} уочене су и на почетку термичког оджаривања (слика 3.35в), али је оджаривање довело до опадања напона прага код свих испитиваних компонената. Ово опадање је знатно интензивније у почетној фази оджаривања. Овде треба напоменути да је уочено понашање ΔV_{ot} квалитативно слично и у ранијим спроведеним истраживањима [20, 245]. Такође, бројна истраживања других истраживачких група, које се односе на испитивање различитих третмана оджаривања претходно озрачених компонената, углавном не приказују податке добијене на почетку напрезања [238, 246–248].

На слици 3.36 се може видети да су промене вредности ΔV_{it} током зрачења (које су нешто веће у случају зрачења са примењеним напоном на гејту и веће што је укупна доза била већа), порасле. У току спонтаног опоравка, такође је примећен пораст тако да су вредности ΔV_{it} детектоване на почетку накнадног NBT напрезања (слика 3.36б) биле веће од оних непосредно након зрачења. Промене вредности ΔV_{it} током првог дела NBT напрезања биле су у почетку интензивне, а затим се спорије мењају и примећује се извесно осциловање вредности ΔV_{it} све до краја NBT напрезања. Вредности ΔV_{it} у случају примењеног напона на гејту током зрачења и даље су биле израженије током NBT напрезања. На почетку NBT напрезања уочено је интензивније опадање ΔV_{it} код узорака озрачених до 90 Gy и 120 Gy при поларизацији гејта. Међутим, код узорака озрачених до 30 Gy јавља се одређени пораст на почетку. Такође се примећује пораст ΔV_{it} код узорака озрачених без поларизације у почетној фази NBT напрезања. Током термичког оджаривања (слика 3.36в) вредности ΔV_{it} су се благо смањиле.



Слика 3.36: Допринос површинских стања промени напона прага током: (а) зрачења (без и са напоном на гејту), (в) статичког NBT напрезања, (д) оджаривања, као и током (б) и (г) спонтаног опоравка, који је уследио и након зрачења и након NBT напрезања.

Док су ефекти NBT напрезања код ненапрезаних компонената и код компонената претходно озрачених без примењеног напона на гејту били слични (тј. доводили су до повећања густине дефеката), ефекти NBT напрезања код компонената претходно озрачених до виших доза (120 Gy и 90 Gy) са примењеним напоном на гејту били су слични ефектима оджаривања, доприносећи смањењу густине дефеката. Наведене промене вредности ΔV_{ot} и ΔV_{it} условиле су одговарајуће понашање ΔV_{T} током NBT напрезања, које је упоређено на слици 3.37 [122]. На овој слици је дат упоредни приказ промене напона прага током NBT напрезања за претходно неозрачене и за испитиване узорке озрачене до 90 Gy. Јасно се уочава да код компонената озрачених са поларизацијом, NBT напрезање изазива механизме у којима доминирају ефекти оджаривања. Са друге стране, код узорака озрачених без поларизације, иако су промене на крају NBT напрезања веће него код узорака који су само NBT напрезани, укупан пораст ΔV_{T} током самог напрезања је знатно мањи.



Слика 3.37: Упоредни приказ понашања промене напона прага током NBT напрезања за испитиване VDMOS транзисторе снаге.

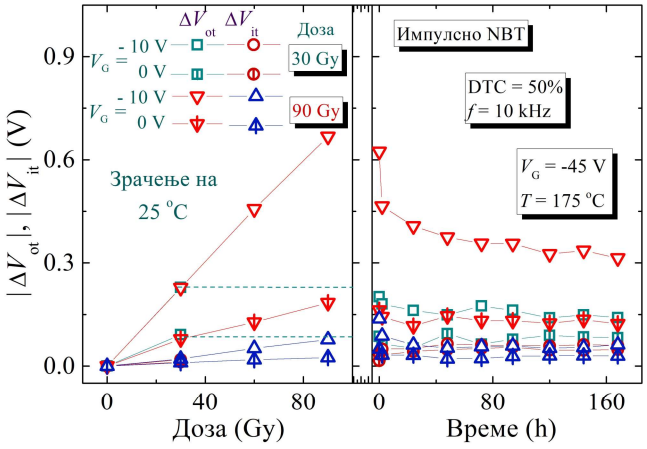
Као и у претходној анализи механизама одговорних за промене у густини наелектрисања у оксиду и површинских стања, јасно је да се могу приписати електрохемијским реакцијама које настају током NBT напрезања [38, 44, 62, 107, 115]. У почетној фази, уочава се акумулација позитивног наелектрисања у оксиду услед захватања шупљина на дефектима у оксиду, као што су ваканције кисеоника, што је приказано релацијом (2.7): $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$ [20]. Такође, услед јаког електричног поља долази до дисоцијације ослабљених *Si-H* веза на међуповршини и пораста густине површинских стања на којима може доћи до захватања шупљина. Овај процес је представљен електрохемијском релацијом (2.8): $Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^{\bullet} + H^{\bullet}$ [87, 88]. Међутим, у току NBT напрезања након зрачења, када постоје већ велике густине захваћеног наелектрисања у оксиду и велике густине површинских стања, долазе до изражаја термички активирани механизми електрохемијских реакција (који су генерално одговорни и за ефекте оджаривања) [88, 95], а који доводе и до пасивизације површинских стања и смањења густине наелектрисања у оксиду гејта [90, 121, 138].

Ове електрохемијске реакције представљају део низа електрохемијских процеса који се одвијају у оксиду компонената и на међуповршини. Тако реакције у које су укључене честице водоника значајно утичу на електрохемијске процесе. Наиме, високореактивни атоми водоника ступају у интеракцију, неутрални молекули H_2 дифундују, а позитивни јони H^+ дрифтују и реагују са дефектима и ослабљеним везама. Последица тога је да су готово све електрохемијске реакције које доводе до формирања наелектрисања у оксиду и

површинских стања дефинисане укупном количином честица водоника присутних на и у близини међуповршине SiO_2/Si. Поред тога, укупан број дефеката у оксиду и на међуповршини одређује процесе формирања захваћеног позитивног наелектрисања у оксиду гејта и површинских стања. То резултира променама напона прага, који представља један од најкритичнијих параметара комерцијалних VDMOS транзистора снаге.

У циљу даље анализе, на слици 3.38 [115] приказани су доприноси наелектрисања у оксиду и површинских стања промени напона прага током зрачења (до доза од 30 Gy и 90 Gy, без поларизације и са негативном поларизацијом гејта), и каснијег импулсног NBT напрезања. Генерално, код ненапрезаних компонената импулсно NBT напрезање типично доводи до мањих промена у поређењу са статичким NBT напрезањем при истим условима температуре и напона на гејту, што се приписује делимичном опоравку током импулсног напрезања, које обухвата наизменичне *on* и *off* фазе. Током *on* фазе, примењени напон изазива стварање дефеката у оксиду и на међуповршини, док током *off* фазе долази до делимичног опоравка дела ових дефеката, док преостали дефекти могу да доведу до трајне деградације. Аналогно томе, и код претходно озрачених компонената ефекти делимичног опоравка дела дефеката могу да дођу до изражаја [30, 78].

Треба истаћи да је, за разлику од статичког NBT напрезања, током импулсног NBT напрезања значајно смањење вредности ΔV_{ot} забележено код компонената озрачених дозом до 90 Gy, при негативној поларизацији гејта. Ово смањење ΔV_{ot} последица је изражених процеса опоравка. Такође, нису уочене значајне промене ни ΔV_{ot} ни ΔV_{it} код компонената претходно озрачених нижом дозом (30 Gy), уз поларизацију гејта, као ни код оних без поларизације, и при 30 Gy и при 90 Gy. Ово јасно указује да су код озрачених компонената изложених импулсном NBT напрезању (при истој температури и напону на гејту) процеси опоравка значајно изражени.

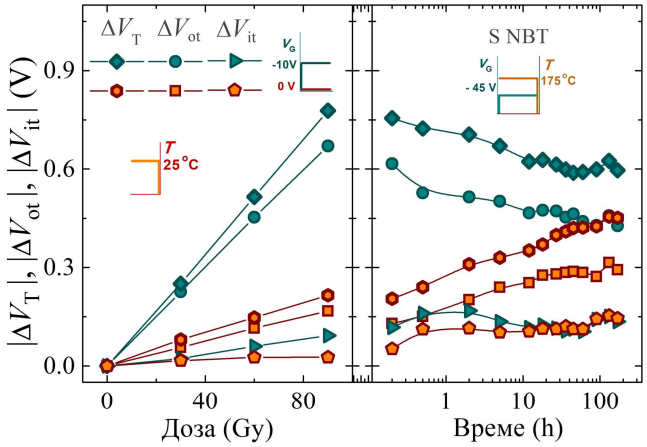


(а) (б)

Слика 3.38: Доприноси наелектрисања у оксиду и површинских стања промени напона прага, измерени током: (а) озрачивања без и са поларизацијом гејта и (б) импулсног NBT напрезања.

Промене напона прага, доприноса наелектрисања у оксиду и површинских стања током зрачења до 90 Gy (без и са напоном на гејту) и NBT напрезања приказани су на сликама 3.39 и 3.40 [115], за статичко и импулсно напрезање, респективно. Као што се може видети са ових слика, током зрачења и напрезања, ΔV_{ot} има већи допринос промени напона прага, ΔV_{T}, у односу на ΔV_{it}, што је у сагласности са променама потпраговских карактеристика на слици 3.33.

Промена напона прага током зрачења била је знатно израженија код компонената озрачених са напоном на гејту од −10 V у односу на компоненте озрачене без примењеног напона на гејту (слика 3.39а и слика 3.40а). Ове разлике могу се објаснити зависношћу ефеката зрачења од електричног поља [249]. Наиме, када је примењена негативна поларизација, електрони се елиминишу преко полупроводника, јер је супстрат повезан са сорсом. Као што се може уочити, вредности ΔV_{ot} на крају зрачења знатно су веће од ΔV_{it}, а све промене су значајно мање у одсуству напона на гејту. Важно је истаћи да након спонтаног опоравка долази само до благог смањења промене напона прага. Ипак, иако се вредност напона прага не мења значајно, доприноси ΔV_{it} и ΔV_{ot} показују очигледну промену. Тако је овај привидно стабилан напон прага током спонтаног опоравка само резултат обједињених ефеката промена густина наелектрисања у оксиду гејта и на површинским стањима. У обе подгрупе, са и без напона на гејту, након спонтаног опоравка, ΔV_{ot} опада, док ΔV_{it} расте. Наиме, након спонтаног опоравка вредности ΔV_{ot} су ниже него након зрачења, док су вредности ΔV_{it} више, што може указивати на то да су електрохемијски процеси који су се одиграли и активирали током зрачења могли значајно утицати на промене напона прага током накнадног NBT напрезања.

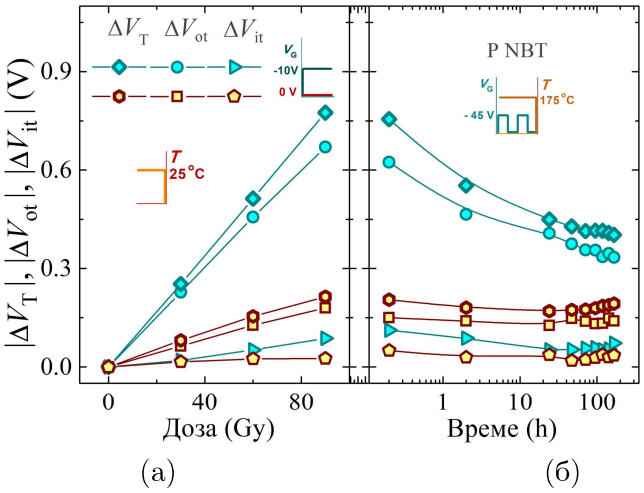


(а) (б)

Слика 3.39: Промена напона прага и доприноси наелектрисања у оксиду и површинских стања током: (а) зрачења (без и са поларизацијом гејта) и (б) статичког NBT напрезања.

За разлику од компонената озрачених након NBT напрезања које се понашају веома слично ненапрезаним компонентама изложеним зрачењу, компоненте подвргнуте NBT напрезању након зрачења показују веома различито понашање у односу на ненапрезане компоненте. Важно је истаћи да су електрохемијски процеси који се одвијају током NBT напрезања заправо различити од процеса који се јављају током зрачења, иако се неки од пратећих процеса могу представити сличним реакцијама.

У случају компонената озрачених са негативном поларизацијом, цела фаза NBT напрезања (слика 3.39б) карактерише се општим трендом смањења вредности ΔV_{ot} све до завршетка статичког NBT напрезања. Са друге стране, код компонената озрачених без поларизације, током целог процеса NBT напрезања вредности ΔV_{ot} расту. Посматрајући вредности ΔV_{it}, уочава се да код свих компонената долази до пораста ΔV_{it} у раној фази NBT напрезања, затим до благог смањења, а потом поновног пораста до краја NBT напрезања, при чему је овај ефекат израженији код компонената озрачених са примењеним напоном на гејту.



Слика 3.40: Промена напона прага, допринос наелектрисања у оксиду и површинских стања током: (а) зрачења (без и са поларизацијом на гејту) и (б) импулсног NBT напрезања.

Са друге стране, на слици 3.40б се може уочити да су коначне вредности за ΔV_{ot} и ΔV_{it}, по окончању импулсног NBT напрезања ($f = 10$ kHz, DTC = 50%), ниже у односу на вредности на почетку овог напрезања. Ова смањења су израженија код компонената које су претходно озрачене са напоном на гејту, услед знатно веће густине наелектрисања у оксиду гејта и веће густине површинских стања. Очигледно је да су у обе подгрупе узорака (озрачених без и са поларизацијом), вредности ΔV_{ot} знатно више од вредности ΔV_{it}.

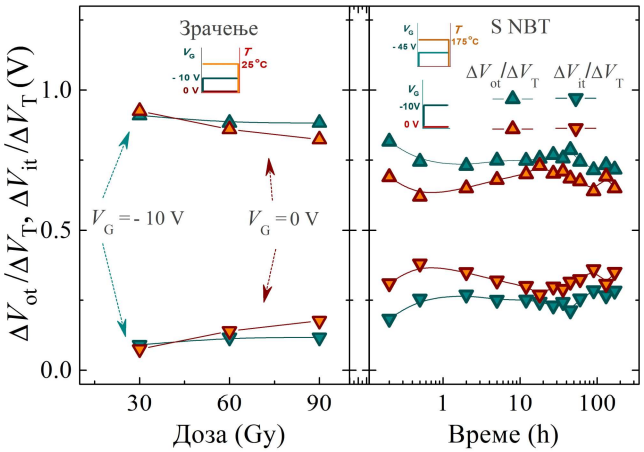
Јасно је да два механизма могу бити одговорна за ефекте уочене током NBT напрезања након зрачења. Први механизам односи се на активацију електрохемијских реакција које доприносе NBT нестабилностима, што резултира додатним наелектрисањем у оксиду и формирањем површинских стања. Други механизам је повезан са одјаривањем наелектрисања у оксиду и пасивизирањем површинских стања, услед примене повишене температуре од 175 °C и термички активираних процеса.

Код импулсног NBT напрезања (у спроведеном експерименту DTC = 50%), напон и повишена температура примењивани су практично само током половине импулса, док је у другој половини примењивана само повишена температура. Наиме, као што је наведено, примењени напон на гејту се смењивао између високог и ниског нивоа, односно наизменично је био у *on* и *off* фазама. То је разлог знатно мање деградације код ненапрезаних компонената изложених импулсном него статичком NBT напрезању. Такође, то је разлог израженијих ефеката одјаривања током импулсног NBT напрезања код претходно озрачених компонената (слика 3.40б), у односу на ефекте добијене при статичком NBT напрезању (слика 3.39б).

Ради даљег појашњења ефеката NBT напрезања након зрачења (без и са негативним напоном на гејту), релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага ΔV_{T} су приказани на сликама 3.41 и 3.42 [115], за транзисторе подвргнуте статичком и импулсном NBT напрезању, респективно.

Код узорака озрачених до доза од 90 Gy, без примењеног напона на гејту, релативни допринос $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ се јасно смањује док се $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ повећава. Са друге стране, код узорака озрачених при негативној поларизацији гејта, током зрачења се не уочава тако изражена тенденција промена доприноса ни наелектрисања у оксиду, ни површинских стања. Наиме, код ових узорака релативни допринос ΔV_{ot} износи око 90% (0,91-0,88), док ΔV_{it} износи око 10% (0,09-0,12). Са друге стране, за компоненте озрачене без примењеног напона на гејту, $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ је у опсегу од приближно 90% до 80% (0,92-0,82), док је $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$

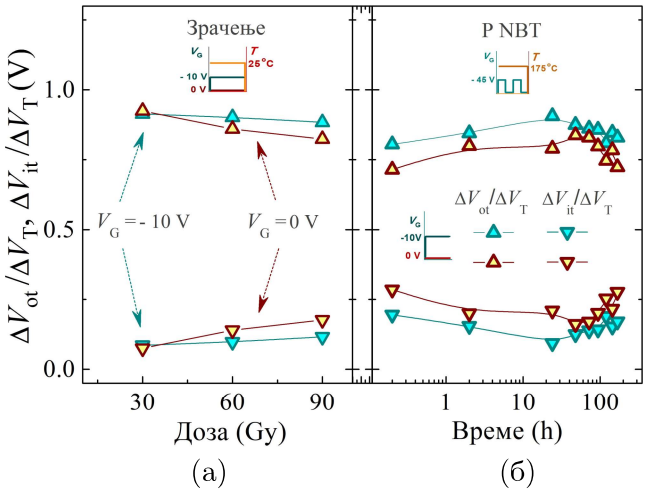
у опсегу од приближно 10% до 20% (0,08-0,18). Ове варијације у релативним доприносима могу бити последица смањења локалног електричног поља дуж SiO_2/Si међуповршине, што доводи до мањег формирања N_{ot} и показује знатно већи утицај локалног електричног поља код узорака озрачених без поларизације.



Слика 3.41: Доприноси наелектрисања у оксиду и површинских стања промени напона прага током: (а) зрачења (без и са поларизацијом напона на гејту) и (б) статичког NBT напрезања.

У табели 3.1 је приказан допринос наелектрисања у оксиду и површинских стања током статичког и импулсног NBT напрезања код компонената које су претходно озрачене до 90 Gy без и са примењеним негативним напоном на гејту. Као што је илустровано на слици 3.41б, током примењеног статичког NBT напрезања, уочава се почетно смањење односа $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ у првим сатима, и то 2 h за узорке озрачене са примењеним напоном на гејту и 1 h за узорке озрачене без примењеног напона. Ово се може приписати израженим ефектима трансформације ΔN_{ot} у ΔN_{it}, што последично доводи до уоченог смањења доприноса ΔV_{ot} и повећања ΔV_{it}. Иако се ова трансформација обично приписује каснијој фази NBT напрезања код ненапрезаних компонената [250], вероватно се може јавити и у почетној фази након зрачења, због тога што је извесна количина наелектрисања у оксиду већ формирана током зрачења. Почетно смањење ΔV_{ot} затим прати благо повећање и одређене осцилације односа $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ у завршном делу статичког NBT напрезања.

Конкретно, за компоненте озрачене при примењеним напоном на гејту, вредности односа $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ су у опсегу око 82%–72%, док су за компоненте озрачене без примењеног напона на гејту у опсегу око 73%–62%. Опсег је нешто шири за компоненте озрачене без напона на гејту, а разлике су израженије у почетном периоду. Ово почетно, донекле уочљиво смањење може се приписати утицају локалног електричног поља и релативно израженијим ефектима трансформације наелектрисања у оксиду у површинска стања. У случају мање формираних N_{ot}, ефекат локалног електричног поља може имати израженији утицај на релативне промене ΔV_{ot}. Одговарајуће вредности $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ за компоненте које су биле озрачене при негативној поларизацији гејта су у опсегу око 18%–28%, док су за компоненте озрачене без примењеног напона на гејту у опсегу око 27%–38%. Ове вредности су у складу са вредностима $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$, као и са претходно описаним и објашњеним ефектима. Очигледно је да су вредности $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ генерално ниже од $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$, али су у почетном делу статичког NBT напрезања нешто ближе једна другој. Ово указује на уједначеније доприносе ΔV_{ot} и ΔV_{it} промени напона прага, што је у складу са вредностима приказаним на слици 3.40б.



Слика 3.42: Релативни допринос наелектрисања у оксиду и површинских стања промени напона прага током: (а) зрачења (без и са поларизацијом гејта) и (б) импулсног NBT напрезања.

Као што је приказано на слици 3.42б, током импулсног NBT напрезања, код свих компонената однос $\Delta V_{ot}/\Delta V_T$ у почетној фази расте (релативно спорије опада ΔV_{ot} на слици 3.40, па је удео већи), након чега следи пад. Почетно повећање $\Delta V_{ot}/\Delta V_T$, у првом делу импулсног NBT напрезања – приближно током једног дана за компоненте озрачене при негативној поларизацији гејта и приближно током два дана за компоненте озрачене без примењеног напона, може се приписати израженијем смањењу наелектрисања у оксиду услед појачаних ефеката оджаривања у поређењу са статичким NBT напрезањем.

Табела 3.1: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага током статичког и импулсног NBT напрезања, код компонената које су претходно озрачене.

Претходно озрачени до 90 Gy	NBT напрезање у трајању од 168 h			
	Статичко		Импулсно	
V_G	$\Delta V_{ot}/\Delta V_T$	$\Delta V_{it}/\Delta V_T$	$\Delta V_{ot}/\Delta V_T$	$\Delta V_{it}/\Delta V_T$
–10 V	0,816-0,715	0,184-0,285	0,805-0,906	0,195-0,094
0 V	0,731-0,622	0,269-0,378	0,715-0,838	0,285-0,162

Наиме, поред трансформације, неутрализација позитивног захваћеног наелектрисања на дефектима у оксиду може бити интензивирана током импулсног NBT напрезања. Током *off* фазе, када је примењена само повишена температура, термички активирани процеси могу доћи до изражаја. Молекули водоника могу да дифундују ка међуповршини, где је њихова концентрација нижа, и да се кракују (разложе) на наелектрисању у оксиду, што доводи до неутрализације позитивног захваћеног наелектрисања у оксиду. Овај процес је најизраженији у почетној фази NBT напрезања након зрачења, када је количина наелектрисања у оксиду и даље велика. Изражен пад ΔV_{ot} (слика 3.40б) доприноси приметнијем смањењу ΔV_T у односу на статичко NBT напрезање (слика 3.39б). Почетни пораст $\Delta V_{ot}/\Delta V_T$ је затим праћен падом (слика 3.42б), што указује на смањен допринос ΔV_{ot} промени напона прага. Наиме, током NBT напрезања након зрачења количина претходно створеног наелектрисања у оксиду се смањује, па је самим тим у каснијој фази NBT процес разлагања молекула водоника мање изражен. Такође, уочено почетно смањење ΔV_{it}, које је израженије код компонената озрачених при примењеном напону на гејту

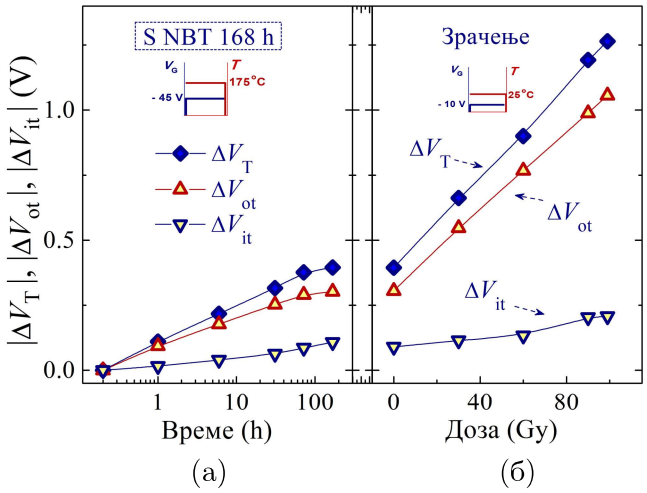
(слика 3.40б), може се приписати пасивизацији површинских стања. Смањени допринос ΔV_{it} промени напона прага доводи до смањења односа $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$, како је приказано на слици 3.42б. Ова пасивизација је повезана са електрохемијским процесима у које су такође укључене честице водоника, као што су молекул водоника и веома реактиван атом водоника. У каснијој фази NBT напрезања густина површинских стања доступних за пасивизацију је смањена, што доводи до повећања релативног доприноса.

Конкретно, за компоненте озрачене при примењеном напону на гејту вредности за $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ су у опсегу око 81%-91%, док су за компоненте озрачене без примењеног напона на гејту вредности у опсегу око 72%–84%. Одговарајуће вредности $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ за компоненте озрачене са примењеним напоном на гејту су у опсегу око 19%–9%, а за компоненте озрачене без примењеног напона на гејту у опсегу 28%–16%. Јасно је да су вредности $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ веће него у случају статичког NBT напрезања, што указује на израженију неутрализацију наелектрисања у оксиду створеног током претходног зрачења (током *off* фазе импулса) и мање изражено стварање наелектрисања у оксиду услед процеса повезаних са статичким NBT напрезањем (током *on* фазе импулса). Такође, вредности $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ су веће код компонената претходно озрачених при примењеном напону, јер је количина наелектрисања у оксиду изазваног зрачењем била знатно већа и његов допринос је био израженији.

Важно је напоменути да у одсуству радијационог окружења (код ненапрезаних компонената) деградација при импулсном NBT напрезању има мањи интензитет него при статичком NBT напрезању. Разлог за то је такође ефекат опоравка, јер се део деградације изазване *on* фазом импулса напона напрезања на гејту неутралише и/или ублажава током *off* фазе импулса напона напрезања на гејту. Међутим, током импулсног NBT напрезања након зрачења са примењеним напоном, смањење напона прага је израженије него при статичком NBT напрезању. Наиме, смањење броја дефеката створених током зрачења било је веће током *off* фазе импулса због појачаних ефеката оджаривања. Имајући у виду да p-канални VDMOS транзистори снаге у пракси чешће раде у динамичком него у статичком режиму, ово може имати утицај на рад ових компонената у пооштерним условима рада. Сходно томе, уочене промене могу утицати на радијациони одзив уграђених транзистора снаге током трајања мисије сателита или електронског уређаја у радијационом окружењу. Стога, потпуно испитивање и дубље разумевање основних механизама може бити од значаја за разјашњавање ефеката који настају у компонентама током зрачења, као и у условима који могу изазвати NBT нестабилности.

У додатном сегменту експеримента, узорци су подвргнути статичком NBT напрезању, а након спонтаног опоравка, компоненте су биле изложене зрачењу до 100 Gy, са $V_{\mathrm{G}} = -10$ V и без поларизације.

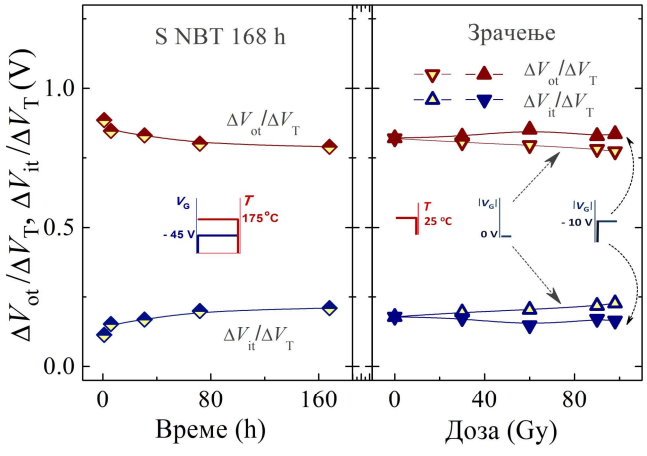
Добијене промене напона прага, као и доприноси наелектрисања у оксиду и површинских стања овој промени, приказани су на слици 3.43 [115], за узорке озрачене при негативној поларизацији гејта. Као што се може уочити, током оба процеса, и напрезања и зрачења, допринос наелектрисања у оксиду је већи од доприноса површинских стања у укупној промени напона прага, што је у сагласности са понашањем потпраговских карактеристика. Важно је напоменути да се при крају друге фазе напрезања допринос ΔV_{ot} благо смањује, док се допринос ΔV_{it} повећава.



Слика 3.43: Промена напона прага, допринос наелектрисања у оксиду и површинских стања током: (а) статичког NBT напрезања до 168 h и (б) зрачења (са негативним напоном на гејту).

Током зрачења компонената дошло је до значајног повећања ΔV_T код свих транзистора (слика 3.43б), који су претходно били статички NBT напрезани током 168 h. Уз то, очигледно је да доприноси наелектрисања у оксиду и површинских стања расту по апсолутној вредности са повећањем укупне дозе зрачења [138].

Ради додатног објашњења ефеката статичког NBT напрезања и накнадног зрачења, са и без примењеног негативног напона на гејту, релативни доприноси ΔV_{ot} и ΔV_{it} у укупној промени ΔV_T приказани су на слици 3.44 [115], за транзисторе који су били изложени NBT напрезању. Као што је илустровано на овој слици, релативни допринос наелектрисања у оксиду $\Delta V_{ot}/\Delta V_T$ се континуирано смањује током статичког NBT напрезања, док се релативни допринос површинских стања $\Delta V_{it}/\Delta V_T$ континуирано повећава [79]. Ове тенденције су нарочито изражене током почетних сати напрезања, иако се благо ублажавају ка крају периода од 168 h. Након првог часа, ΔV_{ot} доприноси мање од 90%, након 30 сати мање од 85%, а у завршном делу, око периода од 168 h, нешто мање од 80%. Насупрот томе, ΔV_{it} је у првом часу допринео нешто више од 10%, након 30 сати нешто више од 15%, а на крају, око периода од 168 h, нешто више од 20%.



Слика 3.44: Доприноси наелектрисања у оксиду и површинских стања промени напона прага током: (а) статичког NBT напрезања и (б) зрачења без поларизације и при негативној поларизацији гејта.

Ове варијације доприноса ΔV_{ot} и ΔV_{it} промени напона прага током NBT нарезања су приказане у табели 3.2. Јасно је да уочене варијације у релативним доприносима могу бити последица смањења локалног електричног поља дуж SiO_2/Si међуповршине. Конкретно, како се повећава наелектрисање у оксиду, локално електрично поље се смањује, што доводи до смањене густине захваћеног позитивног наелектрисања у оксиду N_{ot} и одговарајућег пада доприноса $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$. Истовремено може доћи до трансформације ΔN_{ot} у ΔN_{it}, што последично доводи до уоченог смањења доприноса ΔV_{ot}.

Као што је приказано на слици 3.41б, код свих напрезаних компонената релативни допринос наелектрисања у оксиду $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ током зрачења до 90 Gy је нешто мањи него код компонената које претходно нису биле подвргнуте NBT напрезању (слика 3.44б), док је релативни допринос површинских стања $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ и нешто већи. Такође, може се уочити да се код узорака озрачених без примењеног напона на гејту допринос наелектрисања у оксиду приметно смањује, док се допринос површинских стања повећава. Ова тенденција је у сагласности са уоченим променама код компонената које претходно нису биле подвргнуте NBT напрезању.

Табела 3.2: Релативни доприноси промене густине наелектрисања у оксиду и густине површинских стања промени напона прага током статичког NBT напрезања.

Статичко NBT напрезање	(%)	
Време	$\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$	$\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$
1 сат	90	10
1 дан	83	17
168 h	79	21

У табели 3.3 су приказани релативни доприноси наелектрисања у оксиду и површинских стања током зрачења без и са негативним напоном на гејту, у компонентама које су претходно биле NBT напрезане [138]. Као што је илустровано на слици 3.44б, током зрачења са примењеним напоном на гејту $V_{\mathrm{G}} = -10$ V $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ и $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ су у врло уском опсегу од 0,819 до 0,836 и 0,181 до 0,164, редом.

Табела 3.3: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага ΔV_{T} током зрачења при напону на гејту од $V_{\mathrm{G}} = -10$ V и $V_{\mathrm{G}} = 0$ V.

Период пре зрачења	Зрачење			
	$V_{\mathrm{G}} = -10$ V		$V_{\mathrm{G}} = 0$ V	
	$\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$	$\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$	$\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$	$\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$
Статичко NBT напрезање 168 h	0,819-0,836	0,181-0,164	0,821-0,774	0,179-0,226
Ненапрезане	0,911-0,882	0,089-0,118	0,921-0,818	0,079-0,182

Са друге стране, као што је приказано на слици 3.44б, при зрачењу без примењеног напона на гејту, уочава се пад доприноса наелектрисања у оксиду. Као последица тога, долази до пораста доприноса површинских стања [47, 152]. Конкретно, чак и када напон на гејту није примењен, у оксиду постоји слабо електрично поље услед мале разлике у излазном раду између поли-Si гејта и супстрата n-типа p-каналног VDMOS транзистора, што може утицати на шупљине генерисане током зрачења [115, 138, 236, 237]. Шупљине и позитивно наелектрисање у оксиду усмеравају се ка међуповршини процесом захватања

шупљина. Локално електрично поље у близини међуповршине опада са повећањем наелектрисања у оксиду, а овај ефекат је израженији када напон на гејту није примењен током зрачења. Ово је уочљиво на основу резултата датих у табели 3.3, где се вредности $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ крећу од 0,821 до 0,774.

Узимајући у обзир допринос површинских стања, може се уочити да се вредности односа $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ крећу у опсегу 0,179–0,226. Примећује се да релативне промене доприноса ΔV_{ot} расту код узорака озрачених при поларизацији гејта, док при зрачењу без поларизације опадају готово три пута више. Ово се јасно види из табеле 3.3. То опадање указује да наелектрисања у оксиду све мање доприносе промени напона прага, и ако константно расту у току зрачења. Очигледно је да је брзина пораста густине наелектрисања у оксиду све мања. Може да се примети да, код узорка озрачених без поларизације, $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ константно опада, док код узорака озрачених са поларизацијом гејта је највећи после озрачивања до 60 Gy. Тако је на 60 Gy $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ око 85%, што је 3% више него на почетку зрачења компонената (након спонтаног опоравка), а 2% више него након апсорбоване дозе од 90 Gy. У табели 3.4 су приказани и упоређени релативни доприноси ΔV_{ot} и ΔV_{it} напону прага након NBT напрезања и зрачења које је уследило. Примећује се да у току NBT напрезања од 168 h допринос $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ опада за више од 10%.

Табела 3.4: Релативни доприноси ΔV_{ot} и ΔV_{it} промени напона прага након NBT напрезања и накнадног зрачења.

				$\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ (%)	$\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ (%)
Зрачење \ NBT напрезање 168 h				79,0	21,0
Доза (Gy)	30	V_{G} (V)	0	80,6	19,4
			−10	82,7	17,3
	60		0	79,6	20,4
			−10	85,2	14,8
	90		0	78,2	21,8
			−10	82,9	17,1
	100		0	77,4	22,6
			−10	83,6	16,4

Ове мале, али приметне промене могу утицати на одзив уграђених транзистора снаге на зрачење током дуготрајне мисије сателита или електронских уређаја који раде у пољу зрачења. Стога, свеобухватно испитивање и потпуније разумевање механизама који настају у компонентама изложеним не само зрачењу након NBT напрезања, већ и NBT напрезању након зрачења, могу имати велики значај.

3.3.3.1.1. Електрохемијске реакције доминантне током зрачења компонената

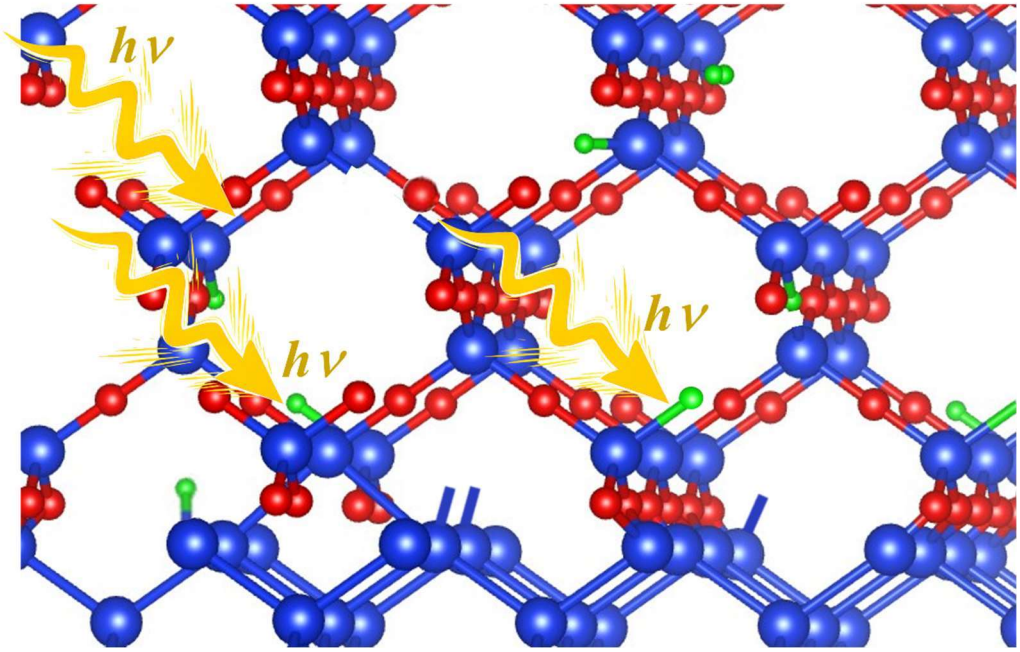
Јасно је уочено различито понашање ΔN_{ot} које доводи до промена ΔV_{ot} (слике 3.35а и 3.43б) и густина површинских стања ΔN_{it} које доводи до ΔV_{it} (слике 3.36а и 3.43б) код озрачених и NBT напрезаних компонената. Треба нагласити да су механизми који се јављају током зрачења у суштини различити од оних који настају током NBT напрезања, иако се електрохемијске реакције које укључују честице водоника и шупљине могу представити готово исто. Позната последица механизама који настају током зрачења је пораст ΔN_{ot} и ΔN_{it}, (а тиме ΔV_{ot} и ΔV_{it}), што се може уочити на слици 3.43б (NBT напрезање

+ зрачење), као и на сликама 3.35а и 3.36а (зрачење + NBT напрезање). Наиме, γ-зрачење је електромагнетно зрачење чији фотони имају изузетно велику енергију, од keV до MeV. Захваљујући томе, ово зрачење може да раскида не само ослабљене *Si–H* и *Si–OH* везе у оксиду, већ и регуларне *Si–O–Si* везе, што је представљено релацијама:

$$O_3 \equiv Si - H(OH) \xrightarrow{h\nu} O_3 \equiv Si^{\bullet} + H^{\bullet}(OH^{\bullet}) + \mathrm{e}^{-} + h^{+}\,, \tag{3.3}$$

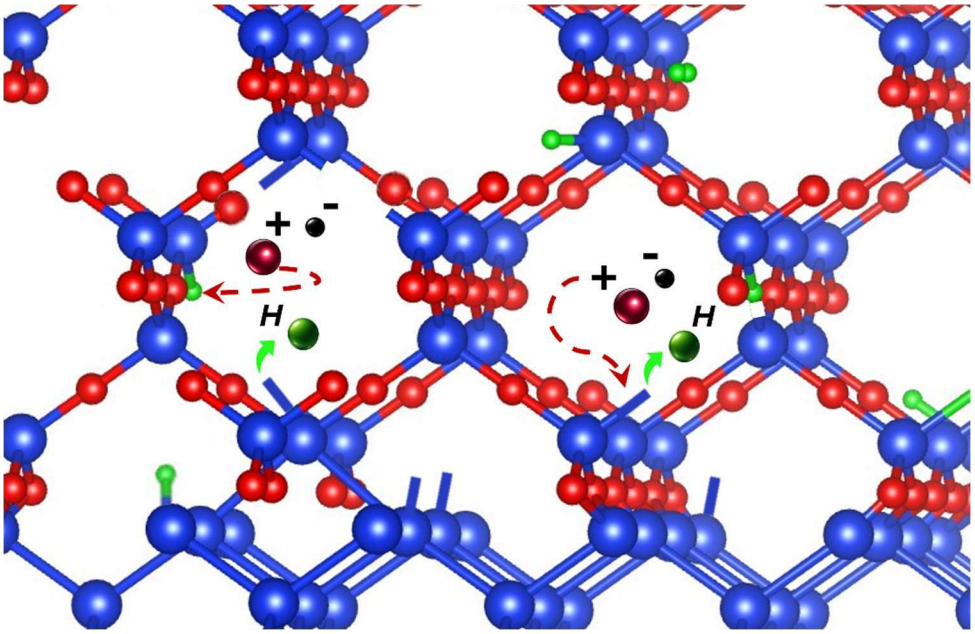
$$O_3 \equiv Si - O - Si \equiv O_3 \xrightarrow{h\nu} O_3 \equiv Si^{\bullet} + O_3 \equiv Si - O^{\bullet} + e^{-} + h^{+}\,. \tag{3.4}$$

При томе, до раскидања веза може доћи у укупној запремини оксида. Наведене електрохемијске реакције су шематски приказане на сликама 3.45 и 3.46.



Слика 3.45: Деловање γ-фотона (енергије $h\nu$) на регуларне *Si–O–Si* везе и ослабљене *Si–H* везе у оксиду.

Када γ-фотони раскидају везе, формирају се парови електрон шупљина (слика 3.46). За формирање једног пара електрон–шупљина ($e^{-} - h^{+}$) потребна је енергија од око 17 eV, а установљено је да 0,01 Gy(*Si*) зрачења апсорбованог у оксиду генерише приближно $8{\cdot}10^{12}$ парова по cm^2 [3]. Током зрачења, део створених парова $e^{-} - h^{+}$ може да се рекомбинује, тако да се прекинуте атомске везе могу поново да успоставе [80, 238, 251, 252]. Електрони који се нису рекомбиновали, а чија је покретљивост у оксиду (20-40 $\mathrm{cm^2V^{-1}s^{-1}}$) знатно већа од покретљивости шупљина (10^{-11}-10^{-4} $\mathrm{cm^2V^{-1}s^{-1}}$), могу бити елиминисани из оксида веома брзо. Тако при спољашњој поларизацији од само пар волти могу да напусте оксид дебљине од око 100 nm, у временском интервалу реда величине пикосекунде [246]. Део електрона ће бити уклоњени кроз гејт, у случају $V_{\mathrm{G}} = +\ 10$ V, док у случају $V_{\mathrm{G}} = -10$ V, електрони ће бити уклоњени кроз полупроводник (балк је интерно повезан са сорсом) [253]. Поред тога, вероватноћа захватања шупљина на дефектима у оксиду је много већа (скоро 10^5 пута) од вероватноће захватања електрона, што практично значи да се захватање електрона може занемарити у односу на захватање шупљина када се у оксиду појаве приближно једнаке њихове концентрације.



Слика 3.46: Формирање парова електрон-шупљина, напуштање оксида и захватање шупљина на дефектима.

Шупљине остају практично захваћене на дефектима у оксиду доприносећи нагомилавању позитивног наелектрисања у оксиду које затим, зависно од температуре и јачине спољашњег поља, временом доживљава релативно споре процесе транспорта и постепене трансформације у површинска стања. Позитивно наелектрисање у овом случају настаје у самом оксиду при чему су густина формираног наелектрисања, а тиме и густина новонасталих површинских стања, пропорционални апсорбованој дози зрачења.

Нагомилавање и трајније задржавање позитивног наелектрисања у оксиду у принципу се одвија близу међуповршине, чак и у случају када се слободни носиоци генеришу у унутрашњости оксида услед јонизујућег зрачења. У ствари, при раскидању веза између силицијума и кисеоника под дејством зрачења формирају се дефекти који могу да захвате шупљине свуда у оксиду, али се на центрима захвата удаљеним од међуповршине шупљине не задржавају дуго.

Шупљине могу да се крећу ка SiO_2/Si међуповршини, при чему је њихово кретање подстакнуто локалним електричним пољем у случају када није примењена спољашња поларизација, или комбинацијом локалног и спољашњег електричног поља у случају примењеног напона на гејту. Шупљине које стигну близу SiO_2/Si међуповршине реагују са бројним прекурсорима захваћеног наелектрисања у оксиду (дефектима), што доводи до пораста N_{ot}. Део шупљина може бити захваћен на дефектима у оксиду, као што су ваканције кисеоника и тровалентном силицијум. Допринос порасту N_{ot} се јавља при реакцији идентичној реакцији (2.7): $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$, као и када шупљине у оксиду остају захваћене и на тровалентном силицијуму:

$$O_3 \equiv Si^{\bullet} + h^+ \rightarrow O_3 \equiv Si^+ . \tag{3.5}$$

С обзиром на то да се шупљине (у енергетском смислу) захватају веома близу врха валентне зоне оксида, вероватноћа њихове екситације у валентну зону оксида је веома висока:

$$O_3 \equiv Si^+ \rightarrow O_3 \equiv Si^{\bullet} + h^+ . \tag{3.6}$$

Услед оджаривања компонената у форминг гасу (уместо у азоту), током последњег термичког процеса у самом процесу производње у оксиду може да се нађе велики број ослабљених *Si–H* и *Si–OH* веза. Део шупљина може да дисосује ослабљене *Si–H* и *Si–OH* везе и поново може бити захваћен у оксиду, доприносећи порасту N_{ot}, уз ослобађање атома водоника ($H^{\bullet}$) или хидроксилне групе ($OH^{\bullet}$):

$$h^{+} + O_3 \equiv Si - H(OH) \rightarrow O_3 \equiv Si^{+} + H^{\bullet}(OH^{\bullet})\,. \tag{3.7}$$

Треба напоменути да шупљине у овом случају могу реаговати и са атомима водоника формирајући јоне (реакција (2.10): $H^{\bullet} + h^{+} \rightleftarrows H^{+}$). Ови јони водоника такође могу допринети повећању захватања наелектрисања у оксиду [152], што је у складу са релацијом (2.11) $O_3 \equiv Si - H + H^{+} \rightleftarrows O_3 \equiv Si^{+} + H_2$.

Поред тога, ослобођене шупљине могу да стигну и до саме међуповршине и дисосују ослабљене $Si_3 \equiv Si - H$ и $Si_3 \equiv Si - OH$ везе на међуповршини. У дисоцијацији могу да учествују и шупљине које су привремено биле захваћене близу међуповршине. На тај начин шупљине доводе до пораста густине површинских стања:

$$h^{+} + Si_3 \equiv Si - H(OH) + e^{-}(\text{из } Si) \rightarrow Si_3 \equiv Si^{\bullet} + H^{\bullet}(OH^{\bullet})\,. \tag{3.8}$$

Слично томе, јони водоника такође могу допринети порасту густине површиских стања на међуповршини:

$$H^{+} + Si_3 \equiv Si - H(OH) + e^{-}(\text{из } Si) \rightarrow Si_3 \equiv Si^{\bullet} + H_2(H_2O)\,. \tag{3.9}$$

Јони водоника имају ниже енергетско стање од атома водоника (енергетски су стабилнији у оксиду) тако да је могућа и поновна јонизација водоника отпуштањем електрона [3]. Раскидањем везе са водоником или хидроксилном групом енергетски нивои дефеката на међуповршини спуштају се у забрањену зону полупроводника (формирају се енергетски стабилна површинска стања), чиме је омогућена непосредна и брза размена наелектрисања са полупроводником.

Очигледно је да зрачење при примењеној поларизацији на гејту (у односу на зрачење без поларизације), у обе експерименталне процедуре (NBT напрезање + зрачење и зрачење + NBT напрезање) доводи до знатно већег пораста наелектрисања у оксиду гејта и површинских стања, при чему је тај пораст нешто израженији у случају $V_{\mathrm{G}} = +10$ V него у случају $V_{\mathrm{G}} = -10$ V. Ови резултати су у доброј сагласности са резултатима експеримента озрачивања до дозе од 150 Gy, са поларизацијом од ± 9 V, који су *Arseu* и сарадници спровели на p-каналним DMOS транзисторима снаге при ниским температурама [100]. Разлог за ову разлику лежи у зависности ефеката зрачења од електричног поља, што је електрично поље веће, то је мање електрона па више нерекомбинованих шупљина остаје захваћено на $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3$ дефектима.

Поред тога, мала разлика између ефеката зрачења при поларизацији на гејту од $+10$ V и -10 V може се објаснити малом разликом између одговарајућих јачина електричног поља у оксиду, што утиче на уклањање електрона. Јачина електричног поља у оксиду је нешто већа у случају позитивне поларизације на гејту (акумулација у полупроводнику уз међуповршину), него у случају негативне поларизације (јака инверзија у полупроводнику при формирању канала), јер је разлика у површинском потенцијалу око 0,8 V, па су ефекти зрачења при позитивној поларизацији на гејту нешто израженији. Осим тога, мало позитивно електрично поље постоји у оксиду и као последица мале разлике у излазном раду између поли-*Si* гејта и n-супстрата p-каналног транзистора, чак и у случају нулте поларизације. Пошто настаје значајан број шупљина при зрачењу изворoм Co-60, то

је и захватање изражено и при нижим електричним пољима [237], па је одзив на зрачење уочљив чак и у случају $V_G = 0$ V.

Позитивно електрично поље у оксиду не само што ефикасно раздваја генерисане носиоце наелектрисања, већ и усмерава кретање позитивног наелектрисања у оксиду гејта ка међуповршини SiO_2/Si кроз процес *hole hopping* [254], док негативно електрично поље усмерава њихово кретање ка гејту. Мала разлика у одзиву на зрачење између узорака озрачених при $V_G = +10$ V и $V_G = -10$ V указује на то да негативно електрично поље није померило наелектрисање у оксиду гејта дубље у оксид.

Такође, коначне вредности ΔV_{ot} и ΔV_{it} након зрачења компонената које су претходно биле изложене NBT напрезању знатно су веће од вредности ΔV_{ot} и ΔV_{it} након зрачења ненапрезаних компонената. Међутим, вредности ΔV_{ot} и ΔV_{it} које су изазване само зрачењем нешто су ниже у случају претходно NBT напрезаних компонената, а разлог за то лежи у смањеном броју прекурсора наелектрисања у оксиду и површинских стања након NBT напрезања, тако да је пораст N_{ot} и N_{it} у току само зрачења нешто мањи него када компоненте нису претходно напрезане. Значај доприноса одговарајућих механизама условљених електрохемијским реакцијама и представљених релацијама, приказан је у табели 3.5., где је дат преглед електрохемијских реакција током зрачења компонената након NBT напрезања.

Табела 3.5: Преглед могућих електрохемијских реакција током зрачења компонената након NBT напрезања.

Могуће електрохемијске реакције	Након NBT напрезања зрачење при		
	$-V_G$	0 V	$+V_G$
$O_3 \equiv Si - H(OH) \xrightarrow{h\nu} O_3 \equiv Si^{\bullet} + H^{\bullet}(OH^{\bullet}) + e^- + h^+$	Повећан број дефеката		
$O_3 \equiv Si - O - Si \equiv O_3 \xrightarrow{h\nu} O_3 \equiv Si^{\bullet} + O_3 \equiv Si - O^{\bullet} + e^- + h^+$	Повећан број дефеката		
$O_3 \equiv Si^{\bullet} + h^+ \rightarrow O_3 \equiv Si^+$	N_{ot} ↗	N_{ot} ↗	N_{ot} ⇢
$O_3 \equiv Si^+ \rightarrow O_3 \equiv Si^{\bullet} + h^+$	N_{ot} ↘	N_{ot} ↘	N_{ot} ⇢
$h^+ + O_3 \equiv Si - H(OH) \rightarrow O_3 \equiv Si^+ + H^{\bullet}(OH^{\bullet})$	N_{ot} ↗	N_{ot} ↗⇢	N_{ot} ⇢
$O_3 \equiv Si^{\bullet\bullet} Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet} Si \equiv O_3$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$O_3 \equiv Si^+ + H_2 \rightleftarrows O_3 \equiv Si - H + H^+$ (*)	N_{ot} ↘	N_{ot} ↘	N_{ot} ↘
$Si_3 \equiv Si - H(OH) + h^+ + e^-(\text{из } Si) \rightarrow Si_3 \equiv Si^{\bullet} + H^{\bullet}(OH^{\bullet})$	N_{it} ↗	N_{it} ↗	N_{it} ↗

(*) Напомена: инверзна реакција електрохемијске реакције из претходне врсте.
Значајан пораст ↗, пораст ↗, без промена ⇢, опадање ↘, значајно опадање ↘.

У табели је назначено и какав утицај имају одређене реакције на промене густина наелектрисања у оксиду гејта и густина површинских стања при зрачењу компонената након NBT напрезања и назначено је до каквих промена N_{ot} и N_{it} доводе одређене реакције. Такође, треба имати у виду да су се током NBT напрезања велике густине N_{ot} и N_{it} већ формирале, тако да постоји мања густина дефеката и прекурсора. Поред тога, како гама зрачење има велику енергију, на самом почетку зрачења повећава се број расположивих дефеката у оксиду, формирају се и парови e^- и h^+, при чему електрони који се нису

рекомбиновали брзо напуштају оксид, док шупљине имају мању покретљивост и учествују у великом броју реакција које се дешавају при зрачењу.

Битно је напоменути да поред узимања у обзир постојање формираних густина N_{ot} и N_{it} и расположивих прекурсора након NBT напрезања, свакако треба имати у виду да при позитивној поларизацији више нерекомбинованих шупљина остаје захваћено на дефектима [188]. То може бити узрок за уочене нешто веће промене напона прага при зрачењу компонената када је примењен позитиван напон на гејту.

3.3.3.1.2. Електрохемијске реакције доминантне током NBT напрезања након зрачења

Иако су већ разматране електрохемијске реакције одговорне за промене густина наелектрисања у оксиду и густине површинских стања, при NBT напрезању потребно је њихово додатно анализирање, посебно када се одвијају у компонентама које су претходно озрачене. Како су добијени NBTI ефекти (као што се може видети на сликама 3.35, 3.36 и 3.43) у изведеним експерименталним процедурама различити, потребно је предложити и додатно објашњење за одговорне механизме. Наиме, два механизма могу бити одговорна за ефекте уочене током NBT напрезања након зрачења. Први механизам је активација електрохемијских реакција које доприносе NBT нестабилностима, што доводи до додатног формирања наелектрисања у оксиду гејта и површинских стања, као што је наведено. Други је оджаривање наелектрисања изазваног зрачењем услед повишене температуре (175 °C).

Јасно је уочено да ΔV_T током NBT напрезања, а након зрачења, значајно зависи од укупне апсорбоване дозе, услова зрачења (са и без поларизације), као и услова NBT напрезања (статичког или импулсног), као што је приказано на сликама 3.48 и 3.49. На слици 3.48 су приказане промене након озрачивања до 90 Gy, а на слици 3.49 након 30 Gy. Очигледно је да су овакве промене резултат прилично различитих механизама промена густина наелектрисања у оксиду и површинских стања. Примећује се да код свих узорака озрачених до 30 Gy и оних без поларизације до 90 Gy, израженији су ефекти формирања и захватања наелектрисања. Тако се акумулација наелектрисања у оксиду, која су позитивног знака, под утицајем јаког негативног поља у оксиду на повишеним температурама током NBT напрезања, може приписати захватању шупљина на ваканцијама кисеоника [114] и на незасићеним Si–H везама у близини SiO_2/Si међуповршине. Ове промене V_{ot} су представљене реакцијама које одговарају (2.7 и 2.18) $O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$ и $O_3 \equiv Si - H + h^+ \rightarrow O_3 \equiv Si^+ + H^\bullet$.

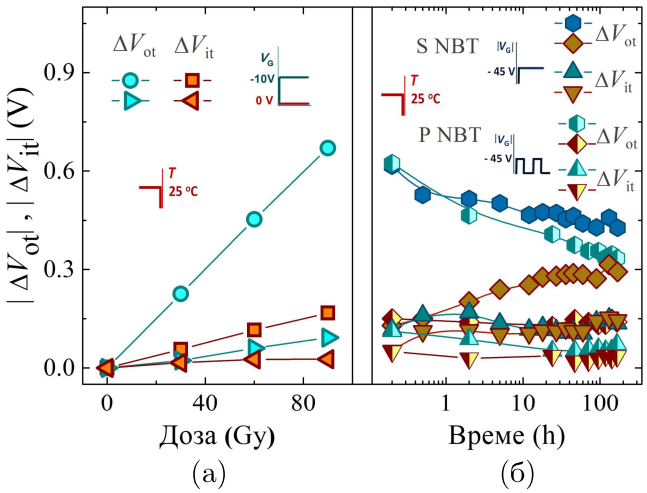
Формирање површинских стања током NBT напрезања, такође се може приписати заједничком утицају јаког електричног поља и повишене температуре, при чему може доћи до дисоцијације Si–H веза на међуповршини SiO_2/Si [88], што је представљено релацијом (2.8) $Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^\bullet + H^\bullet$. Ослобођени атоми водоника су изузетно реактивни и могу додатно дисоцирати ослабљене везе на међуповршини (Si–H везе), што доводи до стварања додатних површинских стања [87, 88, 152], као што је представљено релацијом (2.9) $Si_3 \equiv Si - H + H^\bullet \rightleftarrows Si_3 \equiv Si^\bullet + H_2$. Треба напоменути да су могуће и реакције између $H^\bullet$ атома и шупљина из супстрата [152], што је представљено са (2.10) $H^\bullet + h^+ \rightleftarrows H^+$. Формирани H^+ јони, који се под дејством негативног поља у оксиду удаљавају од међуповршине, могу да дисосују Si-H везе у оксиду гејта близу међуповршине [88, 152] као што је представљено релацијом (2.11) $O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2$. На тај начин, јони водоника могу додатно да допринесу повећању N_{ot}. Треба нагласити да се наведене реакције (2.8)–(2.11) и (2.18) могу одвијати и у супротном смеру.

Захваћено позитивно наелектрисање постепено смањује локално електрично поље у близини SiO_2/Si међуповршине, што доводи до споријег формирања N_{ot} са порастом времена напрезања. Такође, у каснијој фази NBT напрезања може доћи до трансформације ΔN_{ot} у ΔN_{it} [95], што је представљено релацијама (2.23 и 2.24)

$$O_3 \equiv Si^{+\bullet}Si \equiv O_3 + Si_3 \equiv Si - H + e^- \rightarrow Si_3 \equiv Si^{\bullet} + O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + H^{\bullet}, \text{ и}$$

$$O_3 \equiv Si^{+} + Si_3 \equiv Si - H + e^- \rightarrow Si_3 \equiv Si^{\bullet} + O_3 \equiv Si^{\bullet} + H^{\bullet}.$$

Густина дефеката насталих током зрачења без поларизације гејта била је релативно мала. Због тога је број доступних прекурсора дефеката остао прилично велики, па је касније NBT напрезање у овом случају углавном било праћено додатним формирањем дефеката (коначне вредности густина N_{ot} и N_{it} су више од њихових почетних вредности током NBT напрезања, што указује да су механизми одговорни за NBT нестабилности, односно, реакције 2.7–2.11, и 2.18 доминанте). Генерално, уочени ефекти NBT-а на N_{ot} и N_{it} при овим условима слични су понашању током NBT напрезања претходно ненапрезаних компонената. С друге стране, зрачење са примењеним напоном на гејту довело је до знатно веће густине захваћеног наелектрисања на дефектима (нешто израженије за $V_G = +10$ V него за $V_G = -10$ V). То се јасно уочава на слици 3.47 [115, 255] где су приказане промене доприноса наелектрисања у оксиду гејта и површинских стања промени напона прага током статичког и импулсног NBT напрезања након зрачења до 90 Gy при примењеној негативној поларизацији гејта. Види се да је код узорака озрачених при поларизацији гејта, током NBT напрезања, и оджаривање и трансформација ових дефеката били доминантни у односу на ново формирање дефеката. То је довело до значајно мањих вредности N_{ot} на крају напрезања у односу на почетак. Истовремено благо повећање ΔN_{it} може бити последица механизама трансформације N_{ot} у N_{it}. Овакве промене су уочене код узорака претходно озрачених до виших доза (90 Gy и 120 Gy). Међутим, код узорака озрачених до 60 Gy су прилично уравнотежени механизми који доводе до формирања дефеката и оних који доводе до њиховог оджаривања, односно пасивизације.



Слика 3.47: Промене доприноса наелектрисања у оксиду гејта и површинских стања промени напона прага током (а) зрачења до 90 Gy при примењеној негативној поларизацији гејта и без поларизације и (б) сукцесивног статичког и импулсног NBT напрезања.

Приказани резултати и за статичко и за импулсно NBT напрезање након зрачења компонената, приказују одговарајућу разлику у механизмима електрохемијских реакција које доминирају током ових напрезања. Значај доприноса одговарајућих механизама

условљених електрохемијским реакцијама и представљених релацијама, приказан је у табели 3.6 где је дат преглед могућих електрохемијских реакција током NBT напрезања након зрачења компонената.

Табела 3.6: Преглед могућих електрохемијских реакција током NBT напрезања након зрачења компонената.

Могуће електрохемијске реакције	NBT напрезање након зрачења при		
	$\pm\ V_G$		$V_G = 0$ V до свих Da
	До виших Da	До нижих Da	
$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$Si_3 \equiv Si - H \rightleftarrows Si_3 \equiv Si^{\bullet} + H^{\bullet}$	N_{it} ↗	N_{it} ↗	N_{it} ↗
$Si_3 \equiv Si^{\bullet} + H^{\bullet} \rightleftarrows Si_3 \equiv Si - H$ (*)	N_{it} ↘	N_{it} ↘	N_{it} ↘
$Si_3 \equiv Si - H + H^{\bullet} \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2$	N_{it} ↗	N_{it} ↗	N_{it} ↗
$Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^{\bullet}$ (*)	N_{it} ↘	N_{it} ↘	N_{it} ↘
$O_3 \equiv Si - H + H^+ \rightleftarrows O_3 \equiv Si^+ + H_2$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$O_3 \equiv Si^+ + H_2 \rightleftarrows O_3 \equiv Si - H + H^+$ (*)	N_{ot} ↘	N_{ot} ↘	N_{ot} ↘
$O_3 \equiv Si - H + h^+ \rightleftarrows O_3 \equiv Si^+ + H^{\bullet}$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$O_3 \equiv Si^+ + H^{\bullet} \rightleftarrows O_3 \equiv Si - H + h^+$ (*)	N_{ot} ↘	N_{ot} ↘	N_{ot} ↘
$O_3 \equiv Si - H + H^{\bullet} + h^+ \rightleftarrows O_3 \equiv Si^+ + H_2$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗
$O_3 \equiv Si^+ + H_2 \rightleftarrows O_3 \equiv Si - H + H^{\bullet} + h^+$ (*)	N_{ot} ↘	N_{ot} ↘	N_{ot} ↘
$Si_3 \equiv Si - H + H^+ + e^- \rightleftarrows Si_3 \equiv Si^{\bullet} + H_2$	N_{it} ↗	N_{it} ↗	N_{it} ↗
$Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^+ + e^-$ (*)	N_{it} ↘	N_{it} ↘	N_{it} ↘
$O_3 \equiv Si^{+\bullet}Si \equiv O_3 + Si_3 \equiv Si - H + e^-$ $\rightarrow O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + Si_3 \equiv Si^{\bullet} + H^{\bullet}$	N_{ot}↘ N_{it} ↗	N_{ot} ↘ N_{it} ↗	N_{ot} ↘ N_{it} ↗
$O_3 \equiv Si^+ + Si_3 \equiv Si - H + e^-$ $\rightarrow O_3 \equiv Si^{\bullet} + Si_3 \equiv Si^{\bullet} + H^{\bullet}$	N_{ot} ↘ N_{it} ↗	N_{ot} ↘ N_{it} ↗	N_{ot} ↘ N_{it} ↗
$O_3 \equiv Si^{\bullet\bullet}Si \equiv O_3 + h^+ \rightarrow O_3 \equiv Si^{+\bullet}Si \equiv O_3$	N_{ot} ↗	N_{ot} ↗	N_{ot} ↗

(*) Напомена: инверзна реакција електрохемијске реакције из претходне врсте.
Значајан пораст ↗, пораст ↗, без промена ⇢, опадање ↘, значајно опадање ↘

Током P NBT фактор испуне је био 50%, тако да је ($T = 175$ °C) напон од –45 V био примењен само током *on* фазе, тј. само половину времена импулса. У току *off* фазе је била примењена само повишена температура од 175 °C. Зато су и механизми одговорни за оджаривање израженији. Тако долази до знатно израженијег опадања ΔV_{ot} него при S NBT. Поред тога, уочавало се и опадање ΔV_{it} у почетној фази P NBT, које је праћено каснијим благим порастом, што је вероватно резултат механизма трансформације N_{ot} и N_{it} током касније фазе P NBT. Потребно је нагласити да представљени резултати добијени током NBT напрезања VDMOS транзистора снаге углавном представљају трајну

(нереверзибилну) компоненту и, можда, само најспорији део реверзибилне компоненте деградације изазване NBT напрезањем [30, 78]. Наиме, услед временског кашњења приликом мерења, уобичајено се не узимају у разматрања брзе реверзибилне компоненте деградације и узимају се у обзир само кумулативни подаци, који се углавном односе на нереверзибилну компоненту и спору компоненту деградације која се не опоравља тако брзо.

У табели 3.6 је назначено и какав утицај имају одређене реакције на промене густина наелектрисања у оксиду гејта и површинских стања током NBT напрезања компонената након зрачења и представљено је до каквих промена густина N_{ot} и N_{it} доводе наведене реакције. Такође, при анализи треба имати у виду да су се током зрачења компонената до виших доза формирале веће густине наелектрисања у оксиду и површинских стања, док су при зрачењу до нижих доза густине N_{ot} и N_{it} мање. Поред тога, постоји и већи број расположивих дефеката у оксиду на којима није захваћено позитивно наелектрисање, као и прекурсора површинских стања. Треба имати у виду и то да је напон који се примењује на гејт током NBT напрезања негативан, што може имати утицаја на дрифт наелектрисаних честица.

Јасно је да концентрација расположивих прекурсора, као и густина наелектрисања у оксиду и густина површинских стања, одређују правац и интензитет одвијања реверзибилних електрохемијских реакција. Ови услови такође дефинишу који ће електрохемијски механизми бити доминантни, као и њихову међусобну равнотежу у датим условима напрезања.

3.3.3.1.3. Електрохемијске реакције доминантне током оджаривања након сукцесивног NBT напрезања и зрачења

Примењена фаза оджаривања била је заснована искључиво на термичким ефектима (без напона на гејту), тако да уочена тенденција смањења вредности N_{ot} и N_{it} током оджаривања у обе експерименталне процедуре може бити повезана са дифузијом молекула водоника из области високих концентрација у оксиду ка нижим концентрацијама у близини међуповршине, и са електрохемијским реакцијама које доводе до смањења густине N_{ot} и N_{it}. Молекули водоника могу бити краковани (разложени) на захваћеном наелектрисању на дефектима у оксиду, не само на незасићеним везама $O_3 \equiv Si^+$ повратном реакцијом (2.12) $O_3 \equiv Si^+ + H_2 \rightarrow O_3 \equiv Si - H + H^+$, већ и на наелектрисању захваћеном на ваканцијама кисеоника $O_3 \equiv Si^{+\bullet}Si \equiv O_3$ реакцијом која је представљена релацијом:

$$O_3 \equiv Si^{+\bullet}Si \equiv O_3 + H_2 \rightarrow O_3 \equiv Si - H + H^+ + O_3 \equiv Si^{\bullet}. \tag{3.10}$$

Резултат ових реакција је неутрализација позитивних захваћених наелектрисања у оксиду на дефектима у оксиду, праћена ослобађањем H^+ јона [250].

Смањење N_{it} током оджаривања може се такође приписати утицају честица водоника (молекула H_2 и високо реактивног атома $H^{\bullet}$) који учествују у инверзним реакцијама (2.21) $Si_3 \equiv Si^{\bullet} + H^{\bullet} \rightleftarrows Si_3 \equiv Si - H$ и (2.22) $Si_3 \equiv Si^{\bullet} + H_2 \rightleftarrows Si_3 \equiv Si - H + H^{\bullet}$ [250]. Ове реакције, очигледно, доводе до пасивизације површинских стања.

Коначна вредност ΔV_{ot} након оджаривања је мања у експерименталној процедури зрачење + NBT напрезање (при примењеном напону на гејту) него када је редослед супротан. Разлог за уочени ефекат је смањење N_{ot} током NBT напрезања, што у овом случају доводи и до мање брзине оджаривања.

Описани механизми одражавају се на наведене промене густина наелектрисања у оксиду гејта и површинских стања, које условљавају промене напона прага. Добијени резултати су у сагласности са објављеним резултатима, а такође одговарају тзв. HDL

(енг. *Harry Diamond Laboratories*) моделу у разумевању ефеката зрачења и касније појаве NBTI [256]. Уочена промена тенденције, са смањења N_{it} на пораст, врло вероватно је последица постојања граничних позитивних захваћених наелектрисања у оксиду повезаних са водоником у близини међуповршине [152]. Добијени резултати су такође у одличној сагласности са резултатима који се односе на оджаривање p-каналних DMOS (енг. *Double-Diffused Metal Oxide Semiconductor*) компонената које су биле изложене зрачењу до малих доза при примењеном напону на гејту и на ниским температурама [152]. Значај доприноса одговарајућих механизама условљених електрохемијским реакцијама и представљених релацијама, приказан је у табели 3.6.

3.4. Додатна истраживања на MOS компонентама са дебелим оксидом гејта подвргнутим X-зрачењу

И X- и γ-зрачење су по природи електромагнетни таласи, али фотони γ-зрака имају мању таласну дужину, односно већу фреквенцију, па самим тим и већу енергију ($E = h\nu = hc/\lambda$). Зато X- и γ-зраци имају примену у различитим областима. X-зрачење има две компоненте. Део настаје у услед заустављања брзих електрона на аноди и ова компонента има континуалан спектар. Друга компонента потиче од атома материјала од кога је начињена анода. Брзи електрони ударају великом енергијом у аноду и побуђују атоме. Враћањем атома у основно стање врши се емисија X-зрака и ова компонента даје линијски дискретан спектар. Због тога што настају у спољашњем делу атома, њихова енергија је релативно нижа у поређењу са γ–зрацима, и обично се креће у опсегу од неколико keV до десетина MeV. X-зраци имају ограничену продорну моћ и могу бити заустављени релативно танким материјалима, као што су алуминијум или други лаки материјали.

С друге стране, γ–зраци настају током радиоактивних процеса, када долази до распада атомских језгара. Након емисије α или β честица, новонастало језгро може остати у екситованом стању и прелазећи у основно енергетско стање, емитује γ квант. Овај облик радијације је, због веће енергије, далеко продорнији у односу на X-зраке. Енергија γ–зрака обично се креће од неколико MeV до реда GeV, што им омогућује да продру кроз много дебље материјале, као што су олово или бетон [257].

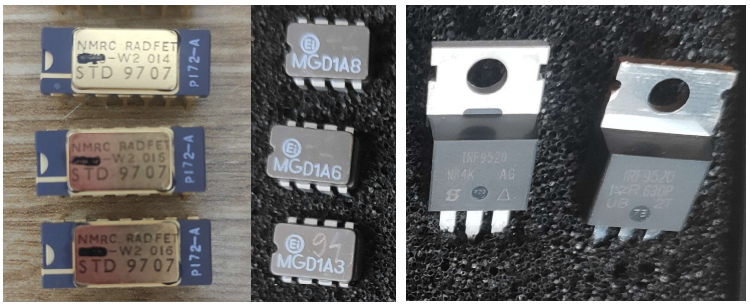
Поред разлика у пореклу и енергији, примена ових двеју радијација такође значајно варира. Док су X-зраци углавном коришћени у медицинској дијагностици (рендгенски снимци и компјутерска томографија), где је важно добити брзе и прецизне снимке људских ткива, γ-зраци имају шири спектар примене у индустрији и науци. Ови зраци се користе и у медицинским терапијама, где је потребно третирати дубље ткиво или уништити малигне ћелије. Захваљујући својој већој енергији, они се такође користе у истраживањима радиоактивних материјала и у различитим облицима стерилизације, где је потребно уништити микробе и вирусе без оштећења саме опреме. Упркос својим разликама, X- и γ-зраци деле неке сличне карактеристике као што су висока енергетска својства и способност да продру кроз материјале, што их чини корисним.

До сада је разматран углавном утицај γ-зрачења на различите компоненте, првенствено на IRF9520 VDMOS транзисторе снаге. Како би се стекла целокупна слика о променама које се јављају, спроведени су и експерименти са X-зрачењем, али на компонентама других произвођача које се разликују и према дебљини оксида гејта.

3.4.1. Спроведена експериментална процедура и коришћене компоненте

У поређењу са другим дозиметријским системима, предност PMOS дозиметара укључује могућност тренутног очитавања дозиметријских података без изазивања оштећења, способност очувања информације о апсорбованој дози, широк опсег доза, изузетно ниску потрошњу енергије, компатибилност са микропроцесорима и приступачну цену. Такође, постоји могућност смањења геометрије сензора тако да се могу интегрисати у друге уређаје. Међу PMOS дозиметрима, транзистори осетљиви на радијацију, познати као RADFET, веома су корисни за мерење апсорбоване дозе због својих јединствених перформанси. Међутим, они су скупљи због додатних производних процеса. Ово указује на потребу тестирања других MOS транзистора, које имају сличне намене, као што су комерцијални транзистори, поред RADFET-а.

Истраживано је понашање три различита типа p-каналних транзистора као дозиметара за X-зраке током и након зрачења. Први тип компонената које су коришћене био је RADFET транзистор произведен на Националном институту „Тиндал“ у Корку, Ирска, под кодом STD9707. Ове компоненте имају алуминијумски гејт и дебљину оксида (t_{ox}) око 400 nm, а напон прага (V_{T0}) измерен пре експеримената био је око −7,2 V [206]. Други тип испитиваних компонената били су p-канални транзистори MGD1A, произведени у Електронској индустрији у Нишу, са три различите дебљине оксида: 314, 727 и 1226 nm [80]. Трећој испитиваној групи компонената припадају комерцијални p-канални VDMOS транзистори снаге, тип IRF9520, које су произвеле две различите компаније. Ове компоненте имају дебљину оксида приближно 100 nm [128]. Фотографије свих коришћених компонената у експерименту су приказане на слици 3.48, а карактеристике ових компонената су приказане у табели 3.7.



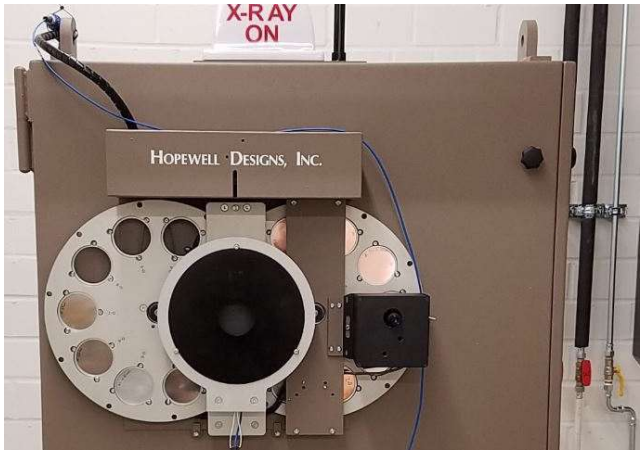
Слика 3.48: Слика узорака који су коришћени у експерименту X-зрачења.

Спроведени експеримент састојао се од зрачења на собној температури X-зрацима до укупне дозе од 160 Gy, у Институту „Винча“. Током зрачења, гејт, сорс и дрејн су били уземљени. Након зрачења, праћено је спонтано оджаривање, односно оджаривање на собној температури без примењеног напона на гејту, и то у трајању од око 3 месеца.

Табела 3.7: Карактеристике коришћених компонената.

Редни број компоненте	Компоненте	t_{ox} (nm)	V_{T0} (V)	Карактеристике
1	STD 9707	400	7,3053	Са металним поклопцем
2	STD 9707	400	7,2254	Без поклопца
3	STD 9707	400	7,1341	Са пластичним поклопцем
4	MGD 1A3	314	1.4610	Oxide: wet + $POCl_3$
5	MGD 1A6	727	7.7270	Oxide: wet + CVD + $POCl_3$
6	MGD 1A8	1226	6.4571	Oxide: wet + CVD + $POCl_3$
7	IRF 9520	100	3.3301	IR 630P UB
8	IRF 9520	100	2.9382	N84K AG

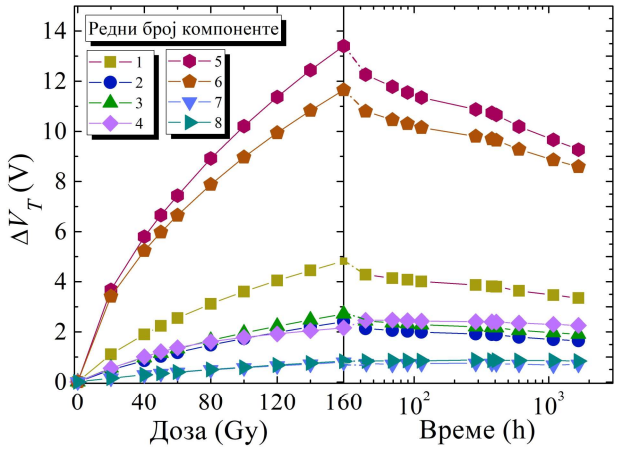
Фотографија коришћеног извора X-зрачења је приказана на слици 3.49 [258].



Слика 3.49: Коришћена апаратура током зрачења компонената, применом X-зрачења.

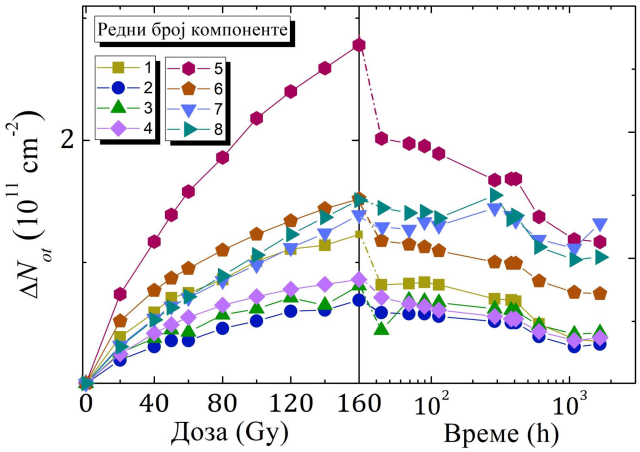
3.4.2. Анализа резултата испитиваних компонената са дебелим оксидом гејта

Током зрачења примећено је значајно повећање промена напона прага у свим групама компонената. Ово повећање је било најуочљивије код MGD компонената, док је код комерцијалних IRF компонената са најмањом дебљином оксида било најмање изражено, али су благе промене, које су биле израженије у првом периоду оджаривања, примећене код свих узорака. Што се тиче STD компонената, највеће повећање ΔV_T примећено је код оних са металним поклопцима. Током зрачења MGD компонената, највеће промене ΔV_T забележене су код оних са дебљином оксида од 727 и 1226 nm, које су садржале додатни CVD (енг. *Chemical Vapor Deposition*) процес током раста дебелог слоја оксида. Промене напона прага свих испитиваних компонената обједињене су на слици 3.50 [259].



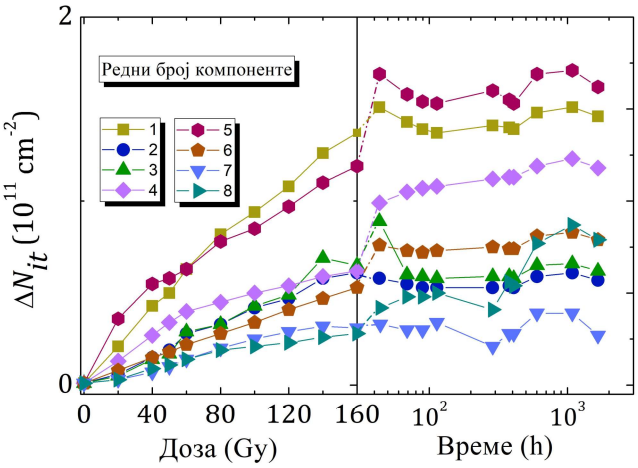
Слика 3.50: Промене напона прага истраживаних компонената током X-зрачења и оджаривања.

Уочене промене напона прага су изазване формирањем наелектрисања у оксиду и површинских стања. Утицај промене густине наелектрисања у оксиду је више изражен од промене густине површинских стања на међуповршини, јер компоненте које су испитиване имају дебље оксиде. Такође, највеће промене у N_{ot} примећене су код MGD компонената са додатним CVD процесом током нарастања оксида, при чему је најизраженије повећање забележено код MGD компонената са дебљином оксида од 727 nm. За ове компоненте, примећено је израженије почетно смањење наелектрисања у оксиду током првог периода оджаривања. Промене наелектрисања у оксиду код свих компонената су приказане на слици 3.51 [259].



Слика 3.51: Промена густине наелектрисања у оксиду код истраживаних компонената током X-зрачења и оджаривања.

Такође, највеће промене у N_{it} су примећене код MGD компонената са додатним CVD процесом и STD компонената са металним поклопцем. Промене густине површинских стања за STD компоненте са металним поклопцем током зрачења превазилазе ΔN_{it} MGD компонената. Ово указује на интензивне процесе који се одвијају на међуповршини. Међутим, током оджаривања, примећује се почетни пораст током првог периода, а након тога долази до блажих промена [260]. Почетни пораст је најизраженији код MGD компонената са дебљином оксида од 727 nm. Промене површинских стања код свих компонената су приказане на слици 3.52 [259].

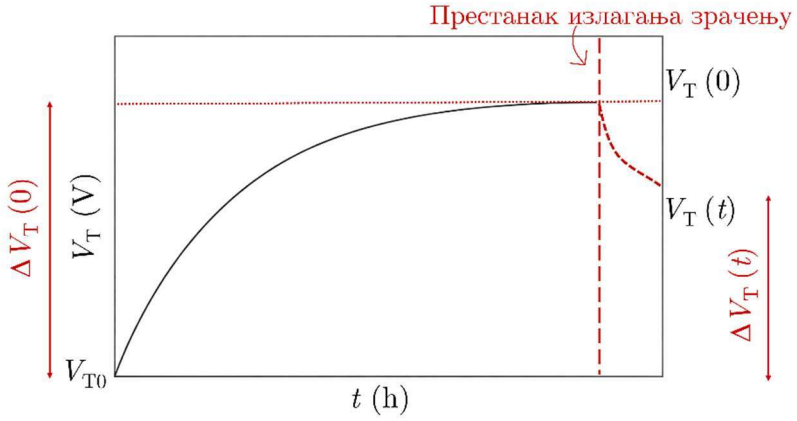


Слика 3.52: Промена површинских стања код истраживаних компонената током X-зрачења и оджаривања.

Што се тиче STD компонената, највеће повећање ΔV_{T} примећено је код компонената са металним поклопцем. Такође, за ову компоненту су биле највише промене ΔN_{ot} и ΔN_{it}, што је у складу са највећом променом напона прага. Може се приметити да су вредности за ΔN_{it} биле нешто веће него за ΔN_{ot} након примљене дозе од 160 Gy. Током оджаривања, ΔN_{ot} се смањује, посебно у првим сатима. Са друге стране, ΔN_{it} наставља да расте у првим сатима, али након тога долази до блажих промена.

Поред тога, један од важних параметара p-каналних транзистора који се користе као дозиметри је опоравак напона прага након зрачења, познат као феднинг (енг. *fading* – f_{d}) [261]. Овај параметар има велики значај јер феднинг представља промену у вредности V_{T} током времена после излагања радијацији, односно губитак информације коју дозиметар чува. То је непожељан ефекат јер смањује очитану дозу зрачења током времена. Идеално би било да сензори имају високу осетљивост на зрачење, а минималан феднинг. Вредност феднинга зависи од технологије производње транзистора, што указује на то да је неопходно примењивати одговарајуће технолошке поступке како би се овај ефекат минимизирао [80].

Одређивање феднинга дефинише разлику између почетне вредности напона прага (V_{T0}) пре зрачења, вредности напона прага након зрачења ($V_{\mathrm{T}}(0)$), и вредности V_{T} током опоравка у временском интервалу t ($V_{\mathrm{T}}(t)$). Промене у V_{T} изазване зрачењем изражене су као $\Delta V_{\mathrm{T}}(0)$, што показује важност поновног израчунавања овог параметра како би се добила тачна мерења. Графичка илустрација параметара који се користе за израчунавање параметра феднинг приказана је на слици 3.53.



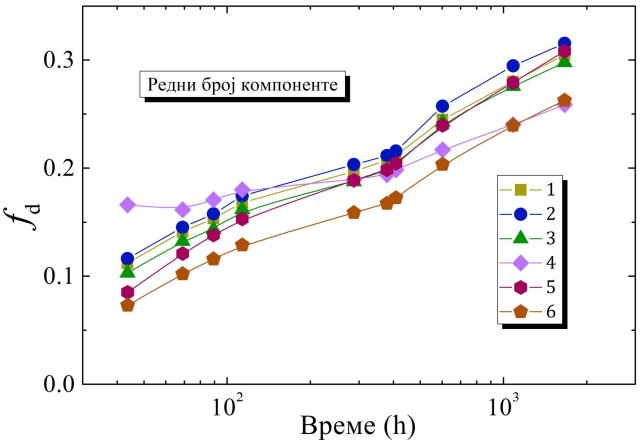
Слика 3.53: Графичка илустрација елемената који се користе за израчунавање параметра феднинг.

Како би се смањио фединг, потребно је примењивати одређене технолошке процедуре. На пример, продужено време оксидације доводи до веће дебљине оксида t_{ox}, што смањује ефекат фединга. Температура оксидације треба да буде 1025 °C или већа, што омогућава побољшање својстава оксида. Поред тога, пожељно је да температура оджаривања оксида током технолошког поступка буде већа од температуре оксидације, како би се побољшала структура оксида и смањио фединг [80].

Применом ових поступака, могу се значајно смањити негативни ефекти фединга, чиме се повећава стабилност и прецизност p-каналних транзистора као дозиметара. Начин рачунања фединга је приказан једначином 3.11

$$f_d(t) = \frac{V_T(0) - V_T(t)}{V_T(0) - V_{T0}} = \frac{V_T(0) - V_{T0} - \left(V_T(t) - V_{T0}\right)}{\Delta V_T(0)} = \frac{\Delta V_T(0) - \Delta V_T(t)}{\Delta V_T(0)} = 1 - \frac{\Delta V_T(t)}{\Delta V_T(0)} \tag{3.11}$$

Промене ΔN_{ot} и ΔN_{it} утичу на промену ΔV_T, што доводи до промена у федингу. Током спонтаног опоравка, примећено је да ΔN_{ot} опада, док ΔN_{it} расте (слике 3.51 и 3.52). Као резултат тога, примећен је негативан фединг, јер је повећање ΔN_{it} било израженије од смањења ΔN_{ot}. Током оджаривања, фединг је растао са временом за STD и MGD компоненте. Вредности фединга су сличне и позитивне за анализиране групе компонената, без обзира на различите дебљине оксида, осим за MGD1A3, где је примећен мало другачији тренд, што се може уочити на слици 3.54 [259]. Врло важан резултат је да тренд фединга не зависи од дебљине оксида у опсегу од 300 до 1200 nm.



Слика 3.54: Тренд фединга код истраживаних компонената током X-зрачења и оджаривања.

Осим тога, битан параметар који карактерише понашање транзистора је осетљивост на радијацију (S). Овај параметар се одређује као промена напона прага након зрачења, подељена са апсорбованом дозом [199]. Осетљивост транзистора у одређеном опсегу доза је константна ако је зависност ΔV_T од апсорбоване дозе (D_a) линеарна у том опсегу доза. У случају да зависност није линеарна, осетљивост се дефинише за једну дозу. Осетљивост се повећава са растом дебљине оксида, али и са повећањем напона на гејту, док се рачуна коришћењем релације:

$$S = \frac{\Delta V_T(D_a)}{D_a} \tag{3.12}$$

На основу ове релације и приказаних резултата, формирана је табела 3.8 са вредностима осетљивости за транзисторе излагане X-зрачењу:

Табела 3.8: Вредности осетљивости за анализиране компоненте излагане X-зрачењу.

Транзистор	ΔV_{T} (V)	S (V/Gy)
STD 9707 – 010	4.82	0.030
STD 9707 - 012	2.41	0.015
STD 9707 - 011	2.72	0.017
MGD 1A3 – 94	2.16	0.014
MGD 1A6 – 42	13.40	0.085
MGD 1A8 – 42	11.65	0.074
IRF 9520 IR 630P UB	0.79	0.006
IRF 9520 N84K AG	0.83	0.005

Разлика у пореклу и енергији зрачења има значајан утицај на то како се примењују и начин на који се користе у индустријским и медицинским процедурама. Укупно гледано, разумевање њихових својстава је кључно за правилну примену и безбедност током рада са овим врстама радијације, као и за развој нових технологија које могу искористити њихове особине у различитим областима науке и индустрије, што у сваком случају оставља простор и за даља истраживања у овој области [198, 262, 263].

4. Утицај нормалних радних услова на перформансе MOS транзистора снаге са дебелим оксидом гејта

У реалним условима примене, VDMOS транзистори снаге веома ретко функционишу под дејством само једног изолованог вида напрезања, као што је повишен напон, висока температура или јонизујуће зрачење. Напротив, у већини практичних примена ове компоненте су изложене комбинованим напрезањима, при чему се различита напрезања јављају истовремено или у различитим фазама рада. Због тога је неопходно спроводити експериментална истраживања која у што већој мери симулирају реалне радне услове, односно услове који су слични условима који се јављају у електронским системима.

Посебан значај има анализа утицаја различитих видова напрезања на период поузданог рада компонената. Код p-каналних VDMOS транзистора снаге, процена периода поузданог рада може да се врши на основу примењеног електричног напрезања или повишене температуре. Међутим, ради добијања што реалније процене поузданости, оправдано је разматрати и комбиноване моделе деградације. Такође, неопходно је идентификовати карактеристичне сигнале, односно побуде које се јављају у практичним применама и анализирати ефекте тих сигнала различитих фреквенција, као и фактора испуне, на одзив компонената. Поред свега, потребно је размотрити како предисторија и сама напрезања компонената утичу на ефекте самозагревања (енг. *Self-Heating Effects* – SHE). У циљу анализе промена које се јављају и одговорних механизама, као и ради могућности предвиђања понашања компонената у условима који нису директно обухваћени експерименталним испитивањима, у наставку су разматрани SPICE модели транзистора.

4.1. Утицај NBT напрезања на период поузданог рада компонената

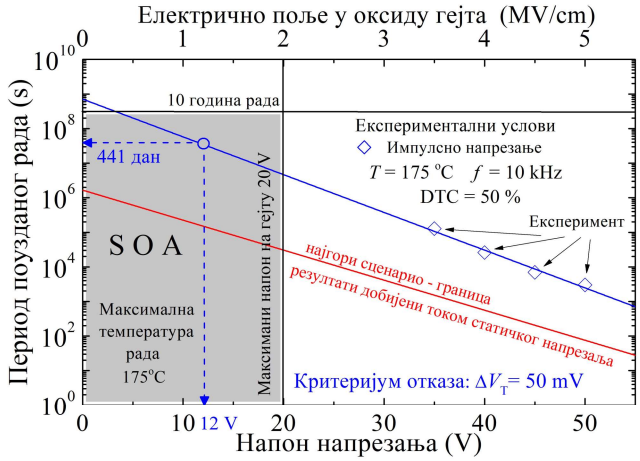
Током излагања компонената NBT напрезању уочене су значајне промене у њиховим електричним параметрима. Све варијације услова NBT напрезања, које су коришћене у експерименталном раду, детаљно су описане у другом поглављу ове дисертације. Ипак, кључно питање се односи на утицај ових промена на функционисање компонената и њихов период поузданог рада. Из тог разлога, неопходно је дефинисати период поузданог рада током ког компонента задржава предвиђене електричне карактеристике у границама прихватљиве толеранције. Тај параметар има пресудан значај за корисника јер омогућава планирање благовремене замене компонената, као и процену степена поузданости добијених резултата у оквиру тог временског интервала [264].

Сврха овог дела истраживања је и процена времена поузданог рада p-каналних VDMOS транзистора снаге у реалним експлоатационим условима, на основу експерименталних резултата добијених током NBT напрезања, чиме се процеси убрзавају.

Током тих испитивања примењивано је више различитих комбинација температура и напона, док ће фокус током овог дела истраживања бити усмерен на вредности примењених напона од −35 V до −50 V. Као што је већ наведено, јасно је да су примењени напони знатно виши од номинално дозвољених, будући да је техничком документацијом [128] дефинисан радни опсег напона на гејту у границама од −20 V до +20 V. Евидентно је да су експериментални услови далеко од реалних радних услова, али то је неопходно како би се убрзао процес старења компонената и како би могло да се предвиди понашање компонената након дужег временског периода. Детаљно објашњење начина одређивања периода поузданог рада компонената излагано је у докторским дисертацијама и радовима [81, 232], док ће у овој докторској дисертацији бити дат само кратак опис различитих модела.

Веома је битно истаћи да се за процену периода поузданог рада компонената могу користити различити електрични параметри, попут промене напона прага, транскондуктансе или струје дрејна, јер сви они одражавају степен деградације током експлоатације [31, 88]. Међутим, промена напона прага се у стручној литератури најчешће препознаје као најпоузданији показатељ, па су у овој анализи управо мерења ΔV_{T}, настала услед NBT напрезања, коришћена као основ за процену радног века у реалним условима рада. Методологија одређивања периода поузданог рада обухвата два корака: најпре се из експерименталних података издвајају карактеристичне вредности које одговарају деградацији у пооштреним условима, а затим се те вредности екстраполирају на нормалне радне услове.

Поступак за процену периода поузданог рада приказан је на слици 4.1 [265]. У овом поступку се користи линеарни модел за предвиђање вредности. Експериментална вредност периода поузданог рада дефинише се као време напрезања које је потребно да би промена напона прага, изазвана напрезањем, достигла унапред одређену граничну вредност познату као критеријум отказа (енг. *Failure Criterion* - FC). У оквиру ове анализе, та граница је постављена на вредност ΔV_{T} од 50 mV [77]. Када промена напона прага достигне ову вредност у условима нормалног рада, може се закључити да компонента више не функционише поуздано. Овај критеријум је заснован на сличним истраживањима [77, 132]. Када се транзистори IRF9520 користе у оквиру електронских кола снаге, може се сматрати да реални услови обухватају температуру $T_0 = 100$ °C и напон на гејту $V_{\mathrm{G0}} = -20$ V.



Слика 4.1: Пример дијаграма за одређивање периода поузданог рада за p-каналне VDMOS транзисторе снаге излагане импулсном NBT напрезању.

Такође, период од 10 година је вредност која се стандардно узима за период поузданог рада компонената уграђених у електронска кола и системе. Јасно се види да услови који представљају област сигурног рада, која је овде означена сивом површином, не леже у

оквиру експерименталног опсега NBT напрезања, што значи да постоји значајно одступање и у температури и у напону. Овај дисконтинуитет указује на то да модели који се засебно обрађују, утицај напона [88, 266, 267] или температуре [31, 268] нису апсолутно довољни за валидну процену периода поузданог рада.

Са слике се уочава да екстраполација експерименталних резултата и њихово поређење са статичким напрезањем компоненте доводе до формирања праве линије засноване на различитим вредностима напона прага. Из графичког приказа је јасно да је време до достизања критеријума отказа краће код компонената изложених статичком напрезању у поређењу са компонентама напрезаним импулсним сигналом. Као што се и очекује, употреба компонената при вишим напонима доводи до скраћивања, док рад при нижим напонима омогућава дужи период поузданог рада. Процене приказане на слици 4.1 извршене су и за карактеристичну вредност напона од –12 V, која се јавља, на пример, у аутомобилској индустрији. За ове услове рада, процењени период поузданог рада износи 441 дан, без појаве параметарског отказа. Процене периода поузданог рада и за друге вредности напона приказане су у табели 4.1.

Табела 4.1: Процена периода поузданог рада за p-каналне VDMOS транзисторе снаге излагане импулсном NBT напрезању, за граничну вредност од $\Delta V_{\mathrm{T}} = 50$ mV.

Радни напон (V)	–20	–16	–12	–9	–5
Период поузданог рада (дана)	46,29	105,16	441	578,70	1388,89

Потребно је нагласити да ови резултати представљају максималне периоде поузданог рада за анализиране VDMOS транзисторе снаге. У реалним радним условима, посебно у аутомобилским применама, где понашање корисника може бити непредвидиво, стварни животни век компонената може бити само краћи од оног процењеног предложеном методом. Такође, дате процене не обухватају ефекте самозагревања, као ни рад у условима у којима су компоненте изложене утицају зрачења, магнетног поља или других врста напрезања. Поред тога, поуздан рад сложенијег система условљен је поузданим радом свих његових делова и компонената.

Како анализа само утицаја напона или само утицаја температура није довољна за потпуно прецизно одређивање периода поузданог рада, комбиновањем температурних и напонских модела могуће је формирати методологију која омогућава предвиђање периода поузданог рада за произвољну комбинацију температура и напона у реалним условима [31, 268]. У наставку су наведени и описани једни од најчешћих модела за процену периода поузданог рада.

За екстраполацију резултата дуж напонске осе користе се различити модели који су широко прихваћени у стручној литератури, попут „V_{G}“, „$1/V_{\mathrm{G}}$“ [266, 267]. Они се заснивају на физичким механизмима који објашњавају деградацију напона прага током напрезања. Утврђена времена достизања критеријума отказа представљају основу за даље математичко моделирање и процену понашања компонената у реалним радним условима.

Као полазна вредност за екстраполацију може да се користи вредност од –20 V на гејту, али иста методологија се користи и за било коју другу вредност напона која се примењује у реалним радним условима. Осим процене радног века, овим поступком омогућено је и одређивање додатног параметра поузданости који би се дефинисао као напон за десетогодишњи рад. Овај параметар дефинише се као највећи дозвољени напон на гејту при ком компонента може поуздано да ради у периоду од десет година, а да при томе промена напона прага услед напрезања остане испод дефинисаног критеријума отказа. У анализи која се може наћи у литератури [269] постоје значајне разлике у процењеном

радном веку и дозвољеном напону за дуготрајан рад између компонената изложених статичком и импулсном NBT напрезању. За радне услове при максималном напону од −20 V, утврђено је да је очекивани период поузданог рада под импулсним условима вишеструко дужи, чак за више од три реда величине у односу на статички режим рада. Поред тога, напон на гејту који омогућава десетогодишњи поуздан рад је приближно за 8 V већи код компонената напрезаних импулсним сигналом него код оних под сталним напоном. Ови резултати указују на то да у реалним применама, p-канални MOSFET транзистори снаге могу задржати функционалност знатно дуже него у случају статичког напрезања.

Модели као што су „$1/V_{\mathrm{G}}$“ и други, који се користе за екстраполацију дуж напонске осе, омогућавају процену периода поузданог рада компоненте и напона за десетогодишњи рад, али искључиво за температуре на којима је вршено убрзано напрезање, што су обично знатно више температуре од оних које се јављају у стварним условима рада. Добијене вредности су веома корисне за процену најгорег сценарија, али би било знатно практичније када би се период поузданог рада могао проценити и за температуре које су типичне за нормалан рад. У циљу решавања овог ограничења, предложен је приступ који укључује екстраполацију дуж температурне осе [268]. Овакав модел може се извести из више различитих модела деградације напона прага под утицајем NBT напрезања, и може се формулисати на следећи начин:

$$\tau = A \cdot \exp\left(\frac{B}{T}\right). \tag{4.1}$$

Параметри A и B се користе за подешавања и преузети су из почетног модела деградације. Добијени математички израз има исти облик као и онај који описује модел „$1/V_{\mathrm{G}}$“, те је предложени модел добио назив „$1/T$“. Применом овог модела потребно је користити експерименталне вредности период поузданог рада, добијене при истој вредности напона, али на више различитих температура. Најчешћа екстраполација би се спроводила за температуру од 100 °C, што се сматра релевантном вредношћу за рад компоненте у електронским системима, али се иста методологија може применити и за било коју другу температуру из реалног радног опсега. Слично као и код модела „$1/V_{\mathrm{G}}$“, овај приступ омогућава и одређивање параметра поузданости названог „температура за десетогодишњи рад“ која представља највишу дозвољену температуру на којој компонента може функционисати десет година, при чему деградација напона прага не прелази граничну вредност. Модел „$1/T$“ такође показује значајне разлике у понашању компонената под статичким и импулсним NBT напрезањем. Процењени период поузданог рада на температури од 100 °C је више од два реда величине дужи у случају импулсног режима у односу на статички. Такође, температура при којој је могуће постићи десетогодишњи рад већа је за око 25 °C ако је компонента напрезана импулсним сигналом уместо статичким. Ови закључци у потпуности се подударају са резултатима добијеним применом модела „$1/V_{\mathrm{G}}$“.

На основу наведеног, може се закључити да употреба импулсних сигнала са мањим фактором испуне на гејту може допринети значајном продужењу радног века компонената. Наравно, неопходно је да је такво управљање у складу са захтевима кола у коме се компоненте примењују.

Такође, време напрезања потребно да би се достигла гранична вредност промене напона прага (FC) је све дуже што је фактор испуне мањи, што имплицира и продужење периода поузданог рада у реалним радним условима. Ова појава се може објаснити механизмима одговорним за деградацију изазвану NBT напрезањем. Познато је да до промене напона прага услед NBTI ефекта долази услед нагомилавања наелектрисања у

оксиду и површинских стања, као последице електрохемијских реакција које укључују дефекте у оксиду и на међуповршини, шупљине, и честице водоника [95, 104, 121]. У случају када се на гејт доводи импулсни напон, компоненте се наизменично излажу периодама напрезања и релаксације. Укупан ефективан период напрезања директно зависи од фреквенције сигнала и фактора испуне, па са смањењем фактора испуне опада и укупно време у коме је компонента изложена напрезању. Као последица тога, смањује се обим деградације која је повезана са формирањем наелектрисања у оксиду и површинских стања, што доводи до дужег очекиваног радног века компоненте.

Поред објашњеног поступка процене периода поузданог рада за задати радни напон или температуру појединачно, применом сличне методологије, могуће је извршити процену периода поузданог рада уз истовремено узимање у обзир и радног напона и температуре. Процедура подразумева да се најпре, на основу $1/V_G$ модела, одреде времена поузданог рада за одговарајућу вредност напона, при чему се као критеријум отказа може узети промена напона прага од 50 mV, након чега се тако добијене вредности користе као улазни подаци за екстраполацију по температурној оси, односно за примену „$1/T$“ модела. На тај начин се омогућује прецизнија процена времена поузданог рада компонената у реалним радним условима.

Поред овог приступа, постоји и алтернативни метод који се разликује једино у редоследу примене екстраполационих модела. У том случају, прво се врши екстраполација у правцу температуре, а затим у правцу напона. Иако би било пожељно да оба приступа екстраполације доведу до исте вредности периода поузданог рада у условима реалне експлоатације, бројни фактори указују да ће постојати извесна одступања. Наиме, познато је да резултати добијени применом напонских модела могу значајно зависити од избора самог модела, постављеног критеријума отказа, као и опсега напона коришћених током експеримента [232]. Аналогно томе, могуће је размотрити и осетљивост приликом коришћења температурног модела, с тим што у овом случају постоји само један модел заснован на *Arrhenius*-овом закону, па самим тим избор модела не утиче на резултат, али друге променљиве могу. Један од важних аспеката је и редослед примене екстраполационих метода, односно да ли се прво врши анализа дуж напонске, а затим температурне осе, или обрнуто. Наведена анализа показује да је за процену периода поузданог рада потребно разматрање већег броја параметара, а пре свега уважавање комплексности целокупног процеса.

4.2. Ефекти статичког NBT напрезања и оджаривања на различитим температурама

У бројним инжењерским применама, као што су аеронаутика, телекомуникације и аутомобилска индустрија, електронске компоненте често раде у условима значајних температурних флуктуација. Испитивање понашања транзистора под условима NBT напрезања и накнадног опоравка на повишеним температурама (оджаривања) или сниженим температурама, омогућава одговарајућу процену периода поузданог рада и стабилности у условима који реплицирају реалне радне сценарије. До сада су у анализи доминирали услови у којима је процес опоравка реализован на повишеним температурама. Међутим, у пракси ове компоненте могу бити изложене и ниским температурама, укључујући и температуре испод 0 °C. Из тог разлога је од посебног значаја испитати утицај негативних температура на промену напона прага и осталих електричних параметара VDMOS транзистора снаге током процеса опоравка.

У ту сврху реализован је додатни експеримент, са експерименталном поставком сличном оној коришћеној за оджаривање, али са неопходним прилагођавањем у виду употребе клима коморе која може да обезбеди негативне температуре. Овај сегмент испитивања изведен је у Лабораторији за примењену физику Електронског факултета у Нишу [215], у клима комори произвођача *Binder*, модел MKF 56 [270], чији је температурни опсег од –40 °C до +180 °C. Овај опсег температура представља главну разлику у односу на лабораторијску комору коришћену у претходним испитивањима, чиме је омогућено по први пут спровођење опоравка на негативним температурама.

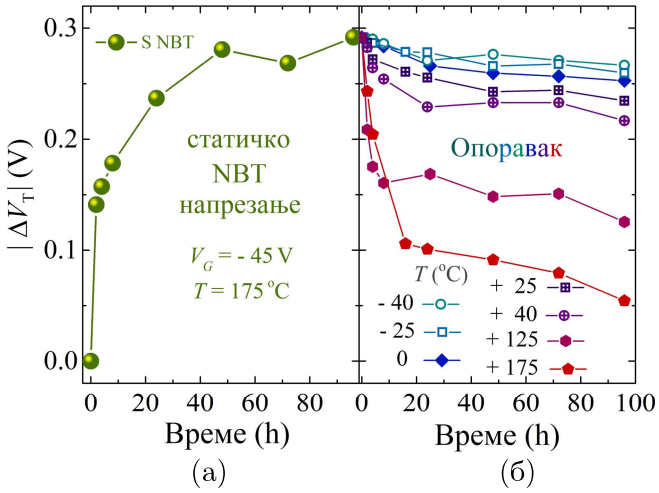
Током процеса опоравка, компоненте су биле смештене у унутрашњост коморе без примењене електричне поларизације, као што је приказано на слици 4.2. По завршетку термичког третмана, узорци су постепено довођени на собну температуру: најпре су били изложени протоку ваздуха помоћу вентилатора, затим постављени на хладњак, а на крају остављени да се стабилизују, као и у претходним експериментима.

Мерење струјно-напонских карактеристика извршено је исто као и у ранијим испитивањима, користећи SMU *Keysight* B2901A [118] управљан софтверском апликацијом са рачунара. Компоненте су током мерења биле смештене у импровизовани Фарадејев кавез, на протоплочи повезаној конекторима са сондама мерног уређаја, чиме је минимизирана могућност појаве електромагнетних сметњи и шума током мерења.



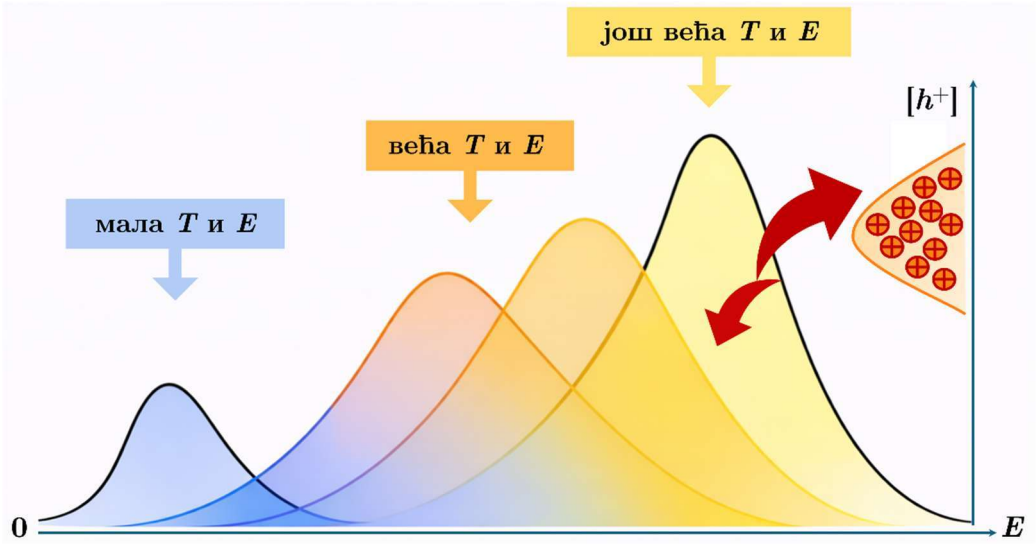
Слика 4.2: Лабораторијска поставка апаратуре коришћене током оджаривања компонената на негативним температурама у клима комори.

Резултати опоравка на различитим температурама су приказани на слици 4.3 [125]. На слици су приказане средње вредности промена напона прага за седам група узорака које су биле најпре статички NBT напрезане, а затим је спроведен процес опоравка на повишеним и сниженим температурама. Током примењеног NBT напрезања, које је трајало 96 h при напону на гејту од –45 V и температури од 175 °C, промена напона прага (која потиче од захватања наелектрисања у оксиду и формирања површинских стања на међуповршини оксид–полупроводник), је приказана на слици 4.3а. Током друге фазе, опоравка (слика 4.3б) која је такође трајала 96 h, уочени распоред промена напона прага на различитим температурама директна је последица термички активираних механизама опоравка након NBT напрезања. Током опоравка на негативним температурама, као што су –40 °C и –25 °C, доминира смањење захваћеног наелектрисања у оксиду које је ближе међуповршини, тј. на плићим дефектима са малом активационом енергијом. Због тога је у овом температурном опсегу присутан минималан опоравак и задржава се велики део иницијалне промене ΔV_{T} [271–274].



Слика 4.3: Промена напона прага током (а) NBT напрезања и (б) опоравка при различитим температурама.

Са порастом температуре оджаривања на 0 °C, +25 °C и +40 °C, долази до постепеног повећања термичке енергије носилаца, што омогућава активирање већег броја дефеката на којима су захваћена наелектрисања, што је илустровано на слици 4.4. У овом температурном интервалу опоравак постаје израженији, али је и даље ограничен присуством дубљих дефеката за чију је неутрализацију и пасивизацију потребна већа енергија.



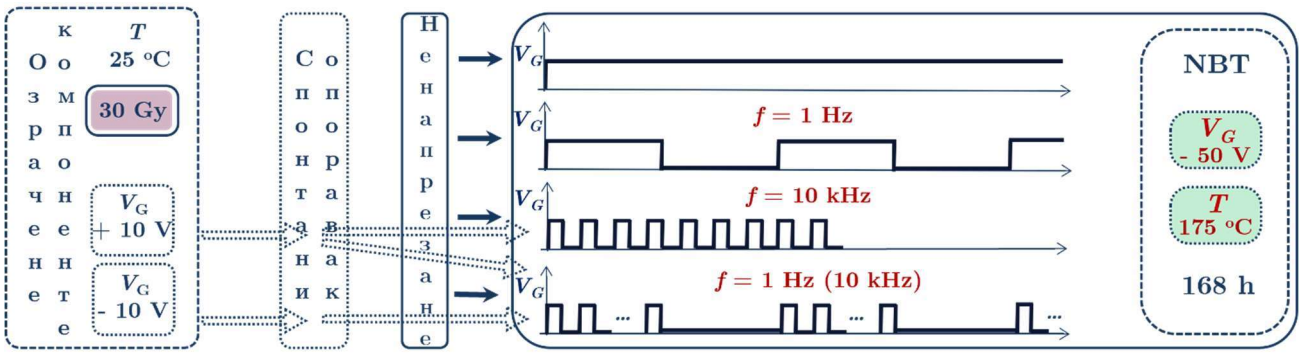
Слика 4.4: Илустрација пораста енергије носилаца са порастом температуре приликом процеса оджаривања.

На температурама оджаривања од +125 °C и +175 °C долази до значајног активирања дефеката, што доводи до интензивније неутрализације наелектрисања у оксиду и пасивизације површинских стања. Као последица долази до највећег опадања ΔV_T. Овакво понашање указује да је значајан део деградације изазване NBT напрезањем повезан са процесима који имају високу активациону енергију и могу се ефикасно опоравити тек при повишеним температурама. Иако је током оджаривања уочен значајан опоравак, промена напона прага се ни при највишим температурама оджаривања не враћа у потпуности на почетну вредност, што указује на постојање нереверзибилне компоненте деградације, о којој је било речи у претходном делу дисертације.

С обзиром да је процес опоравка спроведен без примењеног напона на гејту, примењена фаза оджаривања била је заснована искључиво на термичким ефектима. Уочена тенденција смањења вредности ΔV_{T} током оджаривања може бити повезана са дифузијом молекула водоника из области високих концентрација у оксиду ка нижим концентрацијама у близини међуповршине, као и са електрохемијским реакцијама које доводе до смањења густине наелектрисања у оксиду гејта и површинских стања. Молекули водоника могу бити краковани на захваћеном наелектрисању у оксиду гејта ($O_3 \equiv Si^+$ и $O_3 \equiv Si^{+\bullet}Si \equiv O_3$), при чему долази до неутрализације позитивног захваћеног наелектрисања у оксиду гејта [250]. Такође, смањење густине површинских стања током оджаривања може се приписати утицају честица водоника (молекула H_2 и високо реактивног атома $H^\bullet$) које учествују у реакцијама доводећи до пасивизације површинских стања на међуповршини [250]. Очигледно је да су ови термички активирани механизми све израженији са порастом температуре и зато доводе до већих промена напона прага.

4.3. Динамичко NBT напрезање транзистора приликом употребе у нормалним радним условима

Како су карактеристичне особине VDMOS транзистора снаге омогућиле њихову широку употребу у различитим комерцијалним и специјализованим применама, постоји изузетно висок захтев за њиховим поузданим радом, који је директно условљен променом V_{T}. У претходним поглављима је детаљно анализиран утицај NBT напрезања и зрачења на ΔV_{T}, док је у овом делу циљ анализирати промене параметара када су транзистори изложени специфичним радним условима. Поред утицаја зрачења, потребно је узети у обзир да транзистори могу бити изложени и специфичним облицима импулсне побуде. На гејту се, у нормалним условима рада, често јављају сигнали различитих облика, који су карактеристични за већину кола у практичним условима рада. Ово је последица чињенице да се p-канални VDMOS транзистори снаге широко примењују у импулсним апликацијама, захваљујући својим изузетним прекидачким карактеристикама [37, 49, 275]. Управо утицај ових различитих облика сигнала на инициране механизме представља предмет анализе у овом делу дисертације. Поред саме промене ΔV_{T}, анализирана је промена доприноса наелектрисања у оксиду и површинских стања промени напона прага, јер могу пружити врло значајне информације за решавање проблема поузданости компонената интегрисаних у електронску опрему [52–54]. Из тог разлога, спроведени су додатни експерименти да би се детаљније истражило како раде транзистори при нормалним условима рада, што је шематски приказано на слици 4.5 [234].

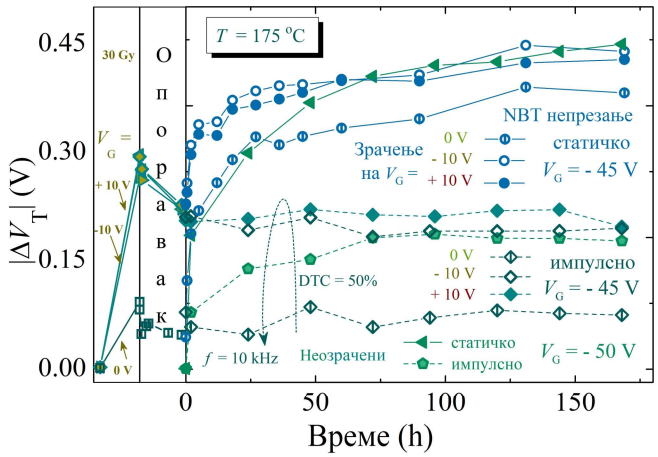


Слика 4.5: Шематски приказ експерименталних услова усклађених са нормалним радним условима VDMOS транзистора снаге.

У овом делу експеримента (слика 4.5) примењен је напон на гејту –50 V током статичког, као и током импулсног NBT напрезања. За време оба вида NBT напрезања, компоненте су биле изложене повишеној температури од 175 °C. Озрачене компоненте (до 30 Gy), као и претходно ненапрезане компоненте, биле су изложене различитим облицима сигнала, при чему је фактор испуне за прва два импулсна сигнала био 50%, док је за последњи био 25%. Сви облици сигнала су били импулсни сигнали који би се искористили за, на пример, контролисање рада и брзине мотора. Први тип сигнала је био фреквенције 10 kHz, други тип сигнала имао је фреквенцију од 1 Hz, што би одговарало континуираном укључивању и искључивању мотора у интервалима од по 0,5 секунди. Трећи тип сигнала, који је претходно дефинисан у програму *LTspice*, представљао је интеграцију претходна два ($f = 1$ Hz (10 kHz) у оквиру сигнала фреквенције 1 Hz, уграђен је део од 10 kHz), при чему је у првој половини периода примењиван сигнал фреквенције 10 kHz, док је у другој половини периода било примењено 0 V, што би одговарало периоду када је мотор искључен [132].

Такође, део узорака који нису били претходно озрачени подвргнут је импулсном NBT напрезању. Експериментални услови приказани су шематски на слици 4.5. Може се видети да су ненапрезани узорци били подвргнути напрезању сигналима са фреквенцијама $f = 1$ Hz, $f = 10$ kHz, $f = 1$ Hz (10 kHz) при $V_G = -50$ V. У наставку нису приказани сви резултати, јер би свеобухватна анализа премашила обим овог истраживања. Међутим, представљени су карактеристични резултати и упоређени су са претходно детаљније анализираним напрезањем при $f = 10$ kHz, $T = 175$ °C и $V_G = -45$ V.

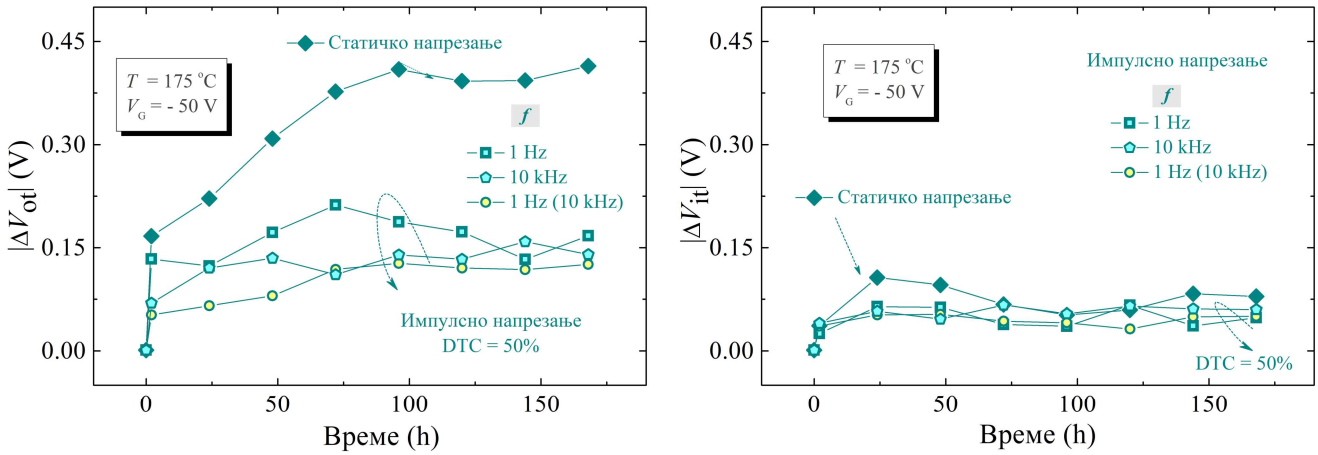
На слици 4.6 [39] упоређена је вредност ΔV_T између ненапрезаних компонената и оних које су претходно озрачене до дозе од 30 Gy, са поларизацијом (±10 V) и без поларизације. Примећује се да статичко напрезање изазива знатно веће промене напона прага за обе поларизације и код свих компонената. Такође се види да зрачење са позитивном поларизацијом доводи до веће ΔV_T у поређењу са негативном поларизацијом, а та разлика остаје присутна и након спонтаног опоравка. Током NBT напрезања уочава се смањење промене ΔV_T, које је посебно изражено код узорака претходно озрачених под негативном поларизацијом. Ова разлика је јасно видљива из промена уочених код компонената подвргнутих NBT напрезању на –45 V.



Слика 4.6: Промене напона прага током примењеног статичког и импулсног NBT напрезања са поларизацијом од –45 V и –50 V, за неозрачене и претходно озрачене компоненте.

Ради детаљнијег испитивања промена које настају у овим компонентама, извршене су додатне анализе. На слици 4.7 [39] приказани су доприноси промена густина наелектрисања

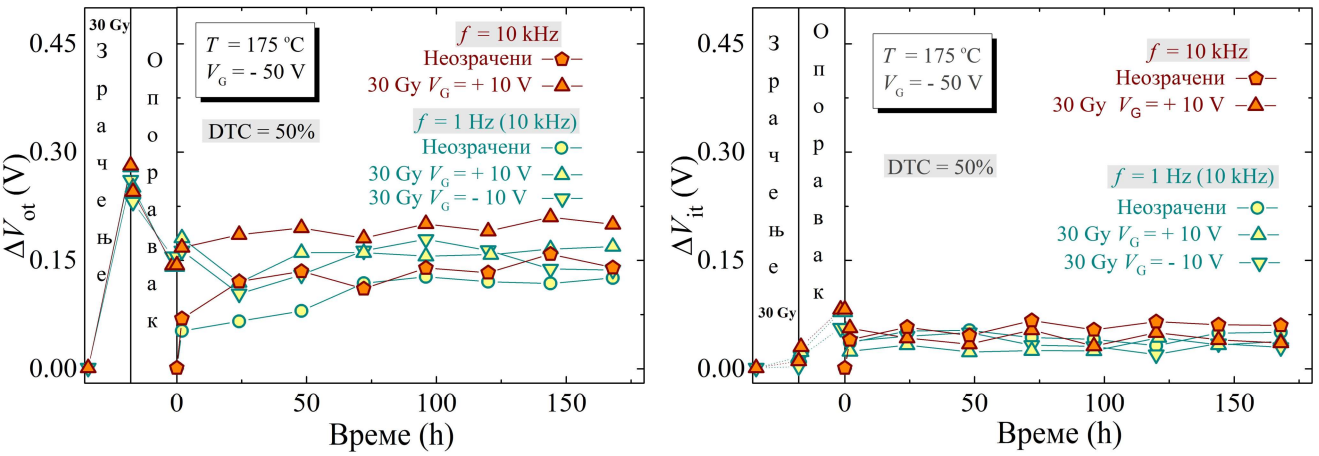
у оксиду и површинских стања промени напона прага у току статичког и импулсног NBT напрезања (при фреквенцијама $f = 1$ Hz, $f = 10$ kHz и $f = 1$ Hz (10 kHz)). Јасно се уочава да су промене знатно израженије при статичком NBT напрезању, што је нарочито изражено код промене густина наелектрисања у оксиду. Такође, може да се примети да постоји знатно мања промена када је ефективно време напрезања мање (трајање примењеног напона је краће), тј. најкраће је у оквиру интегрисаног сигнала фреквенције 1 Hz, у који је уграђен део од 10 kHz.



(а) (б)

Слика 4.7: Допринос (а) наелектрисања у оксиду и (б) површинских стања, промени напона прага изазваној импулсним NBT напрезањем примењеним на неозрачене компоненте.

На слици 4.8 [39] приказани су одговарајући доприноси наелектрисања у оксиду гејта ΔV_{ot} и површинских стања ΔV_{it} промени напона прага услед примењеног импулсног NBT напрезања код неозрачених и претходно озрачених компонената. Очигледно је да су промене које настају при импулсном NBT напрезању, када су компоненте претходно озрачене са поларизацијом од ± 10 V, мање изражене код компонената напрезаних на фреквенцији од 10 kHz у односу на оне напрезане интегрисаним сигналом (у оквиру сигнала фреквенције 1 Hz, уграђен је део од 10 kHz).



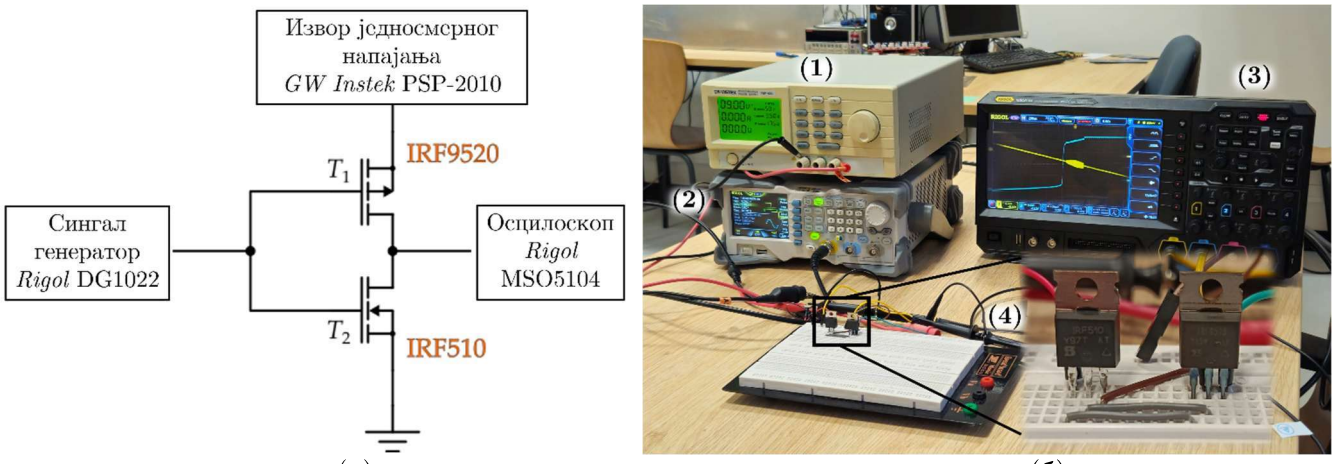
(а) (б)

Слика 4.8: Допринос (а) наелектрисања у оксиду и (б) површинских стања промени напона прага изазваној импулсним NBT напрезањем примењеним на неозрачене и претходно озрачене компоненте.

Може се уочити да су неозрачене компоненте имале најизраженији одзив на NBT напрезање, било статичко или импулсно. То се може јасно уочити и у промени напона прага и у доприносу наелектрисања у оксиду. Иако су ове промене (за ненапрезане компоненте) веће, вредности ΔV_{ot} остају ниже у односу на вредности код претходно озрачених компонената. За компоненте изложене различитим сигналима напрезања утврђено је да је код оних које су биле подвргнуте комбинованим сигналима напрезања ΔV_{ot} нешто смањен, што може указивати на израженије процесе опоравка. Такође, вредности ΔV_{it} су ниже код компонената изложених комбинованим сигналима напрезања.

За даљу анализу, било је битно испитивање како рад напрезаних компонената утиче на функционисање неког реалног кола. Компоненте које су биле изложене статичком NBT напрезању су искоришћене за реализацију CMOS инвертора, како би се размотрило како ефекти који се јављају током NBT напрезања утичу у овом случају. Код CMOS кола p-канални VDMOS транзистори су подложнији променама, па се из тог разлога деградира преносна карактеристика CMOS инвертора [276]. Иако се овако дискретне компоненте не би користиле за реализацију CMOS инвертора, за комплетну анализу је било пожељно проверити како би се NBTI манифестовао на рад компонената у оваквим ситуацијама.

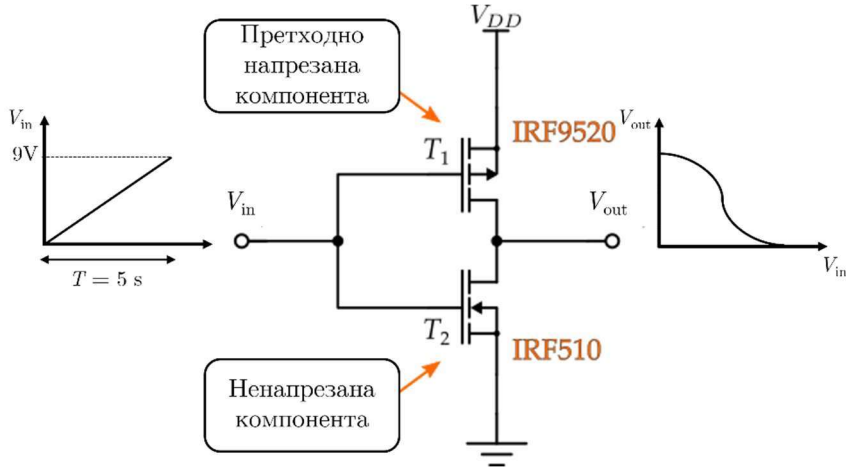
Тако је овај део истраживања усмерен на испитивање утицаја NBTI ефеката на перформансе овог кола, прецизније на карактеристике CMOS инвертора који садржи p-канални VDMOS транзистор снаге изложеног NBT напрезању ($V_{\mathrm{G}} = -50$ V, $T = 175$ °C и $t = 240$ h). Време напрезања је било дуже него у претходним експериментима из разлога што при краћем времену напрезања промене карактеристика CMOS инвертора нису биле тако уочљиве. CMOS инвертор је изабран као једно од основних логичких кола, које представља основни елемент великог броја сложенијих интегрисаних система. Он се састоји од p- и n-каналних VDMOS транзистора снаге повезаних у комплементарну конфигурацију, као што је приказано на слици 4.9 [125]. Поред наведених компонената за обезбеђивање поларизација транзистора коришћен је програмабилни извор једносмерног напона *GW Instek* PSP-2010 [277]. Улазни сигнал генерисан је помоћу сигнал генератора *Rigol* DG1022 [278], док је за снимање улазних и излазних сигнала коришћен дигитални осцилоскоп *Rigol* MSO5104 [279]. Напон напајања CMOS инвертора је износио $V_{\mathrm{DD}} = 9$ V, док су параметри улазног сигнала били $V_{\mathrm{HIGH}} = 9$ V, $V_{\mathrm{LOW}} = 0$ V, $t_{\mathrm{rise}} = 5$ ns, $t_{\mathrm{fall}} = 5$ ns и $f = 0{,}2$ Hz ($T_{\mathrm{s}} = 5$ s).



(а) (б)

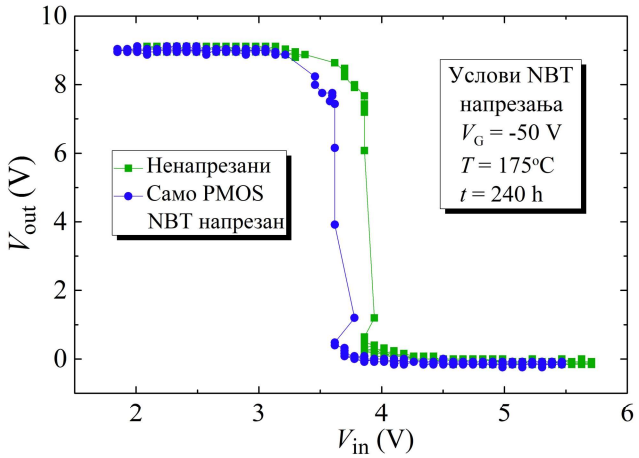
Слика 4.9: Мерна поставка коришћена за карактеризацију CMOS инвертора, (а) електрична шема и (б) фотографија током мерења у лабораторијским условима: (1) лабораторијски извор напајања, (2) сигнал генератор, (3) дигитални осцилоскоп, (4) CMOS инвертор реализован употребом IRF9520 и IRF510.

Уколико је улазни сигнал на високом напонском нивоу, n-канални транзистор се укључује и на излазу се јавља низак напонски ниво. Са друге стране, када је улазни сигнал на ниском напонском нивоу, p-канални транзистор се укључује и на излазу се јавља висок напонски ниво. Понашање CMOS инвертора се типично карактерише помоћу преносних и динамичких карактеристика [280]. Преносна карактеристика описује зависност излазног напона од улазног, док динамичке карактеристике дефинишу одзив кола у времену. У овом експерименту анализирано је понашање CMOS инвертора реализованог употребом претходно NBT напрезаног p-каналног VDMOS транзистора снаге IRF9520 и ненапрезаног n-каналног VDMOS транзистора снаге IRF510 (приказано на слици 4.10).



Слика 4.10: Експериментална поставка за карактеризацију CMOS инвертора са назначеним улазним и излазним сигналима.

Мерење преносних карактеристика подразумевало је аквизицију таласних облика сигнала са осцилоскопа и њихово чување у облику .csv датотека ради даље анализе. Измерене преносне карактеристике CMOS инвертора приказане су на слици 4.11 [125].



Слика 4.11: Преносне карактеристике CMOS инвертора реализованог употребом p-каналног VDMOS транзистора снаге IRF9520 изложеног NBT напрезању и ненапрезаног n-каналног VDMOS транзистора снаге IRF510.

Преносне карактеристике CMOS инвертора са p-каналним транзистором који је био изложен NBT напрезању у трајању од 240 h показују изражено померање ка нижим вредностима V_{in}. Током 240 h NBT напрезања дошло је до довољно значајне промене напона прага p-каналног VDMOS транзистора снаге, тако да је она утицала на преносну карактеристику инвертора. При оштријим радним условима, NBT напрезањем изазвана

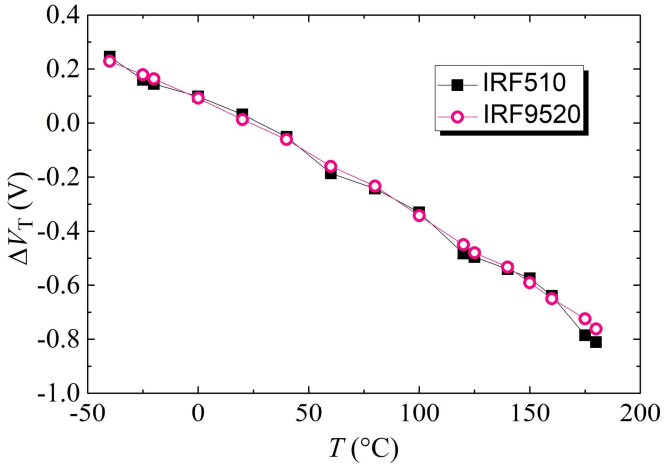
промена напона прага p-каналног VDMOS транзистора снаге доводи до погоршања рада кола.

4.4. Испитивање ефеката самозагревања VDMOS транзистора снаге током нормалних радних услова

Као што је већ поменуто, VDMOS транзистори имају широку примену и обично раде на фреквенцијама у опсегу до 1 MHz, што их чини погодним за реализацију различитих типова кола. Карактеристике управљачког сигнала, укључујући параметре као што су фактор испуне, време пораста и време опадања предње и задње ивице импулса, одређују трајање интервала у коме је транзистор укључен или искључен. Када напон управљачког сигнала пређе напон прага V_{T}, VDMOS ради у режиму затвореног прекидача, док се у супротном налази у режиму отвореног прекидача. Осим тога, током рада у импулсном режиму, уочено је да напон прага VDMOS транзистора може да варира услед самозагревања [5], што може додатно утицати на стабилност рада у нормалним условима, па је испитивање овог ефекта од посебне важности [107, 281, 282]. Ако се још има у виду и чињеница да се V_{T} мења и под утицајем различитих видова напрезања, као што је илустровано у претходним поглављима, онда је значај самозагревања још већи.

4.4.1. Мерење самозагревања компонената при нормалним радним условима

Пре детаљније анализе процеса самозагревања, неопходно је имати увид у то до каквих промена доводи излагање различитим температурама. На основу техничке документације је познато је да се напон прага p- и n-каналних VDMOS транзистора снаге мења са температуром, што може утицати на њихове параметре и поузданост. У циљу експерименталне потврде ове зависности, спроведен је експеримент са p-каналним VDMOS транзистором снаге IRF9520 и n-каналним VDMOS транзистором снаге IRF510 коришћењем клима коморе *Binder,* модел MKF 56 [270]. Преносне карактеристике у области засићења мерене су на различитим температурама у опсегу од –40 °C до 180 °C, са кораком од 20 °C, при чему је за свако мерење одређена вредност напона прага. Промена напона прага услед температура за обе анализиране компоненте приказана је на слици 4.12 [125].

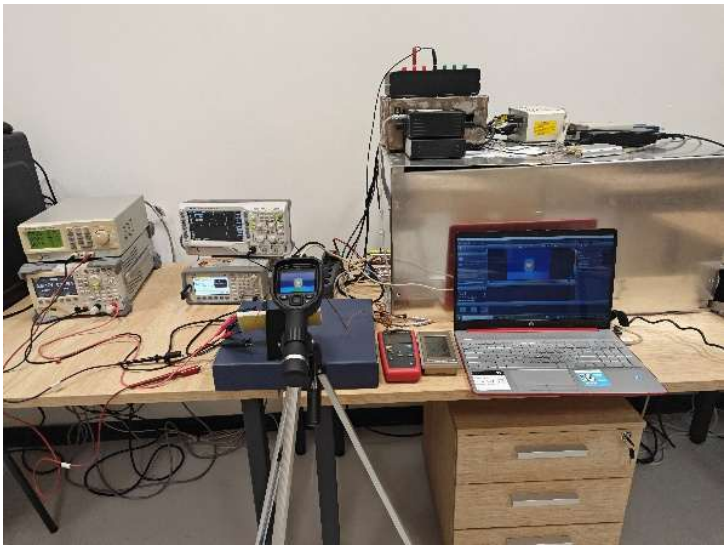


Слика 4.12: Промена напона прага у функцији температуре (од –40 °C до 180 °C) за p-каналне и n-каналне VDMOS транзисторе снаге.

На основу добијених резултата, просечна вредност промене напона прага у посматраном опсегу температура износи 4,5 mV/°C за p-каналне VDMOS транзисторе снаге IRF9520 и 4,8 mV/°C за n-каналне VDMOS транзисторе снаге IRF510.

4.4.1.1. Коришћена лабораторијска опрема и поступак мерења самозагревања

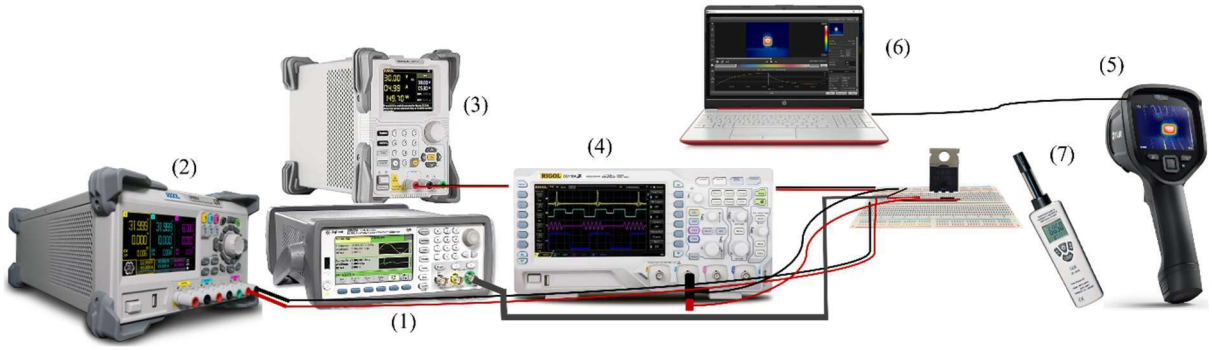
Узимајући ове чињенице у обзир, циљ овог сегмента експеримента био је да се процени утицај претходног напрезања на радне услове који одговарају стварној експлоатацији компонената. Експериментална поставка реализована је у Лабораторији за примењену физику, на Електронском факултету у Нишу [215], при чему је фотографија експерименталне поставке лабораторијске опреме приказана на слици 4.13, а сва опрема је шематски приказана на слици 4.14 (делови опреме означени са (1)-(7)). У оквиру реализованог експеримента, транзистор је био повезан у конфигурацији прекидача, у складу са препорученом електричном шемом из техничке документације [128]. Према овој конфигурацији индуктивно оптерећење, најчешће мотор, налази се у колу дрејна овог транзистора (у даљем тексту користиће се назив коло са активним оптерећењем). Контрола проводног стања транзистора реализује се применом одговарајућих импулсних сигнала на гејт транзистора. На тај начин се врши контрола отварања и затварања канала у транзистору, а уједно и контрола струје која протиче кроз мотор [83, 132].



Слика 4.13: Експериментална поставка лабораторијске опреме током испитивања самозагревања компонената.

Испитивани узорци били су ненапрезане компоненте и компоненте претходно изложене различитим видовима напрезања. Управљачки сигнали су формирани и генерисани помоћу *Agilent* 33521A сигнал генератора [134] (1), и доведени на гејт транзистора. Струја дрејна контролисана је активним оптерећењем *Rigol* 3021 [283] (2), повезаним у коло дрејна испитиване компоненте, док је напон напајања обезбеђен извором једносмерног напона *GW Instek* PSP-2010 [277] (3). Тачност генерисаних сигнала верификована је осцилоскопом *Rigol* DS1104Z [284] (4). Мерење температуре током самозагревања вршено је при примени четири различите струје дрејна: 0,5 A, 1 A, 1,5 A и 2 A, које су одржаване константним током процеса мерења. Треба напоменути да је максимална дозвољена струја код p-каналних транзистора 6,8 A, док је код n-каналних транзистора 5,6 A, али је и при нижим вредностима струја уочен ефекат самозагревања,

па из тих разлога приликом мерења нису коришћене максималне вредности струја [128, 133]. Свако мерење је трајало око 720 секунди, односно, састојало се од периода загревања, у трајању од око 6 минута и периода хлађења од такође око 6 минута. Током периода хлађења, ни један уређај није генерисао ни један сигнал. Максималне промене температура компонената током рада, измерене су помоћу *Flir* E8 [285] инфрацрвене камере (5) за наведене струје дрејна. Рад камере контролисан је преко *Flir Thermal Studio* софтвера (6), у ком је могуће подешавати и пратити више параметара, међу којима су и амбијентална температура и влажност ваздуха. Због тога је коришћен уређај за мерење температуре и влажности CEM DT-321S [286] (7), како би се обезбедила поузданост и валидност резултата.



Слика 4.14: Шематски приказ апаратуре која је коришћена за реализацију експеримената самозагревања код VDMOS транзистора снаге који су имали улогу прекидача у колу за контролу рада мотора.

Илустрација сигнала примењених на гејт p-каналних MOS транзистора је приказана на слици 4.15. Амплитуда управљачког сигнала износила је –10 V за p-каналне и 10 V за n-каналне компоненте, при фреквенцији f од 1 Hz и DTC = 50%, док су времена пораста предње ивице сигнала (t_{rise}) и опадања задње ивице (t_{fall}) сигнала варирала и имала три различите вредности: 5 ns, 100 ms и 250 ms за све компоненте. Такође, битно је нагласити да је 5 ns минимална вредност коју овај сигнал генератор може да реализује.



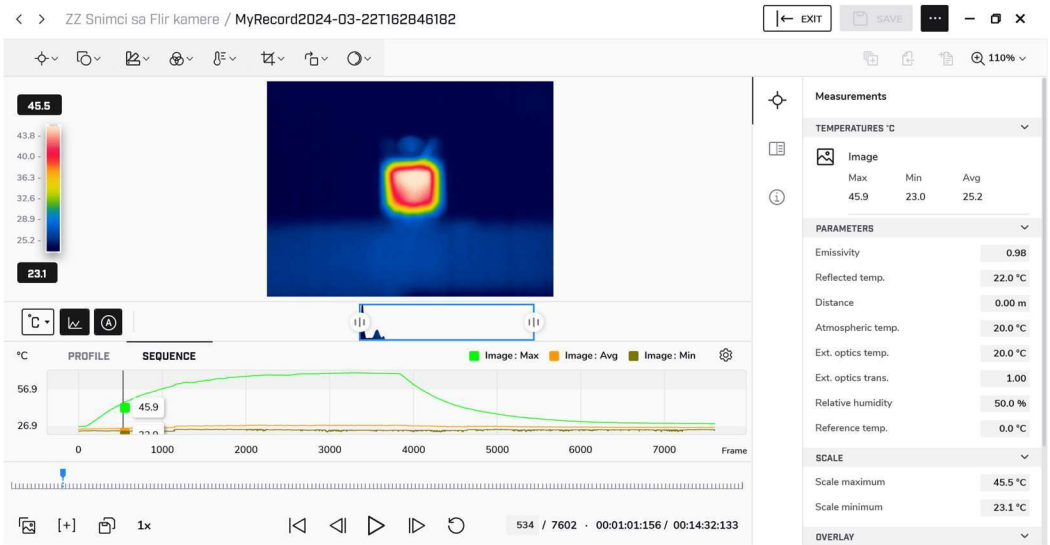
(а) (б) (в)

Слика 4.15: Управљачки сигнали који су примењивани на гејт p-каналног VDMOS транзистора са вредностима t_{rise} и t_{fall} од (а) 5 ns, (б) 100 ms и (в) 250 ms.

Изабрана времена пораста и опадања предње и задње ивице сигнала одабрана су тако да покрију широк опсег, од минималних до максималних реалних вредности импулса, како би се испитао њихов утицај на понашање самозагревања компонената. Време од 5 ns представља идеалне услове брзог прекидања, ограничене минималном вредношћу коју генератор сигнала може да реализује, при чему компонента релативно брзо прелази из области закочења у област засићења. Подешавање времена на 100 ms одговара умереном нагибу ивица који омогућава посматрање постепеног загревања и хлађења у одговарајућим фазама. Треће време трајања предње и задње ивице од 250 ms симулира спор прелазак транзистора из једне области рада у другу. На овај начин се повећава ефективна вредност времена током ког се транзистор загрева и дисипира снагу. Обухватањем ова три режима

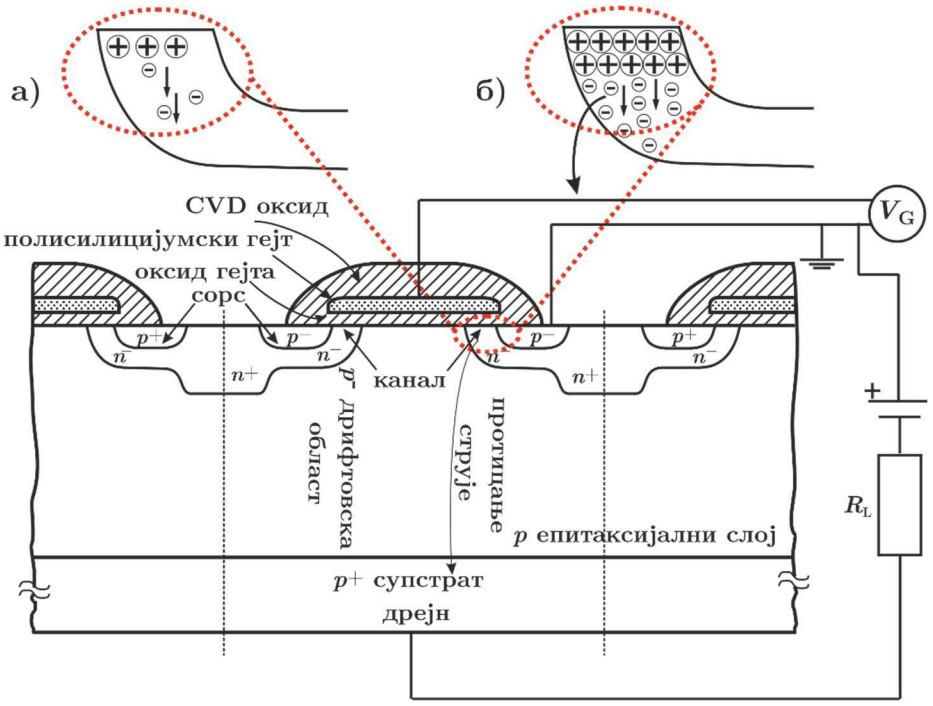
настојало се да се истакне утицај брзине прекидања на акумулацију топлоте и опоравак компоненте у нормалним радним условима. Сигнал којим се MOS компонента контролише никада није идеалан, већ има трапезоидни облик. Из тог разлога, циљ је био да се испита широк спектар таквих сигнала.

Мерења промена температуре изведена су у контролисаним лабораторијским условима, где је одржавана стална температура од $T = 24 \pm 1$ °C, и релативна влажност ваздуха $RH = 35 \pm 4\%$. Флуктуације ваздуха сведене су на минимум одржавањем константне температуре у лабораторији и искључивањем централног вентилациониог система током мерења, а све у циљу репродуктивности резултата. Редослед укључивања и искључивања опреме био је тачно дефинисан. Експериментална поставка постављена је за компоненте које раде у отвореном окружењу, као што је рад током прелиминарне карактеризације компоненте ван њене коначне локације или кућишта система. У будућим истраживањима поставка ће бити смештена у полуизоловану комору ради симулације рада у затвореном кућишту, што ће омогућити директно поређење услова рада у потпуно отвореном и потпуно затвореном окружењу. Најинтересантнији део опреме је свакако инфрацрвена камера *Flir* E8 која пружа поуздана температурна мерења у опсегу од –20 °C до +250 °C [285]. Ова инфрацрвена камера омогућава просторну резолуцију од 32 x 240 пиксела, тачност мерења температуре ±2 °C или ±2%, и температурну осетљивост испод 0,06 °C. Ови параметри је чине изузетно погодном за експерименте где је неопходна прецизна детекција промена температуре [285]. Емисиони коефицијент је подешен на 0,98 након калибрације камере, а растојање од узорка износило је 1 cm. Ове вредности граничних грешака узете су у обзир приликом анализе резултата промене температуре (ΔT). Током мерења се снима видео запис, из којег се, применом *Flir Thermal Studio* софтвера (слика 4.16), прецизно издвајају подаци о температурним променама у посматраном временском интервалу. Треба напоменути да су вредности температуре екстраховане као максималне унутар правоугаоне области која је од интереса (*Region of Interest* - ROI) односно, која одговара целој површини кућишта VDMOS компоненте TO-220 (приближно 9 x 10 mm). Анализирана је целокупна површина кућишта јер се, према подацима произвођача, топлота која настаје на чипу директно преноси на кућиште, што омогућава да температура кућишта представља, заправо, температуру чипа. Иста област која је од интереса коришћена је у свим мерењима ради обезбеђивања конзистентности и упоредивости резултата при различитим условима рада.



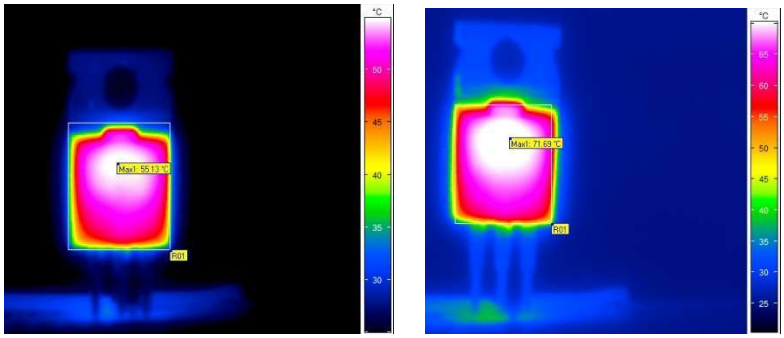
Слика 4.16: Слика корисничког интерфејса софтвера *Flir Thermal Studio* који је коришћен за мерење ефеката самозагревања.

При мерењу, изабрана вредност V_{G} била је знатно већа од почетног напона прага како би се обезбедило потпуно отварање канала VDMOS транзистора снаге. Потпуно отворен канал минимизира отпорност између дрејна и сорса, док непотпуно отварање доводи до повећане отпорности, већег загревања и појачаног дисипирања снаге. На слици 4.17 [287] приказан је пресек две полућелије p-каналног VDMOS транзистора снаге. Део (а) представља случај када је напон на гејту мањи од напона прага, при чему канал није формиран и отпорност између сорса и дрејна је велика. Супротно томе, део (б) приказује формирање канала када је напон на гејту већи од напона прага, што доводи до смањења отпорности и омогућава проток струје.



Слика 4.17: Пресек две полућелије p-каналног VDMOS транзистора снаге када је а) $V_{\mathrm{G}} < V_T$; б) $V_{\mathrm{G}} > V_T$.

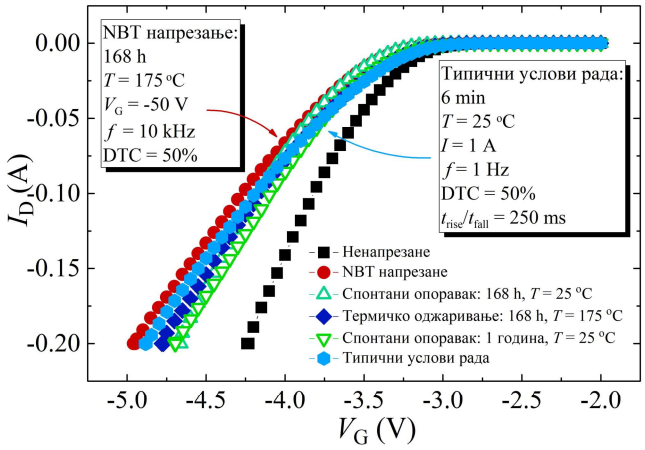
Изглед термограма који се снимају инфрацрвеном камером и касније анализирају је приказан на слици 4.18 [287].



Слика 4.18: Примери термограма генерисаних инфрацрвеном камером током експеримената самозагревања p-каналних VDMOS транзистора снаге.

Већ је поменуто да претходна напрезања утичу на процес самозагревања, али да постоји и утицај самозагревања на рад компонената. У наставку су приказане преносне карактеристике импулсно напрезаних p-каналних транзистора снаге, пре експеримента и

након сваког даљег вида напрезања (слика 4.19 [287]). Приказане су *I-V* карактеристике компонената пре напрезања, након импулсног NBT напрезања, спонтаног опоравка, оджаривања, поновног спонтаног опоравка и непосредно након завршетка мерења самозагревања. Треба нагласити да је јасно уочљив померај након сваког вида напрезања. Сваки од ових видова напрезања појединачно утичу на период поузданог рада компонената, док комбиновано дејство доводи до још израженијег утицаја.



Слика 4.19: Преносне карактеристике импулсно NBT напрезаних p-каналних VDMOS транзистора снаге са приказаним фазама претходних напрезања и њиховим утицајем на *I-V* карактеристике.

4.4.1.2. Испитивање промене температуре узорака у зависности од њихових претходних напрезања

Компоненте које су у овом истраживању биле изложене различитим видовима електричних и/или термалних напрезања представљају транзисторе који се могу наћи у реалним применама, било као активни делови електронских уређаја, било као резервне (*back-up*) компоненте предвиђене за коришћење у случају отказа основних компонената. Познато је да током таквих напрезања може доћи до деградације електричних карактеристика и параметара, што директно утиче на поузданост и период поузданог рада компонената. Међутим, за потпуну процену њихове применљивости у нормалним условима експлоатације неопходно је испитати на који начин те промене утичу на функционисање током нормалног рада компонената. Из тог разлога, компоненте чији су параметри детаљно анализирани у претходним поглављима подвргнуте су додатним тестовима самозагревања. На овај начин омогућено је да се, у контролисаним лабораторијским условима, симулирају случајеви реалне експлоатације и процени утицај претходно насталих промена услед напрезања на понашање током самозагревања, стабилност рада и енергетску ефикасност компонената. Прве компоненте које су подвргнуте тестовима самозагревања били су p- и n-канални VDMOS транзистори снаге, при чему је поређење урађено и са ненапрезаним компонентама, и са оним код којих је примењено NBT напрезање, и у статичком и импулсном режиму. Веома је битно навести да након фазе NBT напрезања треба извршити термичко оджаривање као неопходан корак ради обезбеђивања исправности наредних експеримената самозагревања. Да су мерења самозагревања започета одмах након NBT напрезања, напон прага компоненте би наставио да се мења услед пораста температуре изазваног самозагревањем, чиме би се унела недоумица шта је стварни узрок уочених промена. Реализацијом дела експеримента као што је спонтани опоравак и термичко

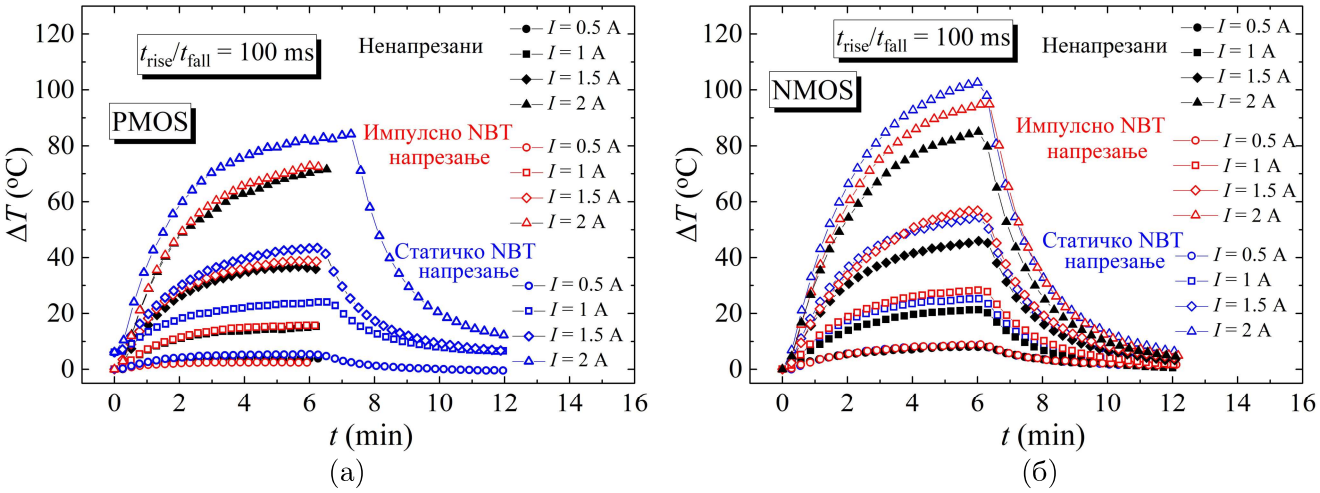
оджаривање, код компонената је постигнут одређени степен стабилизације. На тај начин је ефикасно раздвојен утицај самозагревања од ефеката термичког оджаривања.

У експерименту су примењене две различите фреквенције из практичних разлога. Током импулсног NBT напрезања изабрана је фреквенција од 10 kHz како би се симулирали нормални услови рада VDMOS транзистора снаге. Након NBT напрезања, приликом извођења експеримената самозагревања, фреквенција је смањена на 1 Hz ради омогућавања термичке стабилизације и јасног уочавања хлађења у сваком циклусу. Ова спорија модулација омогућила је да се инфрацрвеном камером прецизно региструје повећање температуре и спонтани опоравак компоненте. Изабрана фреквенција се користи и у реалним применама, на пример у управљању радом брисача ветробранског стакла у аутомобилима. Мерења су извршена на већем броју узорака, а на графицима су приказане средње вредности добијене овим мерењима. Ови резултати дају детаљан приказ промена температуре добијених при контролном сигналу на гејту са временима пораста и опадања предње и задње ивице од по 100 ms.

На слици 4.20 приказане су промене температуре за p-каналне и n-каналне VDMOS транзисторе снаге код којих је спроведена комплетна процедура самозагревања. Уочава се експоненцијални пораст температуре у свим случајевима током фазе загревања (и код ненапрезаних и код компонената претходно излаганих напрезању), након чега следи спонтани опоравак услед хлађења који настаје после искључења струје дрејна. Као што се и очекивало, веће струје дрејна доводе до израженијег ефекта самозагревања код свих група транзистора снаге. Пораст температуре додатно је условљен деградацијом компонената изазваном NBT напрезањем. Компоненте претходно подвргнуте статичком NBT напрезању показују највеће вредности промене температуре ΔT у читавом опсегу струја, што указује на најизраженију деградацију у погледу самозагревања [288]. Транзистори изложени импулсном NBT напрезању показују нешто мању промену температуре, док ненапрезане компоненте увек имају најмањи пораст температуре. Код свих узорака се температура након искључења струје дрејна смањује експоненцијално, што је за p-каналне транзисторе приказано само за компоненте претходно изложене статичком NBT напрезању, јер овај услов представља најгори сценарио са аспекта ефеката самозагревања, док је за n-каналне транзисторе приказано хлађење и за импулсно напрезане и за ненапрезане узорке.

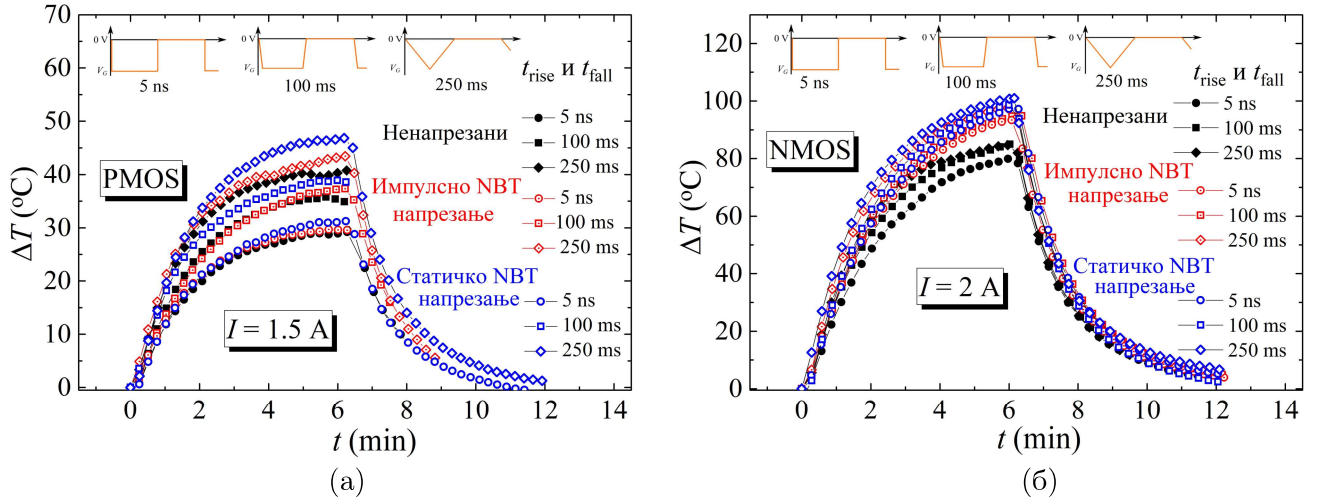
Примећује се да температуре које достижу различите групе n-каналних транзистора значајно премашују оне код p-каналних VDMOS транзистора снаге. Ова разлика се може објаснити техничким спецификацијама и конструкционим параметрима наведеним у техничким документацијама компонената [128, 133]. Као што је раније наведено, p-каналне компоненте имају номиналну максималну струју дрејна од 6,8 A, док је за n-каналне компоненте, по техничкој спецификацији, максимална струја од 5,6 A. Из тог разлога се, при истим радним условима, очекује да ће ова два типа компонената показати различите максималне порасте температуре. Резултати приказани на слици 4.20 [287] су у складу са очекиваним, односно исту максимално дозвољену радну температуру n-канални транзистори ће достићи за краће време него p-канални транзистори.

Уочава се да крива $\Delta T = f(T)$, за оба типа транзистора, по облику подсећа на криву пуњења и пражњења кондензатора. Самозагревање се може моделирати процесом пуњења кондензатора, док се спонтани опоравак (хлађење) може моделирати као његово пражњење. Ови резултати су у складу са електро-термалном аналогијом из литературе [289].



Слика 4.20: Промене температуре (а) p-каналних и (б) n-каналних VDMOS транзистора снаге при различитим струјама дрејна током самозагревања и хлађења, за ненапрезане компоненте и компоненте изложене NBT напрезању (импулсном и статичком).

Поред претходних поређења, на слици 4.21 [290] приказана је промена температуре VDMOS транзистора снаге за различите сигнале на гејту и различиту историју напрезања, при примењеној струји дрејна од 1,5 A код p-каналних (слика 4.21а) и при примењеној струји од 2 A код n-каналних транзистора (слика 4.21б). И у овом случају се уочава да се најмањи пораст температуре јавља код ненапрезаних компонената, док је највећи пораст поново забележен код узорака који су претходно били изложени статичком NBT напрезању.



Слика 4.21: Промене температуре при самозагревању и хлађењу транзистора снаге подвргнутих различитим сигналима на гејту и различитим условима претходног напрезања (а) p-каналног транзистора снаге при струји дрејна од 1,5 A и (б) n-каналног при струји дрејна од 2 A.

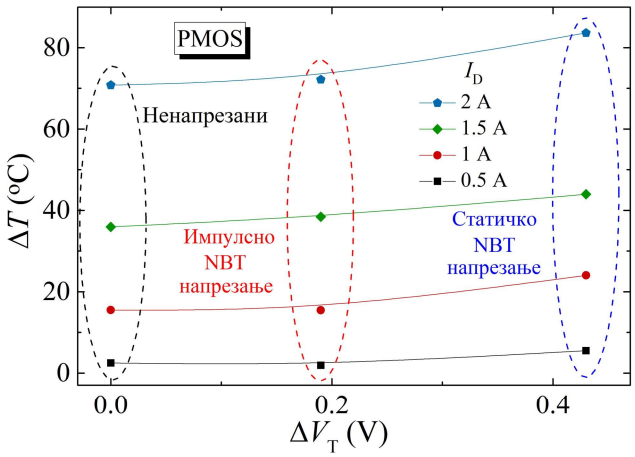
Највећи пораст температуре је примећен код компонената изложених сигналима на гејту са временима пораста предње и опадања задње ивице од 250 ms, док је најмањи термички одзив забележен при коришћењу сигнала са вредностима t_{rise} и t_{fall} од 5 ns. Овакво понашање се може објаснити тиме што је спорији прелаз транзистора из области закочења у област засићења, што доводи до повећаног дисипирања снаге, имајући у виду да се све време пропушта константна струје кроз компоненте. Поредећи резултате на слици 4.21, на

једном и другом графику, јасно је да разлике у температурама постоје и услед примењених различитих вредности струја. При анализи је потврђено да, иако је укупан период сигнала остао константан, повећање времена t_{rise} и t_{fall} ефективно мења стварни фактор испуне. Код кратких t_{rise} и t_{fall} (5 ns) облик сигнала може се сматрати правоугаоним, при чему се номинални радни циклус од 50% задржава. Међутим, при дужим t_{rise} и t_{fall} (100 ms и 250 ms), ефективно време док транзистор води, током ког напон на гејту премашује напон прага, се мења. Ова промена постаје још израженија након NBT напрезања, јер се напон прага код p-каналног транзистора помера ка вишим вредностима (по апсолутној вредности), док се код n-каналног транзистора напон прага смањује. То додатно утиче на време током ког кроз транзистор протиче струја, односно код p-каналног транзистора скраћује време, а код n-каналног транзистора се то време повећава. Израчунавањем су добијене ефективне вредности фактора испуне за различита времена прелаза из једног у други режим рада, које су приказане у табели 4.2.

Табела 4.2: Израчунате ефективне вредности фактора испуне сигнала за различита времена предње и задње ивице импулса.

t_{rise} и t_{fall}	DTC (%)	$\mathrm{DTC_{eff}}$ (%)
5 ns	50	≈ 50
100 ms		43,4
250 ms		33,5

Зависности максималног пораста температуре ΔT, добијене након 6 минута самозагревања код NBT напрезаних p-каналних транзистора при константним струјама дрејна од 0,5 A, 1 A, 1,5 A и 2 A, као и при импулсном сигналу на гејту (времена пораста t_{rise} и опадања t_{fall} од 100 ms), приказане су на следећој слици 4.22 [291].



Слика 4.22: Промена температуре у функцији промена напона прага код ненапрезаних, и импулсно и статички NBT напрезаних p-каналних VDMOS транзистора снаге када раде при струјама дрејна од 0,5 A, 1 A, 1,5 A и 2 A.

Најизраженије самозагревање је примећено код компонената изложених најагресивнијим условима напрезања, односно статичком NBT напрезању, што ће бити детаљније анализирано. Један од кључних разлога за разлику у дисипацији снаге лежи у промени отпорности канала изазваној примењеним напрезањем [128, 133].

На основу слике 4.20, може се уочити да температуре достижу област засићења у различитим временима за све групе узорака. Одговарајуће вредности времена и пораста температуре дате су у табели 4.3 и табели 4.4.

Табела 4.3: Времена и вредности пораста температуре за групе p-каналних VDMOS транзистора снаге при којима температура достиже тачку засићења.

	Ненапрезани				Импулсно NBT напрезање				Статичко NBT напрезање			
I_D (A)	0,5	1	1,5	2	0,5	1	1,5	2	0,5	1	1,5	2
t (min)	3,10	5,95	5,19	6	3,35	4,12	5,48	6,02	3,65	5,23	6,02	6,43
ΔT (°C)	3,76	15,00	35,53	71,06	2,41	15,21	38,85	72,93	5,08	23,04	43,06	82,88

Табела 4.4: Времена за групе n-каналних VDMOS транзистора снаге при којима температура достиже тачку засићења.

	Ненапрезани				Импулсно NBT напрезање				Статичко NBT напрезање			
I_D (A)	0,5	1	1,5	2	0.5	1	1.5	2	0.5	1	1.5	2
t (min)	4,26	5,76	5,73	5,74	4,06	5,74	6,00	6,10	4,32	4,57	6,05	5,99
ΔT (°C)	7,44	21,25	45,23	84,07	8,17	28,02	56,83	94,71	8,16	24,42	54,41	102

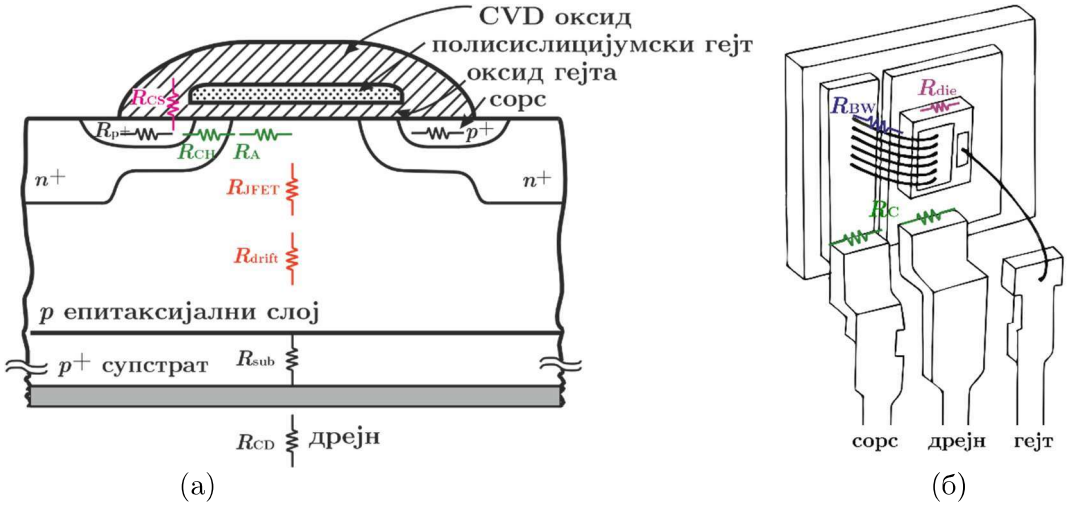
Табела 4.3 приказује вредности добијене за p-каналне транзисторе који су коришћени током експеримента, док табела 4.4 приказује резултате n-каналних транзистора, како за ненапрезане тако и за узорке који су претходно били подвргнути импулсном и статичком NBT напрезању. Такође, приликом анализе резултата потребно је узети у обзир експерименталне услове током мерења, који су претходно разматрани. На основу представљених података и слика може се уочити да, за исте вредности времена пораста предње ивице и опадања задње ивице (t_{rise} и t_{fall}), са порастом I_D време достизања засићења има тенденцију повећања, са појединим одступањима, што може бити и последица грешака мерења. Треба истаћи да са порастом I_D температура транзистора расте до достизања стационарног термичког стања, након чега остаје приближно константна [292, 293].

4.4.1.2.1. Анализа добијених резултата током процеса самозагревања VDMOS транзистора снаге

За даљу дискусију је била потребна анализа еквивалентне отпорност VDMOS транзистора снаге која може да се представи као мрежа више отпорности које настају као последица различитих узрока и у различитим областима, као што је и приказано на слици 4.23а [69, 294]. Чини се да је главна отпорност која утиче на ефекат самозагревања управо R_{CH} (отпорност канала VDMOS транзистора снаге). Претходни третмани компоненте (NBT напрезање, спонтани опоравак и термално оджаривање) пре свега утичу на вредност напона прага, али истовремено директно утичу и на R_{CH}. Акумулирана наелектрисања у оксиду (N_{ot}) и површинска стања (N_{it}) доводе до повећања апсолутне вредности напона прага код p-каналних компонената, односно напон прага је негативнији него што је био. Као последица, при истом напону на гејту канал је „мање отворен“, што значи да је R_{CH} већа, што неизбежно доводи до израженијег самозагревања, у складу са нашим претходним испитивањем [136]. Уопштено посматрано, отпорност канала R_{CH} се мења под утицајем два кључна фактора: модулише га напон на гејту и мења се услед деловања NBT напрезања. Поред R_{CH}, и друге отпорности које се јављају у еквивалентном моделу компоненте, укључујући R_{CS}, $R_{\text{p+}}$, R_{A}, R_{JFET}, R_{drift}, R_{sub} и R_{CD}, такође су подложне деградацији под утицајем NBT напрезања. При томе је R_{BW} отпорност бонда, R_{CS}

отпорност услед контакта сорса, R_{p+} отпорност области сорса, R_A отпорност области акумулације, R_{JFET} отпорност JFET-а, R_{drift} отпорност дрифтовске зоне, R_{sub} отпорност супстрата и R_{CD} представља контактну отпорност дрејна. Треба нагласити да неке од ових отпорности јако зависе од промена температура, што је предмет најновијих истраживања [294, 295]. Врло је вероватно да и модулација напона прага и деградација паразитних отпорности заједнички доприносе повећаном самозагревању уоченом код p-каналних напрегнутих компонената (слика 4.23а).

Поред отпорности активних области унутар самог VDMOS транзистора, на укупну отпорност укључења значајан утицај имају и елементи који се налазе ван самог чипа, али унутар TO-220 кућишта. То су R_C контактна отпорност и R_{Die} отпорност лемног споја чије комбиновано дејство формира R_{CD}, односно отпорност контакта дрејна. Ове отпорности, које настају као последица контаката у кућишту, постају нарочито важне при високим струјама и повишеној радној температури, када њихов допринос није занемарљив. Ове отпорности су илустроване на слици 4.23б.



(а) (б)

Слика 4.23: (а) Модел еквивалентне отпорности p-каналног VDMOS транзистора снаге и (б) илустрација отпорности које се налазе унутар TO-220 кућишта.

На основу напред реченог, укупна отпорност у проводном стању $R_{DS(on)}$ MOSFET компоненте представља збир отпорности свих елемената дуж пута струје између дрејна и сорса, што је приказано релацијама (4.2) и (4.3).

$$R_{DS(ON)} = R_{BW} + R_{CS} + R_{p+} + R_{CH} + R_A + R_J + R_D + R_{Sub} + R_{CD}\,, \tag{4.2}$$

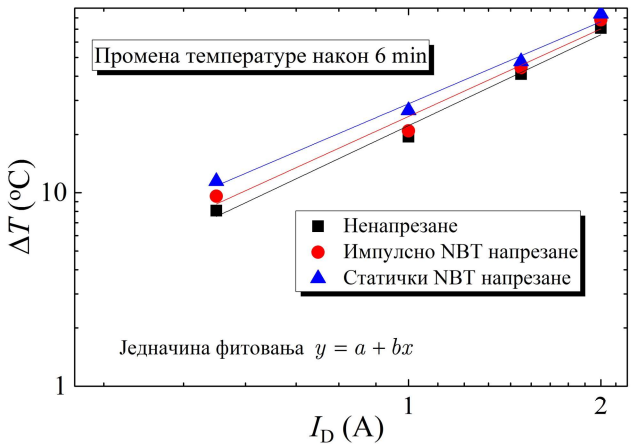
$$R_{CD} = R_C + R_{Die}\,. \tag{4.3}$$

При анализи, у коло дрејна се укључује активно оптерећење, које обезбеђује проток струје и на тај начин репродукује (симулира) нормалне радне услове транзистора. Ако се претпостави да активно оптерећење одржава константну струју дрејна, од суштинске је важности разумети које се промене јављају у понашању компонената као последица ове појаве. Посебно је важно правити разлику између n- и p-каналних VDMOS транзистора снаге, јер ефекти који настају услед напрезања нису идентични и квалитативно и квантитативно се манифестују на различите начине код ове две групе компонената.

Код n-каналних компонената, NBT напрезање обично доводи до негативне промене напона прага (смањења почетног V_T), услед стварања наелектрисања у оксиду гејта и површинских стања. Наиме, ΔV_{ot} и ΔV_{it} су супротног знака, и формирана наелектрисања у оксиду су позитивна, па је потребан мањи позитиван напон на гејту како би се формирао

канал. Ова појава омогућава брже формирање канала при истим вредностима напона на гејту, што на први поглед сугерише да би ефекти самозагревања могли бити мање изражени код n-каналних компонената, нарочито код претходно излаганих напрезању. Међутим, упоређивањем резултата са слике 4.20, ова претпоставка мора се пажљиво размотрити. Упркос бржем укључењу, n-канални транзистори су уобичајено пројектовани за ниже нивое струја, што може утицати на њихове термичке промене током дужег периода рада. Иако је отпорност канала (R_{CH}) критичан фактор који одређује дисипацију снаге и самозагревање, извесно је да и остале отпорности еквивалентне везе на путу струје кроз компоненту доприносе укупном термичком одзиву [69, 294]. Стога, при анализи самозагревања и механизама деградације, морају се узети у обзир не само промена напона прага и отпорност канала, већ и утицај других паразитних отпорности, као и спецификација компонената за максималне дозвољене струје. То значи да, иако промена напона прага делује повољно, деградација осталих отпорности, као што су R_{CS}, $R_{\mathrm{p+}}$, R_{A}, R_{JFET}, R_{drift}, R_{sub} и R_{CD}, имају доминантнији утицај на повећану дисипацију снаге. Као резултат, ова деградација компензује предности које би се очекивале услед смањења напона прага, што доводи до повећаног самозагревања код напрезаних компонената (слика 4.20). Поред тога, како је истакнуто у [294], постоји значајна корелација између механизама термичке деградације и фактора напрезања на нивоу кола, као што су фреквенција и фактор испуне, што има кључну улогу у дугорочној поузданости транзистора снаге. Ово додатно наглашава значај детаљне анализе термичких и електричних ефеката.

На основу резултата приказаних на слици 4.20а, детаљнији увид у утицај претходног третмана на температуру самозагревања компонената је дат експлицитно на слици 4.24 [291]. Ови резултати јасно потврђују да историја напрезања утиче на термички одзив компонената, при чему се јасно може уочити одређена законитост.



Слика 4.24: Утицај претходног напрезања на температуру самозагревања p-каналних VDMOS транзистора снаге.

Као основа за тумачење термичког понашања у полупроводничким компонентама може да се користи једна од основних формула за дисипацију снаге, која гласи:

$$P_{\mathrm{D}} = R \cdot I^2 . \tag{4.4}$$

Овде представљена анализа се заснива на физичкој претпоставци да је уочени пораст температуре пропорционалан дисипираној снази, будући да инфрацрвена камера региструје температуру површине кућишта транзистора. Уколико се може претпоставити да је температура T функција снаге P_{D}, односно $T(P)$, и да је струја дрејна I_{D} константан параметар током експеримента, може да се предложи следећи израз:

$$\Delta T = A \cdot I_{\mathrm{D}}{}^{2} . \tag{4.5}$$

Уколико се цео израз логаритмује, добија се:

$$\log(T - T_0) = A_1 + 2 \cdot \log I_{\mathrm{D}} , \tag{4.6}$$

где константа A_1 ($A_1 = \log\ A$) може обухватити факторе пропорционалности који потенцијално повезују дисипацију снаге и температуру, термичку отпорност система, односно обезбеђују сразмерност између дисипиране снаге и пораста температуре, као и да обухвате додатне ефекте који нису експлицитно изражени као функција струје.

Да би се анализирала веза између струје и пораста температуре услед самозагревања, приказан је дијаграм у *log–log* размери (слика 4.24), где је на x-оси приказана струја дрејна (I_{D}), а на y-оси је приказана разлика температуре ($T - T_0$), при чему је T_0 собна (почетна амбијентална) температура. Ради квантификовања термичког одзива p-каналних VDMOS компонената, измерене вредности температуре су фитоване помоћу линеарне функције облика:

$$y = a + bx . \tag{4.7}$$

Обе осе су у логаритамској скали, а линеарна апроксимација је примењена ради одређивања нагиба (b), који карактерише степену функцију. Добијене вредности нагиба су приближно 1,56 за ненапрезане компоненте, 1,50 за компоненте подвргнуте импулсном NBT напрезању и 1,41 за компоненте изложене статичком NBT напрезању.

Идеално, уколико би термички одзив савршено пратио дисипацију снаге, нагиб на *log–log* дијаграму би требало да износи 2. Међутим, експериментални резултати конзистентно показују ниже вредности. Ово одступање указује да се термичко понашање не може у потпуности описати идеалном квадратном зависношћу, што сугерише присуство додатних механизама. На пример, врло је вероватно да се неке од ових паразитних отпорности у еквивалентној отпорној мрежи мењају, али не све линеарно. У табели 4.5 приказани су параметри апроксимације добијени током анализе података. Уочено одступање може се описати помоћу више фактора. Прво, температура површине кућишта не одражава укупну дисипирану снагу, јер се део топлоте проводи унутар кућишта. Такође, одвођење топлоте се остварује и преко извода транзистора и протоплоче, што је потврђено термовизијском камером. Друго, компоненте које су претходно биле изложене NBT напрезању показују промене напона прага и отпорности канала, што утиче на трајање *on* фазе током рада у импулсном режиму. То директно утиче на акумулацију топлоте и динамику хлађења, посебно код импулсних побуда, где трајање импулса и управљање напоном на гејту имају значајан утицај. На крају, температура површине се мери након дефинисаног временског периода рада, али претходно напрезање помера напон прага, што може спречити компоненту да достигне термичку равнотежу, јер утиче на то колико дуго компонента проводи струју током сваког импулса.

Табела 4.5: Резултати апроксимације за спроведене експерименте код p-каналних VDMOS транзистора снаге, који су приказани на слици 4.24.

	a	Стандардна девијација	b	Стандардна девијација
Ненапрезане	1,346	0,027	1,559	0,116
Импулсно NBT напрезање	1,394	0,035	1,502	0,153
Статичко NBT напрезање	1,459	0,024	1,407	0,102

Иако је очекивани експонент у степеном закону једнак 2, у складу са Џуловим законом, одступања примећена у мерењима одражавају комплексност механизама термичког транспорта у VDMOS компонентама изложеним напрезању и истичу значај укључивања ових ефеката у термичко моделирање. Промена нагиба услед напрезања додатно подржава хипотезу да структурна и електрична деградација услед претходног NBT напрезања утиче и на електрично и на термичко понашање компонената. Важно је нагласити да ово моделирање представља почетни предлог и да је неопходна даља, детаљнија анализа. Могућа су одступања у почетној амбијенталној температури или случајни термички пренос са узорака током постављања узорака (нпр. додир руком) [73]. За већу прецизност и поузданост термичког модела, будућа истраживања треба да буду усмерена на строжу контролу прецизне почетне амбијенталне температуре за свако мерење. Такође, корисно је обезбедити минималне термичке промене током руковања узорцима и подешавања опреме. На основу ових резултата, моделирање се може применити тако да се за произвољну струју I_{D} може проценити температура T, што има велики практични значај. Анализирана је температура која је мерена у интервалима од 6 минута, јер је за скоро све p-каналне компоненте у том периоду достигнута сатурација. Поред разлике у вредностима T између p-каналних компонената услед претходног напрезања, примећена је и разлика у динамици пораста T. Разлике у овим условима могу достићи и критичне вредности, што је приказано у табели 4.6. У овој табели је приказан иницијални пораст температуре по минуту за тестиране p-каналне компоненте (слика 4.20a).

Табела 4.6: Иницијална брзина пораста температуре за различите вредности струје дрејна за p-каналне VDMOS транзисторе снаге.

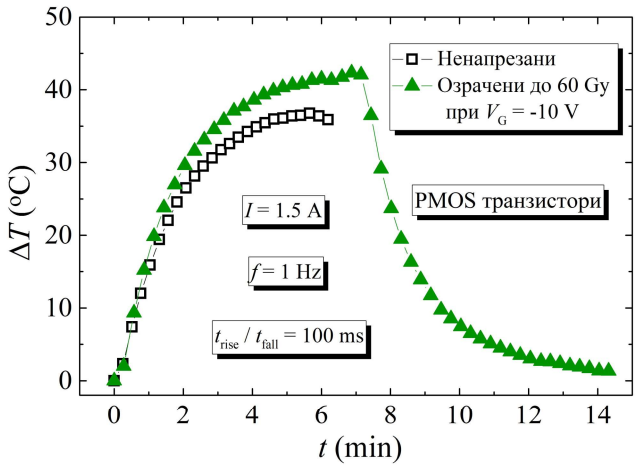
I_{D}	v_{in} (°C/min)		
(A)	Ненапрезане	Импулсно NBT напрезане	Статички NBT напрезане
0,5	2,846	2,081	3,357
1	8,312	8,809	9,465
1,5	18,708	19,589	18,281
2	32,475	35,166	42,995

Иако модел еквивалентне отпорности пружа битан увид у повезаност између деградације карактеристика компонената и самозагревања, он представља поједностављен приступ који изоставља више физичких појава присутних у реалним компонентама. Модел подразумева равномерно генерисање топлоте и линеарну топлотну проводност, док је у практичним VDMOS структурама ширење топлоте анизотропно услед различитих слојева материјала и геометрије. Такође, модел не обухвата температурну импедансу, од које зависи пораст температуре унутар силицијума и кућишта. Ова поједностављења могу довести до малих одступања од идеалне квадратне зависности I_{D}–T добијене експериментално. Будућа истраживања биће усмерена на унапређење модела увођењем температурно зависних коефицијената и применом тродимензионалних симулација методом коначних елемената, како би се прецизније обухватили нелинеарни аспекти дисипације снаге. Треба напоменути да предложени модел представља почетни корак ка успостављању квантитативне везе између деградације и понашања температуре код VDMOS транзистора снаге. Тренутна формулација је поједностављена и не обухвата све термичке и електричне промене које се јављају унутар структуре компоненте. Ипак, приказани резултати показују јасну емпиријску зависност између измереног пораста температуре и електричне деградације, што представља битну основу за даље унапређење модела.

4.4.1.2.2. Анализа резултата самозагревања претходно озрачених компонената

Један од видова напрезања којем су компоненте биле подвргнуте у оквиру израде дисертације је и γ-зрачење. Показано је да овај процес доводи до значајне деградације електричних параметара и поузданости, што намеће потребу за детаљном анализом његовог утицаја на самозагревање током рада у нормалним условима експлоатације. С обзиром на то да самозагревање директно утиче на радну тачку и дуготрајну стабилност компонената, разумевање његовог понашања након зрачења представља кључни корак у процени поузданости. У почетној анализи извршено је поређење ненапрезаних компонената са компонентама које су биле изложене искључиво процесу зрачења, како би се изоловали ефекти овог вида деградације. Након тога, разматрани су комплекснији сценарији у којима је комбинација различитих видова напрезања примењена у различитим редоследима: прво NBT напрезање па зрачење, и обрнуто, најпре зрачење, а затим NBT напрезање. Оваквим поступком омогућено је сагледавање ефеката више механизама деградације и утврђивање да ли редослед примене има већи утицај на резултујуће термичке карактеристике [38, 84, 136].

Слика 4.25 [39] приказује промене температуре током времена при нормалним радним условима ($I_D = 1{,}5$ A, $f = 1$ Hz, DTC = 50%, $t_{rise}/t_{fall} = 100$ ms). На овој слици су илустровани резултати за p-каналне VDMOS транзисторе снаге, при чему су упоређене компоненте изложене напрезању са оним које су претходно озрачене. Треба напоменути да је ова почетна анализа спроведена на узорцима који су били озрачени до 60 Gy при поларизацији од −10 V. Јасно је показано да неозрачене компоненте имају мање самозагревање у односу на компоненте које су претходно биле изложене зрачењу. Поред детаљне анализе процеса самозагревања, извршена су и мерења током процеса хлађења.

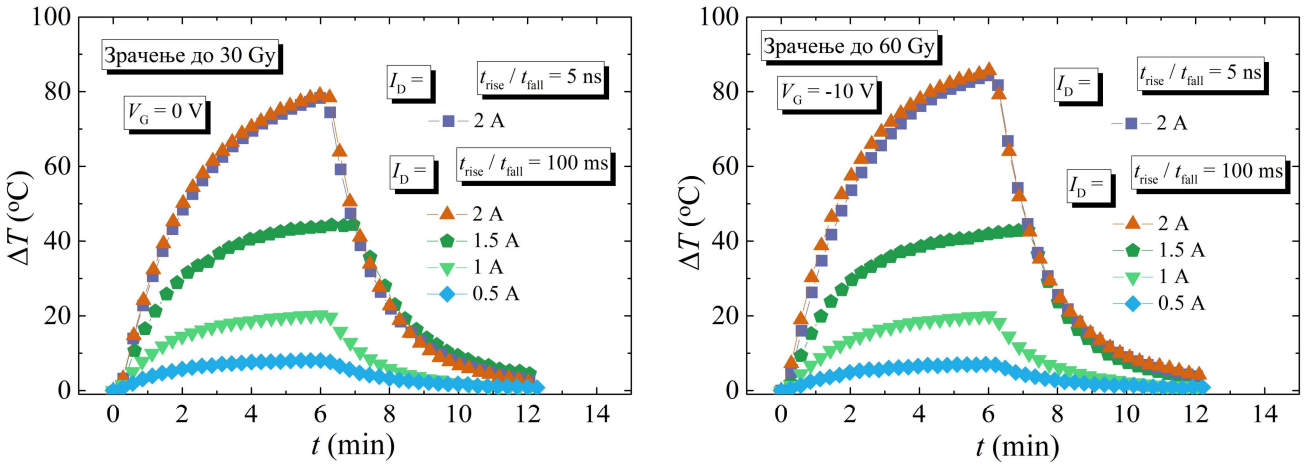


Слика 4.25: Промене температуре при самозагревању и хлађењу неозрачених и претходно озрачених p-каналних VDMOS транзистора снаге.

И компоненте које су претходно озрачене и оне које нису, показују велике промене температуре јер су биле изложене струји од 1,5 A, при чему је процес хлађења приказан само за компоненте које су биле зрачене, како би видели да ли се и код њих процес хлађења одвија по експоненцијалном закону. Пораст температуре чипа је углавном последица дисипације снаге, при чему томе доприносе времена t_{rise} и t_{fall} која доводе до споријег прелаза транзистора из области закочења у област засићења. Температура расте током трајања ивице импулса, а у току *off* фазе опада ка термалној равнотежи. Са порастом броја импулса, температура се постепено повећава. Додатно, узорци који су претходно били

подвргнути зрачењу показују већу промену напона прага, односно повећање апсолутне вредности напона прага. Ово доводи до тога да се канал краће задржава у области засићења (транзистор води), што доводи до протицања струје кроз већу отпорност у озраченим узорцима током дужег временског интервала, а самим тим и до повећане дисипације снаге.

Након добијања почетних резултата, спроведена је додатна анализа у којој је упоређено самозагревање компонената озрачених до различитих доза и при различитим поларизацијама током процеса зрачења, што је приказано на слици 4.26. Уочено је да је самозагревање израженије код компонената које су биле изложене већим дозама зрачења. Конкретно, за узорке који су имали примењен напон на гејту од –10 V током зрачења и озрачени до дозе од 60 Gy, може се видети да је степен самозагревања повећан у односу на узорке озрачене до нижих доза без поларизације. Ово запажање је нешто израженије у условима већих струја, као што је приказано на слици 4.26, за струју дрејна од 2 A. Насупрот томе, у ситуацијама у којима кроз компоненте протиче мања струја дрејна, степен самозагревања је врло сличан, односно разлике између различито озрачених компонената практично не долазе до изражаја. Такође, може се приметити да је промена температуре нешто већа када је на транзистор примењен сигнал при коме он нешто дуже (100 ms) прелази из једне области рада у другу, него када је то време краће (5 ns), што је у складу са претходном анализом [296].

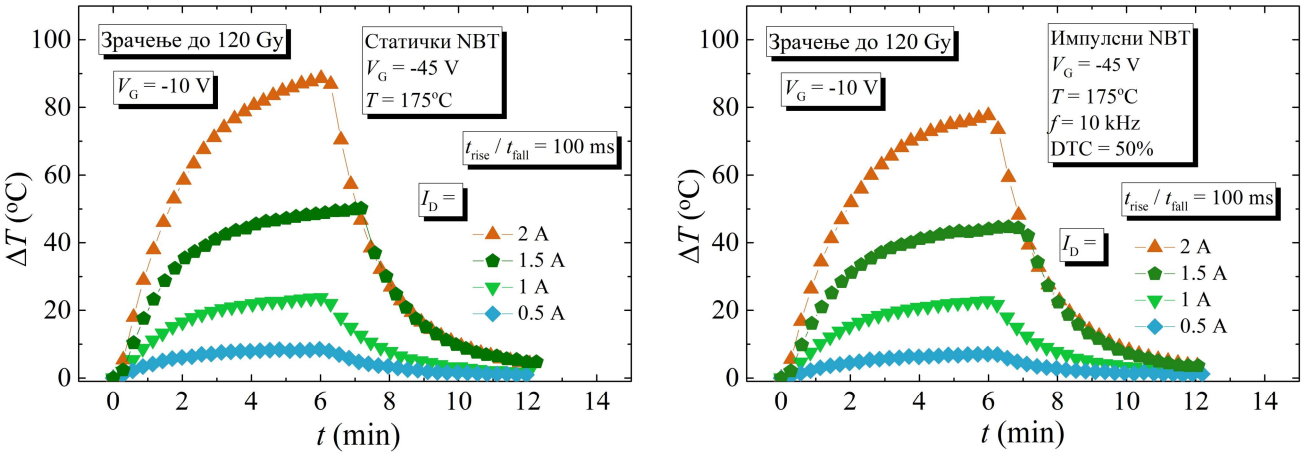


Слика 4.26: Промене температуре p-каналних VDMOS транзистора снаге, озрачених до (а) 30 Gy без напона на гејту, као и до (б) 60 Gy при напону на гејту од –10 V.

Након што је утврђено да неозрачене компоненте, па и компоненте озрачене до различитих доза, показују различит степен самозагревања, следећи корак био је испитивање утицаја накнадног NBT напрезања компонената, које су претходно биле озрачене. Разматране су компоненте озрачене до истих доза зрачења, односно до 120 Gy и при поларизацији гејта од –10 V током зрачења. Након тога, једна група компонената била је подвргнута статичком NBT напрезању, при чему је напон на гејту био –45 V, а температура 175 °C. Друга група била је изложена импулсном NBT напрезању под истим напоном и температуром, али је примењени сигнал имао фреквенцију од 10 kHz и DTC = 50%.

На слици 4.27 приказане су разлике у степену самозагревања између ове две групе компонената, што омогућава директно упоређење утицаја статичког и импулсног NBT напрезања на компоненте које су претходно биле озрачене под идентичним условима. Овде је разматран утицај само једног облика сигнала, који се сматра најчешће коришћеним у

пракси, t_{rise} и t_{fall} 100 ms. Евидентно је да при нижим струјама нема великих промена и разлика у самозагревању компонената, међутим, за више струје, као што је 2 A, разлика у температури је јасно видљива. Може се закључити да су температуре самозагревања веће и израженије код компонената које су претходно биле изложене статичком NBT напрезању, што је у сагласности са променама напона прага и претходним разматрањима. Као што се види поређењем слика 4.20а и 4.27а, компоненте које су прошле прво зрачење, а затим излагане статичком NBT напрезању, показују већу промену температуре него узорци који су били подвргнути само статичком NBT напрезању. При струји од 2 A, та разлика у промени температуре је око 5 °C.



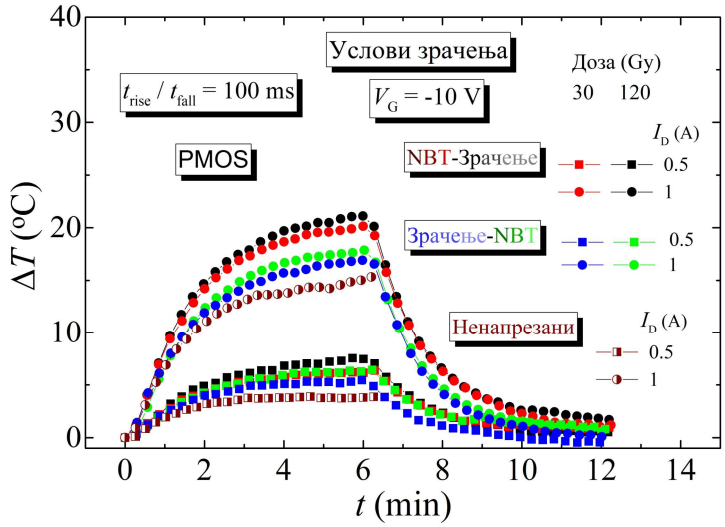
(а) (б)

Слика 4.27: Промене температуре p-каналних VDMOS транзистора снаге, озрачених до 120 Gy, при напону на гејту од –10 V, са накнадним излагањем NBT напрезању, (а) статичком и (б) импулсном.

Након упоређења озрачених и NBT напрезаних компонената, приказано је поређење самозагревања код компонената које су биле изложене још једном виду вишеструког напрезања које може да се нађе у нормалним условима рада.

На слици 4.28 [235] је приказано како се температура мења током времена, али при специфичним условима. Један од циљева је био да се симулирају услови рада што ближи онима који постоје у реалним применама. Промене напона прага за компоненте коришћене у овом делу експеримента анализиране су у претходним поглављима (у потпоглављу 3.3.1, слика 3.23), где су дати резултати за компоненте које су биле изложене сукцесивном NBT напрезању и зрачењу. Конкретно, посматрани су резултати за p-каналне VDMOS транзисторе, од којих је сваки био подвргнут различитим условима претходних напрезања. Важно је истаћи да су компоненте биле изложене дуготрајном спонтаном опоравку на собној температури, у периоду од неколико година. Почетни сет чиниле су компоненте које нису биле подвргнуте ниједном виду претходног напрезања. За све ове групе компонената праћени су ефекти самозагревања.

Током процеса самозагревања, све групе компонената биле су изложене импулсним сигналима чији су параметри $f = 1$ Hz, времена пораста предње и опадања задње ивице од 100 ms и DTC = 50%. Поред тога, активним оптерећењем обезбеђене су струје дрејна од 0,5 A и 1 A, које симулирају оптерећење у нормалним радним условима. Након мерења процеса загревања, мерено је и накнадно хлађење компонената при истим амбијенталним условима, што је омогућило детаљнију процену динамике термичког одзива.



Слика 4.28: Промене температуре код две групе p-каналних VDMOS транзистора снаге које су претходно напрезане NBT–RAD и RAD–NBT, при две различите струје дрејна, као и код ненапрезаних узорака.

Резултати приказани на слици 4.28 показују да температура има временску зависност која се континуирано мења током рада (облик криве је као пуњење и пражњење кондензатора). Пораст температуре је пре свега последица дисипације снаге, а свака промена импулса уводи додатно напрезање за испитиване компоненте. Како температура расте током трајања ивице импулса, а у периоду његовог одсуства опада ка термичкој равнотежи, са већим бројем импулса долази до прогресивног повећања температуре [114]. Поред тога, претходно озрачене компоненте показале су промене напона прага, које се манифестују повећањем апсолутне вредности напона прага. Ово доводи до краћег времена када транзистор води, што проузрокује проток струје кроз повећану отпорност код напрезаних компонената током дужих интервала, а самим тим и већу дисипацију снаге.

На слици 4.28, која приказује промену температуре са временом у условима блиским реалној експлоатацији, уочава се да ненапрезане компоненте показују мањи пораст температуре у односу на компоненте претходно изложене напрезању. Код напрезаних компонената приметно је да је пораст температуре већи у случајевима где је зрачење примењено након NBT напрезања. То је уједно и случај при коме промена ΔV_T остаје већа и након целокупног процеса напрезања, него када је редослед обрнут. Додатно, међу компонентама које су изложене истом редоследу напрезања, уочава се да је пораст температуре већи код оних које су биле озрачене до већих укупних доза. Ова разлика постаје нарочито изражена при већим вредностима примењене струје. Резултати добијени и у овом сегменту експеримената у сагласности су са претходним резултатима и анализама.

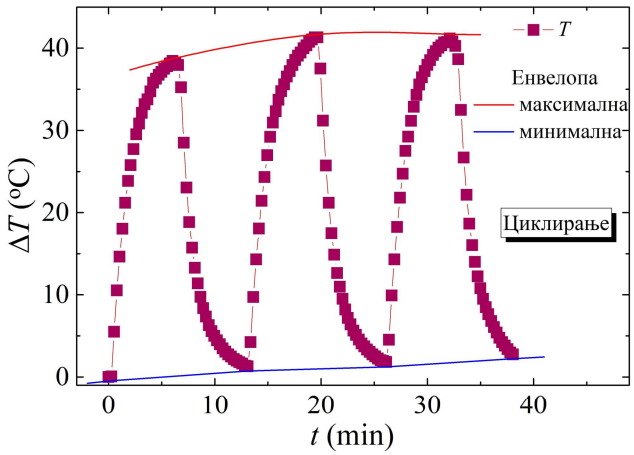
4.4.1.3. Утицај температурног циклирања на самозагревање транзистора у нормалним радним условима

Да би се додатно посветила пажња раду VDMOS компонената у условима који одговарају њиховој реалној примени, испитивани су циклуси укључивања и искључивања који доводе до наизменичног самозагревања и хлађења. У таквим применама циклуси су временски дефинисани, па компонента нема довољно времена да се охлади до почетне температуре [297, 298]. Као последица, са сваким новим циклусом иницијална температура са које почиње загревање је све виша, што доводи до кумулативног пораста температуре

током рада. Треба напоменути да је у извесним ситуацијама могуће да се компонента чак и охлади до почетка. Међутим, са аспекта поузданости овакав сценарио је мањи проблем.

Да би се ова појава детаљније испитала, спроведен је додатни сет експеримената у коме су компоненте активиране и деактивиране у интервалима од по шест минута. На тај начин симулирани су радни услови карактеристични за уређаје у којима транзистори раде у поновљивим циклусима са релативно дугим временима активног стања. Добијени резултати температурних промена приказани су на слици 4.29 [291]. Они омогућују детаљну анализу динамике загревања и хлађења, као и идентификацију трендова акумулације топлоте који могу значајно утицати на дуготрајност и поузданост уређаја.

Треба нагласити да термичко оджаривање и периоди опоравка имају значајну улогу у развоју деградације изазване NBT напрезањем. Током неактивног стања долази до делимичног опоравка услед захватања и ослобађања наелектрисања, као и пасивизације површинских стања, међутим, не враћају се сви дефекти у стање пре напрезања, што указује на непотпуни опоравак. Термичко оджаривање убрзава овај процес подстичући дифузију водоника ка међуповршини Si/SiO_2, што доводи до делимичног поновног формирања Si–H веза и привременог смањења промене напона прага. Када су компоненте изложене поновљеним циклусима укључивања и искључивања, наизменичне фазе напрезања и опоравка доводе до динамичке равнотеже између настанка дефеката и њиховог оджаривања. Иако такав циклични режим рада може успорити даљу деградацију, кумулативни ефекат сваког циклуса ипак доводи до постепених дугорочних промена параметара компоненте.

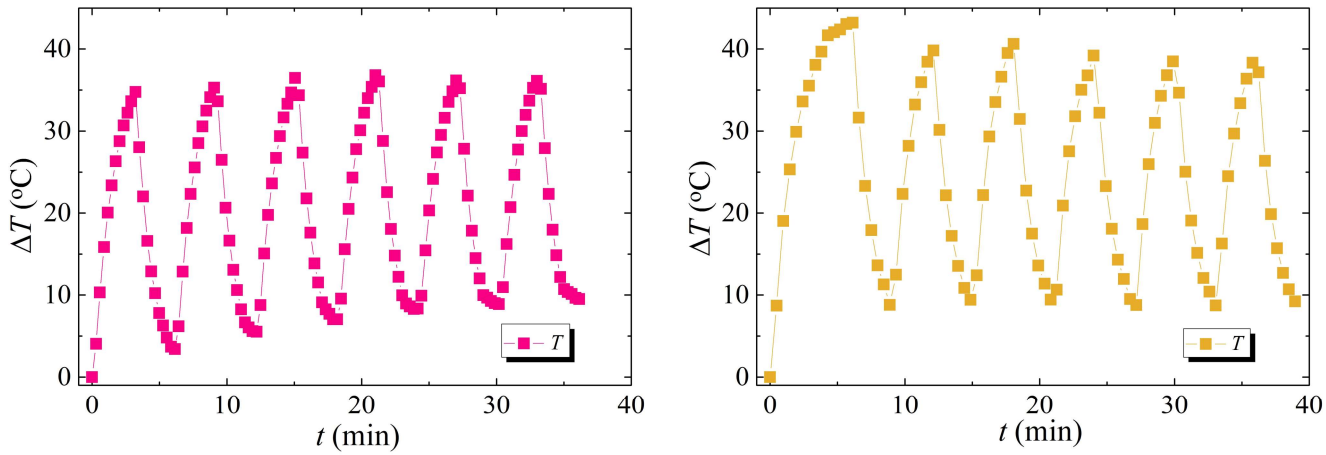


Слика 4.29: Варијације температуре p-каналног VDMOS транзистора снаге током три узастопна циклуса укључивања и искључивања у трајању од по 6 минута, за примењену струју од 1,5 A у колу са активним оптерећењем.

У овом делу експеримента, где VDMOS транзистор има улогу прекидача, као што је детаљно описано на почетку овог поглавља, параметри су подешени на $I = 1{,}5$ A и $t_{\text{rise}} = t_{\text{fall}} = 100$ ms. Испитивани су такође p-канални VDMOS транзистори снаге који су претходно били изложени импулсном NBT напрезању. Са сваким наредним циклусом вредност температуре расте, али је повећање температуре све мање како се број циклуса повећава. Ипак, облик криве загревања задржава сличну динамику, без појаве нових механизама деградације. За мали број циклуса није уочена значајна промена, јер је пораст температуре готово исти. Ипак, да би се избегло прегревање компонената у нормалним условима рада, неопходно је обавити испитивање снимања температуре компонената при различитим радним условима, за различита времена пораста и пада контролних сигнала, као и за различите вредности струје I_{D}, што је делимично и истакнуто у претходним

анализама [136]. Такође, треба размотрити како различито време рада компонената утиче на промену температуре током мерења. То је приказано на следећим сликама, на којима су разматрани процеси циклирања у различитим временским трајањима (слика 4.30).

На слици 4.30а је приказана промена температуре у функцији времена током процеса термалног циклирања. Експеримент је спроведен у шест циклуса, при чему сваки циклус обухвата фазу загревања у трајању од 3 минута и фазу хлађења у истом трајању. Уочава се да током прва три циклуса долази до постепеног пораста максималне температуре коју компонента достиже током загревања. Након трећег циклуса, компонента достиже стационарно стање, у којем се максималне температуре током наредних циклуса стабилизују и задржавају приближно исте вредности. Током фаза хлађења приметно је благо повећање минималних достигнутих температура, што указује на делимично акумулирање топлоте у структури компоненте. Такође, уочава се да са повећањем броја циклуса, односно како експеримент напредује, разлика између максималне и минималне температуре у оквиру сваког циклуса постепено опада. Код првог циклуса ова разлика износи 31,35 °C, код другог 29,77 °C, код трећег 29,40 °C, код четвртог 28,43 °C, код петог 27,25 °C, а код шестог 26,59 °C. Овај тренд смањења амплитуде опсега температура указује на постепено термичко стабилизовање компоненте, односно на смањење ефикасности дисипације топлоте по циклусу услед делимичног загревања структуре и успостављања термичке равнотеже између загревања и хлађења током поновљених циклуса.



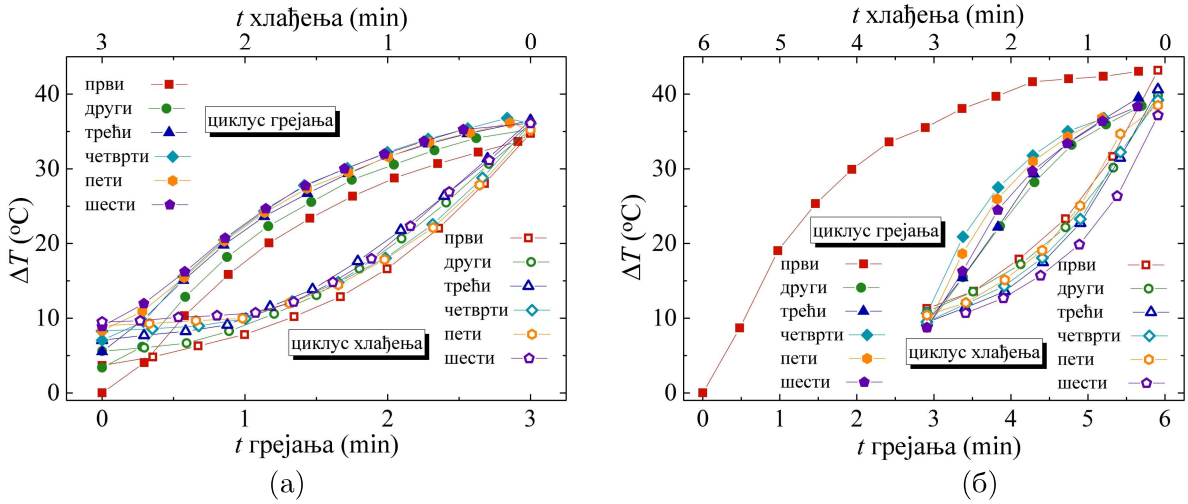
Слика 4.30: Промена температуре p-каналног VDMOS транзистора снаге у колу са активним оптерећењем након шест узастопних циклуса укључивања и искључивања у трајању од (а) по 3 минута и (б) 6 минута за загревање, док су преостали циклуси трајали по 3 минута, при примењеној струји 1,5 А.

Након експеримента где су циклуси трајали по три минута, изведен је нови експеримент где је први циклус трајао шест минута, док су наредне фазе загревања и хлађења трајале по три минута, што је приказано на слици 4.30б. Са слике се може уочити да је у првом циклусу, током продуженог периода загревања од шест минута, остварен највећи пораст температуре. Након тога, компонента улази у стационарно стање, при чему се максималне и минималне температуре у наредним циклусима мењају веома мало. Ово понашање указује да се након почетног загревања успоставља термичка равнотежа између процеса дисипације и акумулације топлоте, услед чега су температурне осцилације по циклусу минималне. На основу графика са слике 4.30б, може се уочити да је током првог циклуса, када је загревање трајало шест минута, разлика између максималне и минималне остварене температуре износила 34,39 °C. У другом циклусу та разлика је износила

30,40 °C, у трећем 31,18 °C, у четвртом 30,43 °C, у петом 29,76 °C, а у шестом 29,09 °C. Ово потврђује стабилизацију термичког понашања компонената и успостављање приближно стационарног режима рада током поновљених циклуса загревања и хлађења.

Како би могла да се изврши мало детаљнија анализа, резултати са слике 4.30 представљени су поново, али на другачији начин, на слици 4.31. На основу овог начина представљања резултата може да се јасније уочи брзина грејања и хлађења компонената током реализованих циклуса, као и температуре до којих се загревају, односно хладе транзистори при сваком циклусу. Такође, може се уочити да компоненте, код којих сваки циклус траје 3 минута (слика 4.31а), достижу релативно сличне максималне температуре загревања. Осцилације максималне температуре од циклуса до циклуса су мале и не прелазе неколико степени, при чему максимално одступање износи мање од 3 °C. Овакво понашање указује на стабилност услова самозагревања током примењених циклуса напрезања. Са друге стране, током фазе хлађења уочава се да се компоненте након сваког наредног циклуса враћају на све више почетне температуре, односно да се температура на коју се компоненте охладе постепено повећава. Док је у првом циклусу температура након хлађења била приближно на нивоу амбијенталне температуре, након последњег циклуса компоненте се хладе до вредности од око 10 °C изнад почетне температуре. Ово понашање указује на акумулацију топлоте у структури компоненте и ограничену ефикасност одвођења топлоте при нормалним радним условима.

Међутим, анализом слике 4.31б, на којој је најпре реализовано загревање у трајању од 6 минута и хлађење 3 минута у оквиру првог циклуса, а затим су примењивани циклуси у трајању од по 3 минута, уочава се да је највећа промена температуре остварена током првог циклуса загревања компоненте. Ово указује на иницијалну термичку реакцију структуре компоненте на примењено оптерећење и успостављање термичке равнотеже система. У наредним циклусима загревања и хлађења може се уочити да се компоненте загревају и хладе до приближно сличних вредности температура, односно, осцилације максималних и минималних температура су веома мале и износе свега неколико степени. Овакво понашање указује на стабилизацију термичког одзива компонената.



Слика 4.31: Промене температура p-каналног VDMOS транзистора снаге приказане на (а) слици 4.30а и (б) слици 4.30б.

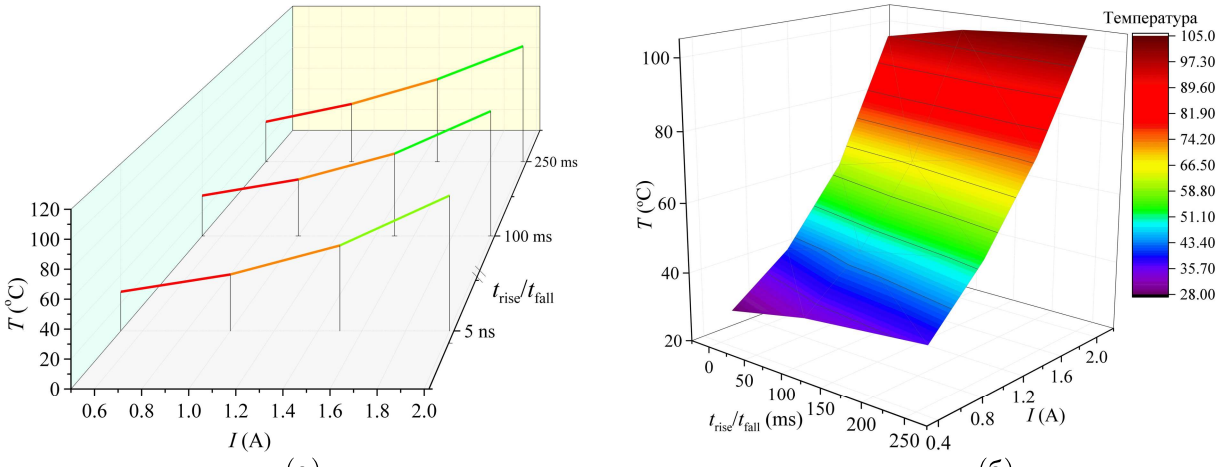
У циљу детаљније анализе, приказане су брзине загревања и хлађења транзистора при сваком циклусу. Прво су прорачуни реализовани за циклирање компонената по 3 минута, а након тога су прерачунате вредности за брзине загревања код компонената које су најпре 6 минута загреване и 3 минута хлађене, а затим циклиране на 3 минута

(табела 4.7). Јасно се уочава да и брзина загревања и брзина хлађења опада са бројем реализованих циклуса за оба типа циклирања. Такође, уочено је да је брзина загревања, у другом примеру циклирања (када прво загревање траје 6 минута), видно мања него у другим случајевима.

Табела 4.7: Брзина пораста температуре током циклуса грејања и хлађења p-каналних VDMOS транзистора снаге, при чему је у првом циклусу грејање трајало 6 минута, а хлађење 3 минута, док су у наредним циклусима грејање и хлађење трајали по 3 минута.

	Циклуси по 3 min		Циклуси по 3 min, али је први циклус: 6 min грејање и 3 min хлађење	
	v_{in} (°C/min)			
Циклус	Грејање	Хлађење	Грејање	Хлађење
Први	11,58	10,35	7,18	10,63
Други	10,62	9,89	9,88	9,65
Трећи	10,31	9,80	10,03	10,39
Четврти	9,66	9,25	8,71	9,89
Пети	8,95	8,74	9,35	9,36
Шести	9,06	8,86	9,86	9,31

На основу ових резултата могуће је формирати тродимензионални приказ који омогућава процену ефеката самозагревања и температуре у нормалним условима рада, уз промену параметара управљачког сигнала и струје, као што је приказано на слици 4.32 [291]. На слици 4.32а промене температуре су приказане за конкретне, мерене вредности, док је на слици 4.32б могућа анализа за било коју температуру са површине, која је добијена екстраполацијом експерименталних података.



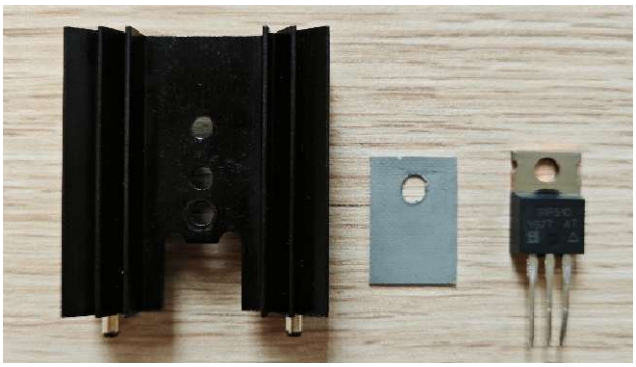
(а) (б)

Слика 4.32: Тродимензионални приказ температуре ненапрезаних p-каналних VDMOS транзистора снаге током рада за различите вредности струје дрејна и различита времена пораста и опадања ивице сигнала, (а) за конкретне вредности и (б) 3D површина.

Резултати приказани на слици 4.32 омогућавају процену загревања компонената и идентификацију критичних тачака прегревања. У условима оваквог режима рада препоручује се употреба хладњака ради спречавања прекомерног пораста температуре. Наиме, имајући у виду да су овде приказани резултати за 1,5 A, а да је компонента предвиђена за 6,8 A, јасно је зашто се препоручује употреба хладњака.

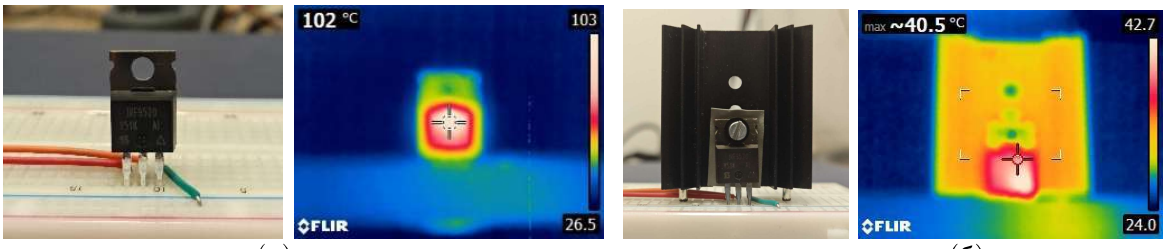
4.4.1.4. Анализа утицаја хладњака на термичку стабилност и самозагревање компонената

Као хладњак у овом експерименталном испитивању коришћен је модел SK 104 50.8 STS, произвођача *Fischer Elektronik* [298]. Према подацима из каталога овај модел представља екструдирани алуминијумски хладњак оптимизован за примену са TO-220 кућиштем, који обезбеђује компактно и ефикасно пасивно хлађење. Његове димензије износе 50,8 mm дужине, 34,9 mm ширине и 12,7 mm висине, док је термичка отпорност приближно 9 K/W. Потребно је нагласити да је између хладњака и компоненте постављен лискунски лист (или се може користити силиконска гума), чиме се може обезбедити електрична изолација, а истовремено се обезбеђује боља топлотна проводљивост од компоненте ка хладњаку, што је приказано на слици 4.33 [291]. Такође, како површине кућишта, изолатора и хладњака нису идеално равне, користи се термопроводна паста која има за циљ да попуни ваздушне џепове, јер је ваздух генерално лош проводник [299].



Слика 4.33: Хладњак, лискунски лист и p-канални транзистор IRF9520 пре монтаже хладњака.

Овај хладњак је изабран јер представља оптималан компромис између термичких перформанси, очекиваних нивоа дисипације снаге и механичке компатибилности са TO-220 кућиштем p-каналног VDMOS транзистора IRF9520 анализираног у овом испитивању. Ово кућиште има језичак на који се, помоћу шрафа и матице, причвршћује хладњак. Како компонента није била постављена у област са ограниченим простором, намерно је одабран већи хладњак како би се постигло максимално смањење температуре и прецизније испитали ефекти промене температуре у условима самозагревања. Једно од првих истраживања на ову тему приказано је у раду [300]. Применом хладњака дисипација, па тиме и температура компонената је значајно смањена, што потврђује оправданост ове методе као решења за побољшање поузданости компонената. Пример оваквог приступа приказан је на сликама 4.34 и 4.35 [291].



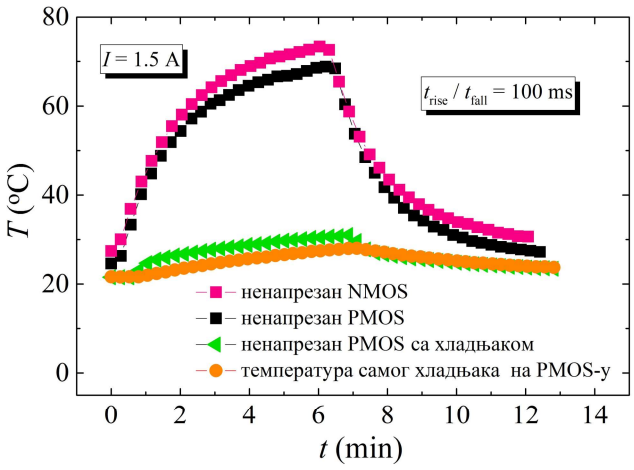
(а) (б)

Слика 4.34: Фотографије и термограми p-каналног VDMOS транзистора IRF9520 током мерења температуре (а) без хладњака и (б) са постављеним хладњаком.

Слика 4.34 приказује фотографије и термограме добијене током мерења промена температуре. На слици 4.34а приказан је транзистор без хладњака, док слика 4.34б приказује исти p-канални транзистор након постављања хладњака.

Иако је за ово испитивање изабран алуминијумски хладњак са ребрима због своје једноставности и погодности за лабораторијску примену, постоји више других начина за одвођење топлоте који се могу применити ради побољшања поузданости компонената снаге. Решења на нивоу кућишта, као што су бакарни елемент за расподелу топлоте или подлоге са директно везаним бакром (*Direct Bonded Copper* - DBC) [301], повећавају сложеност производње и цену. Хлађење ваздухом значајно побољшава одвођење топлоте и широко се примењује у компактним модулима снаге, али уноси додатну буку, механичке вибрације и захтеве за одржавањем. Системи хлађења са течношћу обезбеђују најделотворније снижавање температуре, али се обично користе само у применама за системе велике снаге или критичним системима због високе цене и изазова при интеграцији. У поређењу са овим приступима, примењени пасивни хладњак представља практичан компромис између ефикасности, једноставности и исплативости, што га чини погодним за процену понашања самозагревања у контролисаним лабораторијским условима. Овај аспект је за нас посебно значајан, јер су у овој фази експеримената коришћене комерцијалне компоненте и комерцијални хладњаци у контролисаним условима.

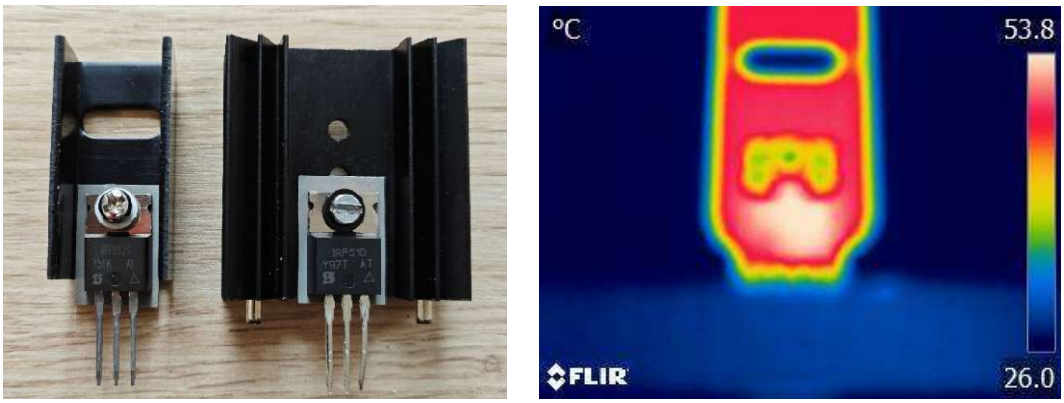
На слици 4.35 [287] приказане су промене температуре за ненапрезане p- и n-каналне компоненте при I_D од 1,5 A и управљачком сигналу са t_{rise} и t_{fall} од 100 ms. Такође је приказан утицај примене хладњака на p-канални транзистор, при чему је уочљиво значајно смањење температуре током рада. Сличан ефекат смањења температуре добија се и код n-каналних компонената када се на њих дода хладњак.



Слика 4.35: Промена температуре код: p- и n-каналних транзистора снаге, p-каналног транзистора са додатим хладњаком, као и самог хладњака приликом њиховог рада у колу са активним оптерећењем.

У реалним применама често постоје значајна просторна ограничења, услед чега није увек могуће применити хладњак већих димензија као у лабораторијским условима. У таквим случајевима неопходно је користити компактније хладњаке мањих димензија, који се могу интегрисати у ограничени простор уређаја. Управо из тог разлога, испитан је и утицај мањег хладњака на термичке карактеристике транзистора. Коришћен је модел хладњака PR17/35II/SE произвођача *Alutronic* [302], који се по својим димензијама и термичким карактеристикама разликује од хладњака примењеног у претходним мерењима. Његове димензије износе 35 mm дужине, 17 mm ширине и 13 mm висине, док је термичка отпорност приближно 21 K/W. Упоредни изглед коришћених хладњака је приказан на

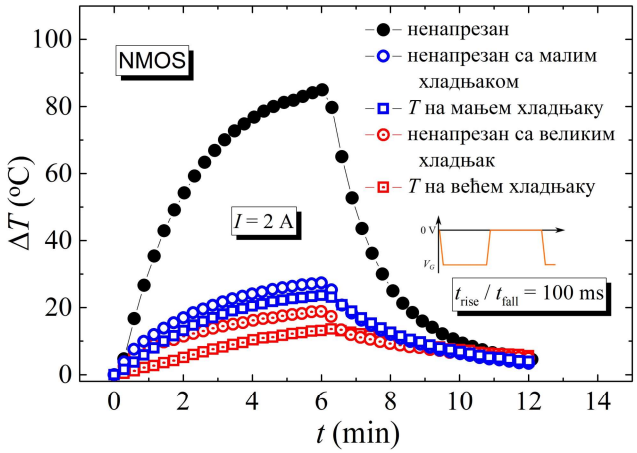
слици 4.36а, док је на слици 4.36б приказан термограм током реализације мерења на мањим хладњаком. Анализом добијених резултата може се уочити да, услед мање површине за одвођење топлоте, овај хладњак не обезбеђује смањење температуре у истој мери као хладњак већих димензија. Ипак, његова примена доводи до осетног смањења температуре компонената, односно доприноси смањењу ефеката самозагревања и ефикаснијем одвођењу дисипиране топлоте.



(а) (б)

Слика 4.36: (а) Изглед компонената IRF510 на којима је монтиран хладњак малих и великих димензија и (б) термограм током мерења температуре.

Упоредни пример промена температура код ненапрезаних компонената, са хладњацима већих и мањих димензија, приказани су на слици 4.37, при чему се резултати односе на n-канални VDMOS транзистор снаге IRF510. Ови резултати указују да је у практичним условима често неопходно направити компромис између ефикасности хлађења и конструктивних ограничења система, при чему избор типа и димензија хладњака зависи од конкретне примене, расположивог простора и захтева у погледу термичког управљања компонентом.



Слика 4.37: Промена температура код ненапрезаних n-каналних VDMOS транзистора снаге који се користе у колу са активним оптерећењем, са хладњацима већих и мањих димензија.

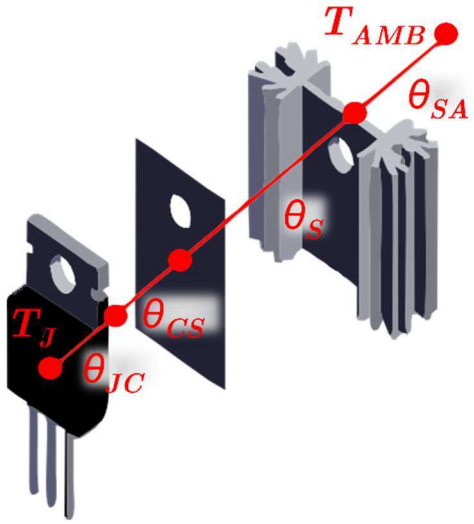
Коришћењем аналогије између електричних и термичких величина која је позната у литератури, могуће је направити термички модел [299]. Једначине које одговарају Омовом закону у случају протицања електричне струје се могу схватити и као аналогне једначинама које представљају Фуријеов закон за провођење топлоте. Ова аналогија

између величина које фигуришу у Омовом и Фуријеовом закону је представљена у табели 4.8 [303].

Табела 4.8: Аналогија између електричних и термичких величина.

Електрична величина	Јединица	Термичка величина	Јединица
Наелектрисање Q	C	Топлота Q	J
Јачина струје I	A	Топлотни флукс (снага диспације) $\dot{Q}$ (P)	W
Густина струје J	A/m^2	Густина топлотног флукса q_t	W/m^2
Електрични потенцијал V	V	Температура T, t	K, ^oC
Електрични напон U	V	Разлика температура ΔT	K = ^oC
Електрична проводност G	S = A/V	Термичка проводност G_{th}	W/K = W/^oC
Електрична отпорност R	Ω	Термичка отпорност R_{th}	K/W = ^oC/W
Специфична електрична проводност σ	V/(Am)	Коефицијент термичке проводности λ	W/(mK) = W/(m^oC)
Специфична електрична отпорност ρ	(Am)/V	Реципрочна вредност коефицијента термичке проводности $1/\lambda$	(mK)/W = (m^oC)/W

Транзистор на коме је монтиран хладњак може да се представи термичким моделом који је илустрован на слици 4.38 [84].



Слика 4.38: Термички модел транзистора на коме је монтиран хладњак.

Температура која је обележена са T_J је температура чипа, ознаком T_{AMB} је обележена амбијентална температура, θ_{JC} је термичка отпорност између чипа и кућишта (из техничке документације транзистора), θ_{CS} је термичка отпорност између кућишта и хладњака (што је карактеристика изолаторског материјала), θ_S је термичка отпорност хладњака (често се занемарује) и θ_{SA} је термичка отпорност између хладњака и околине (из техничке документације хладњака). Укупна термичка отпорност се рачуна као збир свих термичких отпорности, према изразу:

$$\theta_{JA} = \theta_{JC} + \theta_{CS} + \theta_S + \theta_{SA} \ (^oCW^{-1}), \tag{4.8}$$

док се дисипирана снага може представити изразом:

$$P = \frac{T_{\mathrm{J}} - T_{\mathrm{AMB}}}{\theta_{\mathrm{JA}}}. \tag{4.9}$$

4.4.2. Моделирање ефеката самозагревања VDMOS транзистора снаге коришћењем модификованог SPICE модела

Познато је да се анализа поузданости током пројектовања електронских система врши коришћењем компјутерских симулација. За прецизну анализу неопходни су SPICE (*Simulation Program with Integrated Circuit Emphasis*) компатибилни транзисторски модели који укључују претходно анализиране ефекте. У раду [304] анализиран је један од ефеката самозагревања и дати су одговарајући модели на нивоу транзистора и кола. Методе за моделирање и симулацију ефеката HCI у FET транзисторима описане су у раду [22]. SPICE компатибилни модели који посебно укључују ефекте NBT напрезања и укупне апсорбоване дозе у VDMOS транзисторима снаге су развијени од стране већ помињане истраживачке групе са Електронског факултета у Нишу, у претходном периоду [83, 97, 305]. У наставку представљен је модификовани SPICE компатибилни модел који обухвата ефекте NBT напрезања и самозагревања за p-каналне VDMOS транзисторе снаге IRF9520. Ова истраживања су реализована у оквиру рада у Лабораторији за моделирање и симулацију микрокомпонената и микросистема, на Електронском факултету у Нишу [306].

Почетни SPICE модел VDMOS транзистора снаге IRF9520 преузет је од произвођача Vishay [128, 307]. Модел је дефинисан као електрично потколо са три доступна извода – за гејт, сорс и дрејн. Основу модела чини p-канални транзистор исте дужине и ширине канала, описан моделом који укључује напон прага без поларизације (V_{T0}), параметар транскондуктансе (KP), као и параметре дефинисане као однос капацитивности преклапања гејт-дрејн и гејт-сорс области са ширином канала. У моделу су дефинисане отпорности гејта (R_{G}) и отпорност канала транзистора кроз R_{D} и R_{S}. Уграђене (*body-drain*) диоде, као и шант отпорност између дрејна и сорса, такође чине део електричног поткола. Струјни и напонски контролисани генератори су коришћени за моделирање појединачних струја и напона. Електрична шема модификованог SPICE модела транзистора IRF9520 приказана је на слици 4.39 [84]. Оригинална шема је у црној боји, док су додате компоненте уоквирене и назначене црвеном бојом. Вредности оригиналних елемената у колу приказане су и наведене у [128, 307], док су за додате елементе вредности приказане у наставку. Овај модел је пре свега модификован како би укључио утицаје NBT напрезања, услед ког долази до промене напона прага транзистора за ΔV_{T} у односу на почетну вредност V_{T0}, тако да нова вредност напона прага може да се прикаже релацијом:

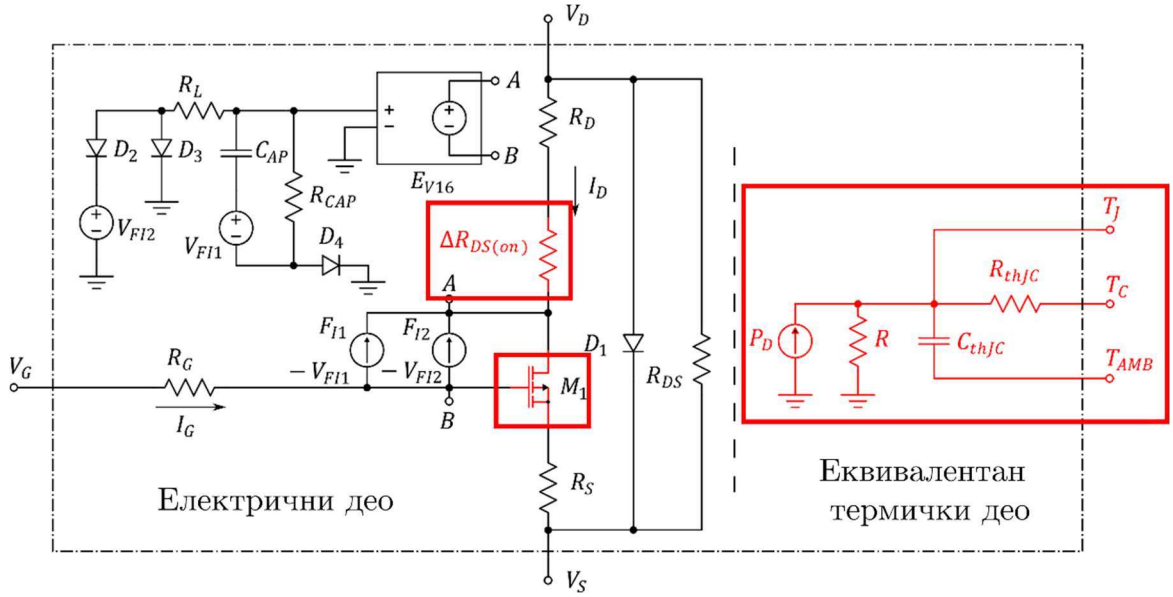
$$V_{\mathrm{T}} = -V_{\mathrm{T0}} - \Delta V_{\mathrm{T}}. \tag{4.10}$$

Промена напона прага је резултат промена напона до којих доводе промене густина наелектрисања у оксиду (N_{ot}) и густине површинских стања (N_{it}). Доприноси ових густина наелектрисања промени напона прага су ΔV_{ot} и ΔV_{it}, респективно, при чему важи релација:

$$\Delta V_{\mathrm{T}} = \Delta V_{\mathrm{ot}} + \Delta V_{\mathrm{it}}. \tag{4.11}$$

Промене до којих долази су сложена функција више параметара као што су време напрезања, температура и јачина електричног поља, који су дефинисани напоном напрезања, фактором испуне примењеног напона, фреквенцијом, температуром и

дебљином оксида гејта. Ове зависности су доступне у литератури и анализиране су од стране различитих истраживачких група [114, 308, 309]. Такође, прегледни рад [41] описује физичке механизме који утичу на ефекат старења компонената, узимајући у обзир NBTI, и представља моделе компонената који укључују овај ефекат. Из овог прегледа закључено је да се промене напона прага најчешће моделирају увођењем новог напонског генератора редно повезаног са гејтом транзистора, чија вредност дефинише промену напона прага. Међутим, у моделу промена напона прага услед NBTI је дефинисана у оквиру опције за модел транзистора, увођењем параметра „dvth“ који мења вредност SPICE параметра VTO = {–3,41185-dvth}, при чему се бројна вредност од –3,41185 односи на почетну вредност напона прага. Корисник SPICE модела дефинише промену напона прага SPICE директивом .PARAM, наводећи конкретну вредност „dvth“ или израз који зависи од других параметара, као што су време, напон и/или температура.



Слика 4.39: Шематски приказ модификованог SPICE компатибилног модела VDMOS транзистора снаге IRF9520.

Услед NBT напрезања долази до промене отпорности канала између дрејна и сорса транзистора када он води, $R_{\mathrm{DS(on)}}$, као последице промена у густини површинских стања [136]. Ова промена је нарочито значајна када се истовремено посматрају ефекти NBT напрезања и самозагревања, јер NBT напрезање доводи до повећања ове отпорности. Као резултат тога, укупна дисипација снаге транзистора P_{D} је већа, што доводи до интензивнијег самозагревања:

$$P_{\mathrm{D}} \propto R_{\mathrm{DS(on)}} I_{\mathrm{D}}^2 \,, \tag{4.12}$$

где је I_{D} струја дрејна. Максимална вредност $R_{\mathrm{DS(on)}}$ за ненапрезане транзисторе, при одређеној поларизацији гејта и задатој струји I_{D}, дефинисана је у техничкој документацији транзистора [128], док је у SPICE моделу она описана преко две отпорности, R_{D} и R_{S} [307]. Отпорност $R_{\mathrm{DS(on)}}$ може се експериментално одредити мерењем односа напона V_{DS} и струје I_{D} при одређеној поларизацији V_{G}, када транзистор проводи. Поређењем измерених вредности за ненапрезане и NBT напрезане транзисторе могуће је одредити промену ове отпорности услед напрезања, односно $\Delta R_{\mathrm{DS(on)}}$. Промена отпорности $\Delta R_{\mathrm{DS(on)}}$ у SPICE моделу је реализована увођењем новог отпорника, чија се вредност дефинише од стране корисника параметром {drdson} у оквиру SPICE директиве .PARAM.

Сама идеја о моделирању ефеката загревања у електронским колима снаге представљена је пре више од двадесет година [310], увођењем аналогије између електричних и термичких величина (табела 4.8). Према овој аналогији, промена температуре је еквивалент напону, док је снага дисипације аналогна струји, а термичка отпорност и капацитивност се представљају одговарајућим отпорницима и кондензаторима:

$$R_{\mathrm{th}} = \frac{l}{\lambda_{\mathrm{th}} A}, \tag{4.13}$$

$$C_{\mathrm{th}} = c\, d V, \tag{4.14}$$

где је l дебљина материјала кроз који се преноси топлота, A је површина кроз коју се преноси топлота, λ_{th} је коефицијент термичке проводности посматраног материјала, c је специфични топлотни капацитет материјала, d је густина материјала, а V је запремина кроз коју се преноси топлота. Као најчешћи приступ моделирању преноса топлоте применом аналогије између електричних и термичких величина користи се *Cauer*-ов RC модел, јер реално приказује механизам топлотног флукса [303]. У раду [311] представљен је модел самозагревања VDMOS транзистора заснован на описаном принципу аналогије између електричних и термичких величина, који је тестиран у индуктивном колу без клампера. У међувремену су постали актуелни модели засновани на методу коначних елемената [312], који дају веома тачне резултате, али су временски изузетно захтевни за симулацију преноса топлоте у електронским системима. SPICE компатибилни модели засновани на аналогији између електричних и термичких величина могу да обезбеде задовољавајуће резултате за знатно краће време, па је њихов развој настављен последњих година, када је представљен модел за SiC MOSFET [313]. У наставку, RC модел самозагревања је имплементиран у колу SPICE модела VDMOS транзистора снаге IRF9520. Струјни генератор моделује дисипацију снаге, односно топлотни флукс који се генерише у чипу:

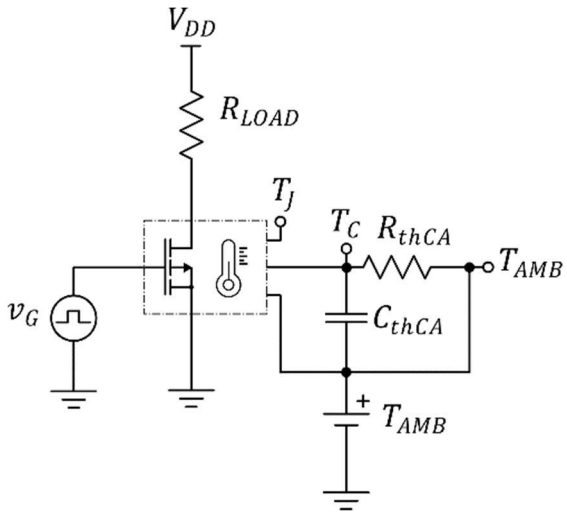
$$P_{\mathrm{D}} = V_{\mathrm{DS}} I_{\mathrm{D}} + V_{\mathrm{G}} I_{\mathrm{G}}, \tag{4.15}$$

где су V_{DS} и V_{G} напони између дрејна и сорса, односно гејта и сорса, а I_{D} и I_{G} представљају струје дрејна и гејта. Иако струја гејта може да се сматра занемарљивом, она се ипак узима у обзир због напона између гејта и сорса. Отпорник $R = 1\ \mathrm{M\Omega}$ је повезан паралелно са струјним генератором како би се избегли математички проблеми у симулацији [311]. Напон у чвору T_{J} (*junction*) садржи информацију о температури самог чипа. Топлота се даље преноси са чипа на кућиште, што је моделирано термичком отпорношћу R_{thJC} (*junction-case*) и термичком капацитивношћу C_{thJC}. Максимална вредност R_{thJC} је дефинисана у техничкој документацији транзистора [128] и износи 2,5°C/W, а та иста вредност је коришћена у SPICE моделу. Параметре RC термичког модела, добијене методом *curve-fitting* технике, произвођач *Vishay* је навео у [314], где је термичка капацитивност распоређена преко четири кондензатора. У моделу који је представљен у овом делу, термичка капацитивност је представљена једним кондензатором, чија је капацитивност одређена као збир капацитивности четири појединачна кондензатора, и износи 0,616 J/°C. Модел омогућава очитавање температуре кућишта T_{C} у зависности од вредности дисипиране снаге на самом чипу. Важно је нагласити да корисник мора да дефинише амбијенталну температуру T_{AMB} коришћењем напонског генератора у симулираном колу, као и почетне услове применом SPICE директиве .IC. Почетни услов подразумева да је $T_{\mathrm{J}} = T_{\mathrm{C}} = T_{\mathrm{AMB}}$, док у наставку, уколико се симулирају ефекти самозагревања, важи:

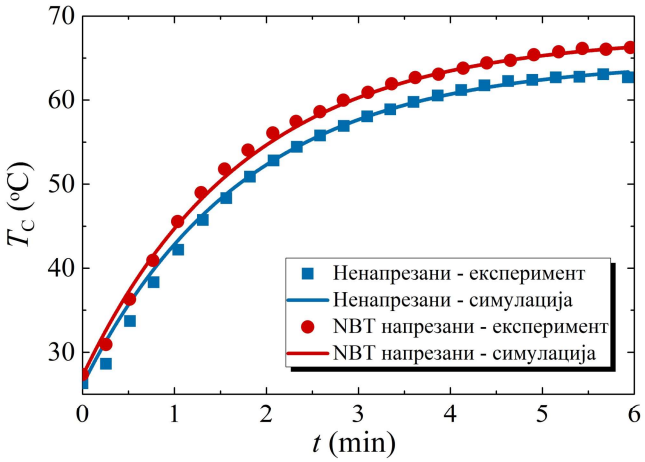
$$T_{\mathrm{J}} = P_{\mathrm{D}} Z_{\mathrm{thJC}} + T_{\mathrm{C}}\,, \tag{4.16}$$

где је Z_{thJC} термичка импеданса која је одређена вредношћу термичке отпорности и капацитивности.

У програму *LTspice* пројектована је шема приказана на слици 4.40 [84], где је шема VDMOS транзистора снаге IRF9520 већ била дефинисана као на слици 4.39. Најпре је разматран ненапрезан транзистор, односно без почетних промена напона прага и отпорности канала $R_{\mathrm{DS(on)}}$. Вредност импулсног генератора v_{G} одговара оној која је дефинисана у експерименталној процедури (амплитуда −10 V, $f = 1$ Hz, $t_{\mathrm{rise}} = t_{\mathrm{fall}} = 100$ ms, $t_{\mathrm{on}} = 0{,}3$ s), као и напонског генератора $V_{\mathrm{DD}} = -9$ V. Отпорност оптерећења је постављен на $R_{\mathrm{LOAD}} = 5{,}5\ \Omega$. На основу експерименталних резултата (слика 4.41 [84]) очитана је амбијентална температура $T_{\mathrm{AMB}} = 26{,}3$ °C, која је унета у симулацију, и у генератор T_{AMB}, и као почетни услов за температуре на чворовима T_{J} и T_{C}. Методом *curve-fitting* одређене су вредности термичке отпорности од кућишта до амбијента $R_{\mathrm{thCA}} = 84$ °C/W и топлотног капацитета $C_{\mathrm{thCA}} = 0{,}63$ J/°C. Ове вредности коришћене су као референтне у свим наредним симулацијама, с обзиром на то да су и остали експерименти спроведени у идентичним условима. Резултати са слике 4.41 показују да транзистор постиже топлотну равнотежу након око 5 минута рада, док се кућиште загрева до 63,4 °C. У том периоду транзистор је без хладњака, под дефинисаним условима рада, и долази до промене температуре од $\Delta T = T_{\mathrm{C}}\text{-}T_{\mathrm{AMB}} = 37{,}1$ °C. Модел омогућава и очитавање температуре чипа T_{J}, која је око 1 °C виша од температуре кућишта под истим условима рада.



Слика 4.40: Електрична шема модела p-каналног VDMOS транзистора снаге са укљученим NBTI ефектима и ефектима самозагревања, у колу са активним оптерећењем.

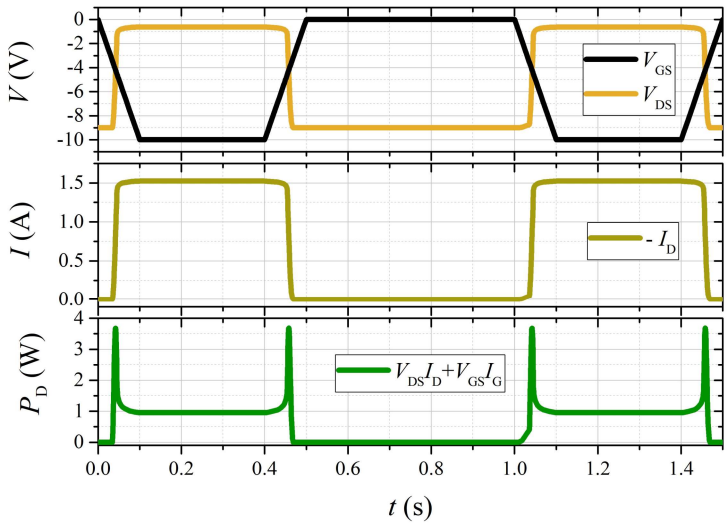


Слика 4.41: Зависност температуре кућишта у функцији времена за ненапрезане и NBT напрезане VDMOS транзисторе снаге, добијене и експериментом и симулацијом.

Слика 4.42 [84] приказује резултате симулације кола са ненапрезаним VDMOS транзистором снаге IRF9520 без хладњака. Када је напон на гејту $V_{\mathrm{G}} = 0$ V, транзистор не води, струја дрејна износи 0 A и не постоји дисипација снаге на транзистору. Када је напон на гејту $V_{\mathrm{G}} = -10$ V, транзистор води, па кроз њега тече струја $I_{\mathrm{D}} = -1{,}5$ A, тако да је напон $V_{\mathrm{DS}} = 0{,}63$ V, а дисипација снаге око 0,95 W. Узимајући у обзир времена растуће и опадајуће ивице (t_{rise} и t_{fall}), на транзистору се дисипира до 3,7 W снаге. На основу прорачуна из *LTspice* програма, средња вредност дисипиране снаге у временском интервалу од 0 до 6 минута износи 458,3 mW, док је укупно ослобођена топлотна енергија:

$$W = \int_{0}^{t=6'} P_{\mathrm{D}} dt = 171{,}86 \ \mathrm{J}. \tag{4.17}$$

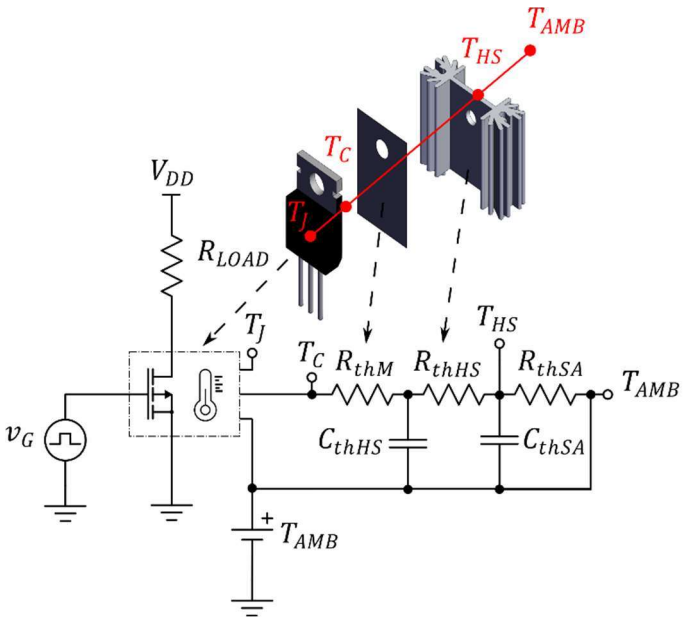
NBT напрезани транзистор, чији су параметри напрезања раније детаљно наведени, анализиран је и у наставку ове докторске дисертације. Коришћењем SMU-а измерене су струјно-напонске карактеристике NBT напрезаних узорака и добијено је да је, при датим условима, промена напона прага $\Delta V_{\mathrm{T}} = 0{,}13$ V, док је $R_{\mathrm{DS(on)}} = 0{,}398\ \Omega$, што у поређењу са почетном променом износи $\Delta R_{\mathrm{DS(on)}} = 32\ \mathrm{m}\Omega$. Ове вредности су дефинисане као SPICE параметри модела. Остале вредности елемената остале су непромењене, изузев температуре амбијента, чија је вредност у складу са експериментом $T_{\mathrm{AMB}} = 27{,}3\ ^{\circ}\mathrm{C}$. Сходно томе, измењени су почетни услови симулације. Експериментални и резултати симулације за NBT напрезани транзистор приказани су на слици 4.41, при чему се уочава веома добро слагање са одступањем мањим од 5%. Када транзистор достигне топлотну равнотежу, кућиште се загрева до температуре од 66,3 °C, односно транзистор се самозагрева за $\Delta T = T_{\mathrm{C}} - T_{\mathrm{AMB}} = 39\ ^{\circ}\mathrm{C}$, што је за 1,9 °C више у односу на ненапрезани транзистор. Наиме, као последица NBT напрезања долази до промене напона прага и отпорности канала $R_{\mathrm{DS(on)}}$, што доводи до веће дисипације, односно самозагревања транзистора. На основу електричне симулације, за NBT напрезани транзистор дисипација снаге у проводном стању износи 1,02 W, тако да је у посматраном временском интервалу средња дисипација снаге 481,2 mW, док је укупно ослобођена топлотна енергија 173,22 J.



Слика 4.42: Резултати SPICE симулације кола са ненапрезаним VDMOS транзистором снаге IRF9520.

У реалним применама препоручује се употреба хладњака који се монтира на транзистор заједно са лискунским листом. Ради симулације понашања кола које садржи транзистор са хладњаком, шема симулације проширена је као што је приказано на слици 4.43 [84]. Лискунски лист је дебљине 0,3 mm и топлотне проводности 1,1 °C/W [84] монтиран је на кућиште транзистора TO-220, које има металну површину од око 1 cm^2, тако да је $R_{\mathrm{thM}} = 2{,}7\ ^{\circ}\mathrm{C/W}$. Овај слој акумулира топлоту, што доводи до повећаног латералног ширења топлоте унутар кућишта транзистора. Топлотни капацитет лискунског листа није узет у обзир. У овом случају изабран је алуминијумски хладњак SK 104 50.8 STS [315], чија је термичка отпорност $R_{\mathrm{thHS}} = 8{,}52\ ^{\circ}\mathrm{C/W}$ при дисипацији снаге од 1 W у условима природне конвекције. Хладњак је израђен од алуминијумске легуре 6063-T5 [316], чија је густина 2700 $\mathrm{kg/m}^3$, а специфични топлотни капацитет 875 J/kg°C. Имајући у виду

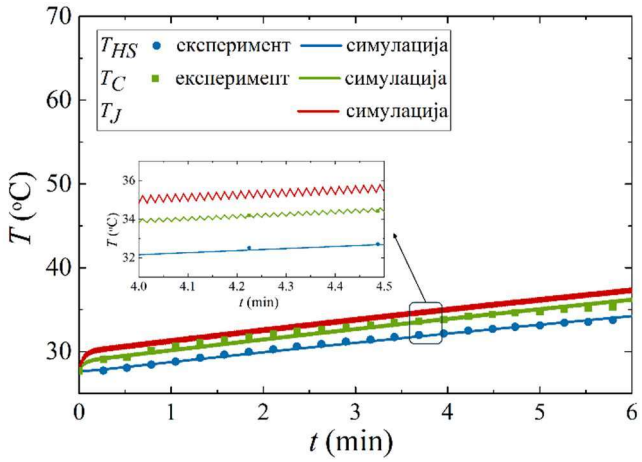
да је маса хладњака 22 g, на основу густине је одређена његова запремина $V = 8{,}15{\cdot}10^{-6}$ m^3, тако да је топлотни капацитет хладњака $C_{\mathrm{thHS}} = 19{,}25$ J/°C. Остали елементи у колу задржали су претходно дефинисане вредности.



Слика 4.43: Електрична шема модела VDMOS транзистора снаге са хладњаком, укључујући ефекте NBT напрезања и самозагревања, у колу са активним оптерећењем.

Резултати симулације ненапрезаног транзистора са хладњаком дати су на слици 4.44 [84]. Експериментални подаци добијени су при температури $T_{\mathrm{AMB}} = 27{,}7$ °C, тако да су почетни услови симулације подешени у складу са тим. На основу зависности температуре у различитим чворовима (T_{J}, T_{C}, T_{HS}) у функцији времена, може се закључити да хладњак ефикасно одводи топлоту са транзистора. Након 360 s од почетка рада транзистора, при дефинисаним условима, температура хладњака износи 33,8 °C, док је температура кућишта 35,4 °C, односно код транзистора долази до самозагревања од $\Delta T = T_{\mathrm{C}} - T_{\mathrm{AMB}} = 7{,}7$ °C. На основу симулације утврђено је да би чип достигао температуру од 37,5 °C након истог временског интервала. Резултати експеримента и симулације се добро слажу, али је одступање веће него у случају транзистора без хладњака (до 10%). Наиме, хладњак је у моделу описан термичком отпорношћу и капацитивношћу дефинисаним за услов природне конвекције, а треба нагласити да се топлота са хладњака дисипира и у виду зрачења. Пошто се у овом моделу користи аналогија између електричних и термичких величина, у симулацији се уочава осциловање температуре T_{J}. Овај ефекат се у стварности не јавља, што не умањује значај коришћења оваквог модела у процесу пројектовања кола.

Слична зависност добијена је и за NBT напрезани транзистор са хладњаком. Због претходног напрезања, како је већ истакнуто, долази до промене напона прага, односно отпорности канала, па овај транзистор дисипира већу снагу. И у овом случају хладњак ефикасно одводи топлоту, иако се код транзистора јавио ефекат самозагревања од $\Delta T = 9{,}6$ °C.



Слика 4.44: Зависност температуре чипа, кућишта и хладњака у функцији времена за ненапрезани p-канални VDMOS транзистор снаге са хладњаком (експеримент и симулација).

Предложени модел се може користити током пројектовања кола, у анализи параметара поузданости као што су максималне струје, промене температуре и одређивање периода поузданог рада. У будућим истраживањима модел би могао да буде проширен у циљу добијања универзалног комбинованог SPICE модела који ће свеобухватно интегрисати више ефеката који утичу на поузданост транзистора.

5. Закључак

У оквиру ове докторске дисертације анализиране су специфичности деградационих процеса код MOS транзистора са дебелим оксидом гејта који се дешавају при различитим видовима напрезања (напонско-температурна напрезања и зрачење) појединачно и/или комбиновано. Акценат је стављен на анализу процеса при различитим условима који могу да доведу до значајних промена параметара MOS компонената и утицати на њихову поузданост, посебно у пооштреним радним условима где су ови параметри кључни. У ту сврху су спроведена опсежна истраживања, која подразумевају теоријска разматрања, експерименталне реализације и упоредне анализе добијених резултата. Спроведена је додатна анализа и расветљавање процеса и механизама који се одвијају у оксиду гејта и на међуповршини Si/SiO_2, а који су одговорни за промену густина захваћеног наелектрисања у оксиду (N_{ot}) и површинских стања (N_{it}), као узрока нестабилности карактеристика MOS транзистора. Показано је да акумулација N_{ot} и N_{it} деградира перформансе и скраћује радни век компонената. Стога, добијени резултати и детаљно проучавање процеса омогућују боље разумевање механизама који утичу на промену напона прага (V_{T}), као најважнијег параметра за анализу ових компонената, јер директно имају ефекта на електричне карактеристике транзистора и његов рад. Такође, ови резултати могу да допринесу кориговању технологије израде компонената (оптимизација и унапређење перформанси), а пре свега, могу се применити при оптимизацији радних услова ради повећања поузданости компонената.

У циљу проучавања физике процеса у компонентама, експерименти NBT напрезања и зрачења су праћени оджаривањем компонената на повишеној температури (T) која активира одговорне механизме везане за N_{ot} и N_{it}. При томе је акценат био на праћењу промене V_{T}, који је најбољи показатељ деградације. Такође, спроведени су и експерименти самозагревања компонената, и анализиран утицај тог ефекта на промену V_{T}. У условима великих струја и напона, типичних за примену VDMOS транзистора, ефекат самозагревања може значајно утицати на електричне параметре транзистора (напон прага и отпорност канала) и укупну ефикасност рада. Ово је посебно важно у безбедоносно релевантним системима (на пример у медицини, аутоиндустрији, нуклеарним електранама, телекомуникационим сателитима, ...) и космичким системима. Самозагревање код VDMOS транзистора праћено је у експериментима појединачног и комбинованог напрезања (зрачење и NBT напрезање), а такође анализиран је и утицај коришћења хладњака који играју важну улогу у дисипацији топлоте и спречавању прегревања, што је критично за одржавање стабилности електричних параметара током рада у пооштреним условима. У сврху обједињавања резултата, предложен је SPICE компатибилни модел MOS транзистора где се комбинују ефекти различитих видова напрезања. Ови ефекти су у моделе укључени кроз модификацију постојећих параметара и увођење електротермалне аналогије са RC колом. У оквиру истраживања ефеката различитих видова напрезања код VDMOS транзистора снаге, RADFET и *high-k* RADFET компонената, најзначајнија запажања и резултати су наведени у наставку.

При испитивању импулсног NBT напрезања (при различитим f и DTC) p-каналних VDMOS транзистора снаге најзначајнији експериментални резултати су:

• Импулсно NBT напрезање изазива вишеструко мању промену V_{T} од статичког напрезања, услед постојања *off* фазе периодичног импулса када долази до делимичног одржаривања.

• Повећање трајања *off* фазе (при фиксној *on* фази периодичног импулса) доводи до смањења ΔV_{T}, јер омогућава динамички опоравак и смањење деградације.

• Ефекат утицаја *off* фазе је значајан само у интервалу од 0 до 25 µs, након тога (до 100 µs) ΔV_{T} остаје приближно константно.

• ΔV_{T} расте са повећањем трајања *on* фазе (при фиксној *off* фази), али само за *on* фазу већу од 50 µs, док је за *on* фазу мању од 50 µs, ΔV_{T} је приближно константно.

• Постоји карактеристична временска константа, 25 µs, повезана са реверзибилном и нереверзибилном компонентом деградације.

• Нереверзибилна компонента ΔV_{T} има утицај у зависности од примењене комбинације f и DTC, нпр. за DTC = 20%, при f већој од 32 kHz, а за DTC = 80%, при f већој од 8kHz.

• *Off* фаза импулса од 25 µs била је довољна да у највећој мери, или чак у потпуности, елиминише реверзибилну компоненту деградације.

• Односи примењене комбинације f и DTC периодичног импулса, при којима је $t_{\mathrm{off}} \geq 25$ µs, могу имати значајну улогу при утврђивању услова рада.

При упоредној анализи резултата статичког, импулсног и комбинованог NBT напрезања, најважнији изведени закључци су:

• Мање вредности DTC доводе до повољнијих услова за одвијање директних електрохемијских реакција, посебно у раној фази, након преласка са импулсног на статичко напрезање.

• При импулсном NBT напрезању реализованом након излагања статичком, веће DTC доводе до веће нереверзибилне компоненте и трајног померања *S*-криве ка већим вредностима односа $\Delta V_{\mathrm{T\ Pulse}}/\Delta V_{\mathrm{T\ Static}}$, а деформација *S*-криве је израженија при мањим вредностима DTC.

• Код компонената изложених статичком, па импулсном напрезању, импулсно доминантно доводи до оджаривања N_{ot} и N_{it}, а не до њиховог стварања.

Како се ΔV_{T} моделира степеним законом у коме фигурише параметар n, његова еволуција током статичког, импулсног и комбинованог NBT напрезања је анализирана и основни закључци су:

• Вредност параметра n током каснијег статичког напрезања зависи од претходног импулсног напрезања, односно DTC.

• У раним фазама, параметар n је већи код статичког напрезања (примењеног током целог експеримента), али се временом приближава вредностима за комбиновано (статичко па импулсно) напрезање.

• При преласку са статичког на импулсно напрезање јавља се опоравак (најбржи у првих 30 минута), након чега следи тренд као у случају код узорака подвргнутих само импулсном напрезању.

• Претходно статичко напрезање доводи до већег ΔV_{T} што трајно утиче на одзив компонената коришћених у каснијем импулсном режиму рада.

• Из угла практичне примене, треба избегавати статичко NBT напрезање пре импулсног режима рада.

Следећи вид напрезања који је додатно анализиран је зрачење, које за разлику од NBT напрезања, доводи до формирања дефеката у целој запремини оксида. За анализу свих резултата, коришћена је SMG техника чија је валидност анализирана кроз TCAD симулације:

• Најпоузданија је када је N_{ot} веће од N_{it}, што је типично за озрачене компоненте са дебелим оксидима гејта.

• Уколико су кроз симулацију у структуру укључена само N_{ot} или само N_{it}, одступања су већа него када се у структуру укључе и N_{ot} и N_{it}, што одговара реалним компонентама.

Анализиране су компоненте са дебелим оксидом гејта које су биле изложене само зрачењу. Најбитнији експериментални резултати су:

• Ниже брзине дозе доводе до веће осетљивости сензора (3,9 пута већа код испитиваних *high-k* RADFET транзистора).

• Највеће ΔV_{T} имали су RADFET транзистори са t_{ox} од 400 nm, након тога IRF 9520 од 100 nm, а затим *high-k* RADFET од 40 nm, што указује на значај дебљине оксида.

Анализом ефеката добијених при сукцесивном зрачењу и статичком NBT напрезању p-каналних VDMOS транзистора снаге уочени су најбитнији експериментални резултати:

• Исход статичког NBT напрезања зависи од услова претходног зрачења, јер оно одређује доминантне електрохемијске реакције (формирање или пасивизацију дефеката) током NBT напрезања.

• Код компонената озрачених без напона V_{G}, током каснијег статичког NBT напрезања долази до пораста ΔV_{T}.

• Код компонената озрачених уз примењен V_{G}, код узорака озрачених до: 90 Gy и 120 Gy, током каснијег NBT напрезања доминира смањење ΔV_{T}; 60 Gy, практично нема ΔV_{T} јер постоји динамичка равнотежа; 30 Gy, доминира пораст ΔV_{T}.

• Код узорака озрачених уз примењен V_{G}, накнадно статичко NBT напрезање углавном активира механизме оджаривања.

• Код узорака озрачених без напона V_{G}, пораст ΔV_{T} током NBT напрезања је мањи него током NBT напрезања неозрачених компонената.

• У току спонтаног опоравка, након зрачења, иако ΔV_{T} није било уочљиво, примећен је пораст ΔV_{it}, док је ΔV_{ot} опадало. Ово се не може занемарити јер електрохемијски процеси који су се одиграли могу утицати на ΔV_{T} током накнадног напрезања.

Редослед примене статичког NBT напрезања и зрачења утиче на струју цурења, и то на следећи начин:

• Пораст струје цурења је знатно већи када зрачење следи након NBT напрезања.

• Деградација потпраговских карактеристика и промена њиховог нагиба могу се приписати распореду N_{it} на различитим енергетским нивоима у забрањеној зони.

• У случају процедуре зрачење+NBT струја цурења је, након спонтаног опоравка који је уследио, за ред величине нижа него када је редослед напрезања обрнут.

Анализирани су резултати оджаривања на повишеној T p-каналних VDMOS транзистора снаге након експерименталних процедура NBT+зрачења и зрачења+NBT. Уочено је да је смањење ΔV_{T} израженије код компонената озрачених до већих доза и уз примењен V_{G}, што показује да су радијацијом формирани дефекти термички осетљиви.

Упоређењем оджаривања након експерименталних процедура уочено је:

• ΔV_{T} је мање код компонената које су прошле зрачење+NBT, него код оних које су биле изложене процедури NBT+зрачење, јер су компоненте прошле два узастопна термичка процеса.

• Резултати могу бити значајни за компоненте које су изложене редоследу зрачење+NBT (нпр. у уређају у коме су резервне), па почињу са радом након отказа примарног система.

Анализом резултата могуће је предвидети период поузданог рада компонената и за неку другу вредност дозе, у односу на коришћене у експериментима, која може бити присутна у нормалним радним условима.

И NBT напрезање и зрачење доводе до смањења μ, при чему је овај ефекат израженији код већих доза и код компонената озрачених при примењеном V_{G}.

Анализирани су и резултати импулсног NBT напрезања након зрачења p-каналних VDMOS транзистора снаге:

• Импулсно NBT напрезање након зрачења доводи до израженијег ефекта оджаривања него статичко (веће смањење ΔV_{ot} и почетно опадање ΔV_{it}).

• Код узорака озрачених без поларизације до 90 Gy и са поларизацијом (позитивном и негативном) до 30 Gy, промена V_{T} није била уочљива. То може бити значајно када транзистори раде у импулсном режиму.

Електрохемијске реакције, које објашњавају механизме одговорне за промене N_{ot} и N_{it}, које доводе до одговарајућих доприноса ΔV_{ot} и ΔV_{it} промени напона прага објашњавају се моделима засниваним на прекурсорима захватања N_{ot} и формирања N_{it} који постоје у оксиду гејта и на SiO_2/Si међуповршини. Зато су анализирани доприноси наелектрисања у оксиду и површинских стања ΔV_{T} при различитим условима напрезања p-каналних VDMOS транзистора снаге:

• Током зрачења до 90 Gy допринос $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ опада а $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ расте, и то у случају без поларизације око 20%, а са поларизацијом око 10%. То указује на већи утицај локалног електричног поља код неполарисаних узорака.

• Током статичког NBT напрезања допринос $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ се континуирано смањује, док се $\Delta V_{\mathrm{it}}/\Delta V_{\mathrm{T}}$ повећава, нарочито у почетку. Варијације у релативним доприносима могу бити последица смањења локалног електричног поља, али и трансформације N_{ot} у N_{it}.

• Током статичког NBT напрезања, након зрачења, уочава се почетно смањење $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ у првим сатима, а што је праћено благим повећањем и осцилацијама у завршном делу напрезања.

• Током импулсног NBT напрезања, након зрачења, допринос $\Delta V_{\mathrm{ot}}/\Delta V_{\mathrm{T}}$ у почетној фази расте, након чега следи опадање, што се може приписати израженијем смањењу N_{ot} услед појачаних ефеката оджаривања у поређењу са статичким NBT напрезањем.

При анализи комбинованих ефеката зрачења и NBT напрезања неопходно је узети у обзир да више дозе зрачења доводе до већих густина N_{ot} и N_{it}, док при нижим дозама остаје већи број расположивих прекурсора, што утиче на каснији ток електрохемијских реакција током NBT напрезања, како статичког тако и импулсног. Концентрације расположивих прекурсора, N_{ot} и N_{it} одређују смер, интензитет и равнотежу реверзибилних електрохемијских реакција у датим условима напрезања.

Како компоненте током своје примене могу да се нађу и у пољу X-зрачења, спроведена су додатна испитивања излагања p-каналних компонената са различитим дебљинама оксида гејта овом типу зрачења и уочено је да параметар фединг не зависи значајно од дебљине оксида у широком опсегу од 300 nm до 1200 nm, што указује на сличан тренд опоравка код свих компонената.

Додатно је испитивано како рад компонената, када се налазе у условима који су слични нормалним радним, утиче на њихове перформансе. Време до достизања критеријума отказа краће је код компонената изложених статичком него импулсном NBT напрезању, док рад при већим напонима или вишим температурама додатно скраћује период поузданог рада.

Анализирани су ефекти опоравка p-каналних VDMOS транзистора снаге на различитим температурама, након NBT напрезања:

• На негативним T од −40 °C и −25 °C доминира смањење захваћеног N_{ot} са малом активационом енергијом.

• Са порастом T на 0 °C, +25 °C и +40 °C, долази до постепеног повећања термичке енергије носилаца, што делимично активира неутрализацију N_{ot} и пасивизацију N_{it}.

• На T оджаривања од +125 °C и +175 °C долази до значајног активирања дефеката, што доводи до интензивније неутрализације N_{ot} и пасивизације N_{it}.

• ΔV_{T} се ни при највишим T оджаривања не враћа у потпуности на почетну вредност, што такође указује на постојање нереверзибилне компоненте деградације.

Код CMOS инвертора састављеног од VDMOS транзистора, p-канални VDMOS транзистори су подложнији променама, па су анализирани ефекти напрезања само овог типа компонената. Њихово дуготрајно NBT напрезање доводи до уочљивог померања преносне карактеристике CMOS инвертора.

Температура значајно утиче на V_{T} и p- и n-каналних транзистора, при чему је измерена просечна осетљивост ΔV_{T} приближно 4,5 mV/°C за IRF9520 и 4,8 mV/°C за IRF510, за температурни опсег од −40 °C до +180 °C.

Детаљна анализа самозагревања p- и n-каналних VDMOS транзистора снаге, који су ненапрезани, али и статички и импулсно NBT напрезани, показала је:

• Веће I_{D} доводе до израженијег ефекта самозагревања код свих транзистора.

• Компоненте претходно подвргнуте статичком NBT напрезању показују највеће ΔT.

• Брзина пораста T је најмања за ненапрезане компоненте, док је за статички NBT напрезане највећа.

• Код свих узорака се T, по престанку протицања I_{D}, смањује експоненцијално услед хлађења.

• Температуре које достижу n-канални транзистори премашују оне код p-каналних.

• Претходни третмани утичу на вредност V_{T}, али истовремено директно утичу и на R_{CH}. При истом V_{G} канал је „мање отворен“, што значи да је R_{CH} већи, што доводи до израженијег самозагревања, при константној струји I_{D}.

Анализа самозагревања p-каналних VDMOS транзистора снаге који су претходно излагани само зрачењу, али и сукцесивном NBT напрезању и зрачењу показује:

• За узорке који су озрачени при $V_{\mathrm{G}} = -10$ V до 60 Gy, степен самозагревања је повећан у односу на узорке озрачене до нижих доза без поларизације.

• ΔT је нешто веће када је на транзистор примењен сигнал при коме он дуже ($t_{\mathrm{rise}} = 100$ ms) прелази из једне области рада у другу.

• Компоненте које су биле и озрачене и изложене статичком NBT напрезању, достижу више T самозагревања него оне изложене само статичком NBT напрезању.

• Ефекти су израженији код транзистора који су подвргнути NBT+зрачењу, него оних изложених зрачењу+NBT напрезању, посебно при већим дозама и већим I_{D}.

Понављање циклуса рад/пауза може довести до кумулативног пораста T, јер сваки наредни циклус почиње вишом почетном температуром ако циклус хлађења не траје довољно дуго. Главна запажања су:

• Термичко оджаривање и периоди опоравка омогућују делимичну неутрализацију дефеката, али не и потпуни повратак компонената у почетно стање.

• Успоставља се динамичка равнотежа између формирања дефеката и њиховог оджаривања, што може успорити даљу деградацију, али не спречава кумулативне дугорочне промене параметара.

• Са повећањем броја циклуса опада разлика између максималне и минималне T унутар сваког циклуса.

На основу спроведених истраживања, предложен је модификовани SPICE модел VDMOS транзистора снаге IRF9520 који укључује ефекте NBT напрезања и самозагревања. Најбитнији резултати су:

• Уведен је параметар „dvth“ који моделира ΔV_{T} транзистора услед NBT напрезања и додатни отпорник који моделира промену отпорности канала $R_{\mathrm{DS(on)}}$ услед напрезања.

• Ефекат самозагревања реализован је применом аналогија између електричних и термичких величина, кроз дефинисање RC мреже термичке отпорности и капацитивности.

• Постигнуто је добро слагање између експерименталних и моделованих резултата, са максималним одступањем до 10%, чиме је потврђена исправност модела.

Добијени резултати у оквиру спроведених истраживања и детаљна анализа омогућују боље разумевање механизама који доводе до промене електричних параметара испитиваних компонената, а пре свега напона прага, као кључног параметра за функционисање испитиваних компонената. Поред тога, ови резултати могу допринети унапређењу технологије израде компонената, са циљем даље оптимизације и побољшања њихових перформанси, а нарочито су значајни са становишта оптимизације радних услова, што омогућава повећање поузданости компонената приликом њиховог коришћења.

Коришћена литература

[1] R. Entner, "Modeling and Simulation of Negative Bias Temperature Instability," Ph.D. dissertation, Technische Universitat Wien, 2007.

[2] Z. Chen, J. Zhang, S. Wang, and C. P. Wong, "Challenges and Prospects for Advanced Packaging," *Fundamental Research*, vol. 4, no. 6, pp. 1455–1458, Nov. 2024.

[3] S. Golubović, S. Đorić-Veljković, I. Manić, and V. Davidović, "*Efekti naprezanja oksida gejta VDMOS tranzistora snage.*" Univerzitet u Nišu, Elektronski fakultet u Nišu, 2006.

[4] I. Manić and D. Danković, "*Negative Bias Temperature Instability in Power MOS Transistors.*" University of Niš, 2026.

[5] T. Grasser, "*Bias Temperature Instability for Devices and Circuits,*" vol. 9781461479093. Springer New York, 2014.

[6] "TCAD Simulation Software," *Silvaco, softverski alat.*

[7] "LTspice," *Analog Devices, softverski alat.*

[8] G. Rzepa, J. Franco, B. O'Sullivan, A. Subirats, M. Simicic, G. Hellings, P. Weckx, M. Jech, T. Knobloch, M. Waltl, P. J. Roussel, D. Linten, B. Kaczer, and T. Grasser, "Comphy — A Compact-Physics Framework for Unified Modeling of BTI," *Microelectronics Reliability*, vol. 85, pp. 49–65, Jun. 2018.

[9] S. Veljković, "Mogućnosti ispitivanja pouzdanosti elektronskih sistema i komponenti," in *13th IEEESTEC International students projects conference*, 2020, pp. 211–214.

[10] M. Pecht, "Electronic Reliability Engineering in the 21st Century," in *Advances in Electronic Materials and Packaging 2001 (Cat. No.01EX506)*, IEEE, Feb. 2001, pp. 1–7.

[11] Rifat M. Ramović, "*Pouzdanost sistema elektronskih, telekomunikacionih i informacionih.*" Elektrotehnički fakultet u Beogradu, 2005.

[12] Vojkan Davidović, "*Pouzdanost mikroelektronskih komponenata.*" Elektronski fakultet u Nišu - nastavni materijal u okviru predmeta "Pouzdanost mikroelektronskih komponenata."

[13] V. A. Kharchenko, "Problems of Reliability of Electronic Components," *Modern Electronic Materials*, vol. 1, no. 3, pp. 88–92, Sep. 2015.

[14] M. F. Tayyab, M. Silvestri, M. Bernardoni, T. Basler, and G. Curatola, "Dynamic High Temperature Operating Life Test Methodology for Long-Term Switching Reliability of GaN Power Devices," *Microelectronics Reliability*, vol. 138, p. 114613, Nov. 2022.

[15] "*HAST Relative Humidity Concepts.*" ESPEC Corporation, Test Navi – Test Handbook.

[16] D. H. Collins, A. V. Huzurbazar, and R. L. Warr, "Highly Accelerated Life Testing (HALT): A Review from a Statistical Perspective," *Wiley Interdisciplinary Reviews: Computational Statistics*, vol. 16, no. 4, Jul. 2024.

[17] D. Cimmino, R. Busca, S. Ferrero, F. Pirri, G. Richieri, and R. Carta, "High Voltage Temperature Humidity Bias Test (THB) Customized System and Methodologies for Reliability Assessment of Power Semiconductor Devices," *Microelectronics Reliability*, vol. 100–101, p. 113319, Sep. 2019.

[18] R. Schacht, B. Wunderle, E. Auerswald, B. Michel, and H. Reichl, "Accelerated Active High-Temperature Cycling Test for Power MOSFETs," in *Thermal and Thermomechanical Proceedings 10th Intersociety Conference on Phenomena in Electronics Systems (ITHERM)*, IEEE, 2006, pp. 1102–1110.

[19] P. Heimler, S. Richter, J. Lutz, and T. Basler, "Reliability of Discrete SiC MOSFETs under Severe Temperature-Shock and Power Cycling Tests," *Microelectronics Reliability*, vol. 173, p. 115844, Oct. 2025.

[20] N. Stojadinovic, I. Manic, V. Davidovic, D. Dankovic, S. Djoric-Veljkovic, S. Golubovic, and S. Dimitrijev, "Effects of Electrical Stressing in Power VDMOSFETs," *Microelectronics Reliability*, vol. 45, no. 1, pp. 115–122, Jan. 2005.

[21] D. Varghese, V. Vemuri, A. Sonnet, V. Reddy, S. Krishnan, V. Varier, C. Yu, and S. Pulijala, "Positive Bias Temperature Instability in Polysilicon/SiO2 PMOS Transistors for Analog High Precision Applications," in *2025 IEEE International Reliability Physics Symposium (IRPS)*, IEEE, Mar. 2025, pp. 1–6.

[22] Y. Wang, Y. Li, Y. Yang, and W. Chen, "Hot Carrier Injection Reliability in Nanoscale Field Effect Transistors: Modeling and Simulation Methods," *Electronics*, vol. 11, no. 21, pp. 3601–3617, Nov. 2022.

[23] S. Warnock, A. Lemus, and J. A. Del Alamo, "Time-Dependent Dielectric Breakdown in High-Voltage GaN MIS-HEMTs: The Role of Temperature," *IEEE Transactions on Electron Devices*, vol. 64, no. 8, pp. 3132–3138, Aug. 2017.

[24] G. Ghidini, A. Sebastiani, and D. Brazzelli, "Stress Induced Leakage Current and Bulk Oxide Trapping: Temperature Evolution," in *2002 IEEE International Reliability Physics Symposium, Proceedings, 40th Annual (Cat. No.02CH37320)*, IEEE, 2002, pp. 415–416.

[25] C. M. Tan, W. Li, K. T. Tan, and F. Low, "Development of Highly Accelerated Electromigration Test," *Microelectronics Reliability*, vol. 46, no. 9–11, pp. 1638–1642, Sep. 2006.

[26] Y. Zhang, P. Heimler, J. O. Abuogo, X. Zhang, Y. Zhang, D. Xie, Y. Zhang, K. Zhang, X. Li, H. Luo, R. Schmidt, F. Blaabjerg, H. Wang, and T. Basler, "Power Cycling Testing for Power Semiconductor Switches: Methods, Standards, Limitations, and Outlooks," *IEEE Transactions on Power Electronics*, vol. 41, no. 1, pp. 849–869, Jan. 2026.

[27] T. Rajkowski, F. Saigné, K. Niskanen, J. Boch, T. Maraine, P. Kohler, P. Dubus, A. Touboul, and P.-X. Wang, "Comparison of the Total Ionizing Dose Sensitivity of a System in Package Point of Load Converter Using Both Component- and System-Level Test Approaches," *Electronics*, vol. 10, no. 11, pp. 1235–1246, May 2021.

[28] C. A. Grome and W. Ji, "A Brief Review of Single-Event Burnout Failure Mechanisms and Design Tolerances of Silicon Carbide Power MOSFETs," *Electronics*, vol. 13, no. 8, pp. 1414–1446, Apr. 2024.

[29] D. Dankovic, I. Manic, V. Davidovic, A. Prijic, M. Marjanovic, A. Ilic, Z. Prijic, and N. D. Stojadinovic, "On the Recoverable and Permanent Components of NBTI in P-Channel Power VDMOSFETs," *IEEE Transactions on Device and Materials Reliability*, vol. 16, no. 4, pp. 522–531, Dec. 2016.

[30] D. Danković, I. Manić, A. Prijić, S. Djorić-Veljković, V. Davidović, N. Stojadinović, Z. Prijić, and S. Golubović, "Negative Bias Temperature Instability in P-Channel Power VDMOSFETs: Recoverable versus Permanent Degradation," *Semiconductor Science and Technology*, vol. 30, no. 10, p. 105009, Aug. 2015.

[31] D. Danković, I. Manić, S. Djorić-Veljković, V. Davidović, S. Golubović, and N. Stojadinović, "Implications of Negative Bias Temperature Instability in Power MOS Transistors," in *Micro Electronic and Mechanical Systems*, Kenichi Takahata, Ed., 2009.

[32] V. Davidović, D. Danković, A. Ilić, I. Manić, S. Golubović, S. Djorić-Veljković, Z. Prijić, and N. Stojadinović, "NBTI and Irradiation Effects in P-Channel Power VDMOS Transistors," *IEEE Transactions on Nuclear Science*, vol. 63, no. 2, pp. 1268–1275, Apr. 2016.

[33] I. Manić, D. Danković, V. Davidović, A. Prijić, S. Djorić-Veljković, S. Golubović, Z. Prijić, and N. Stojadinović, "Effects of Pulsed Negative Bias Temperature Stressing in P-Channel Power VDMOSFETs," *Facta universitatis - series: Electronics and Energetics*, vol. 29, no. 1, pp. 49–60, Mar. 2016.

[34] S. Djoric-Veljkovic, I. Manic, V. Davidovic, S. Golubovic, and N. Stojadinovic, "Effects of Burn-in Stressing on Post-Irradiation Annealing Response of Power VDMOSFETs," *Microelectronics Reliability*, vol. 43, no. 9–11, pp. 1455–1460, Sep. 2003.

[35] V. Davidović, N. Stojadinović, D. Danković, S. Golubović, I. Manić, S. Djorić-Veljković, and S. Dimitrijev, "Turn-Around of Threshold Voltage in Gate Bias Stressed p-Channel Power Vertical Double-Diffused Metal–Oxide–Semiconductor Transistors," *Japanese Journal of Applied Physics*, vol. 47, no. 8, pp. 6272–6276, Aug. 2008.

[36] V. Volosov, S. Bevilacqua, L. Anoldo, G. Tosto, E. Fontana, A. L. Russo, C. Fiegna, E. Sangiorgi, and A. N. Tallarico, "Positive Bias Temperature Instability in SiC-Based Power MOSFETs," *Micromachines*, vol. 15, no. 7, p. 872, Jul. 2024.

[37] D. Danković, I. Manić, V. Davidović, S. Djorić-Veljković, S. Golubović, and N. Stojadinović, "Negative Bias Temperature Instability in N-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 48, no. 8–9, pp. 1313–1317, Aug. 2008.

[38] S. Veljković, N. Mitrović, M. Marjanović, E. Živanović, V. Davidović, G. Ristić, and D. Danković, "Stress-Induced Degradations and Self-Heating Effects in P-Channel Power VDMOS Transistors," in *Proceedings SAUM 2024*, University of Niš, Faculty of Electronic Engineering, Faculty of Mechanical Engineering, Niš, 2024, pp. 125–128.

[39] S. Veljković, N. Mitrović, V. Davidović, E. Zivanović, G. Ristić, and D. Danković, "Successive Irradiation and Bias Temperature Stress Induced Effects on Commercial P-Channel Power VDMOS Transistors," *Facta universitatis - series: Electronics and Energetics*, vol. 37, no. 4, pp. 561–579, Dec. 2024.

[40] W. H. Zhang, M. G. Zhu, K. H. Yu, C. Z. Li, J. Wang, L. Xiang, and Y. W. Wang, "Impact of Low-Dose Radiation on Nitrided Lateral 4H-SiC MOSFETs and the Related Mechanisms," *Chinese Physics B*, vol. 32, no. 5, p. 057305, Apr. 2023.

[41] F. Liu, C. Zhu, Z. Liu, J. Yang, Y. Wei, Y. Zhang, and X. Li, "Effect of Hydrogen Molecule Release On NBTI By Low-Temperature Pre-Treatment in P-Channel Power VDMOS Transistors," *IEEE Transactions on Device and Materials Reliability*, vol. 24, no. 2, pp. 211–218, Jun. 2024.

[42] Z. C. Wang, C. Chen, H. D. Wang, C. Y. Wang, Z. F. Wang, and X. R. Ye, "A Modelling Method of the On-State Resistance of p-Channel Power MOSFETs under NBTI Stress," *Microelectronics Reliability*, vol. 150, p. 115157, Nov. 2023.

[43] F. Irrera and G. Broccoli, "A Comprehensive Study of Negative Bias Temperature Instability in MOS Structures," *Microelectronics Reliability*, vol. 155, p. 115371, Apr. 2024.

[44] T. Liu, Y. Wang, R. Ma, H. Wu, J. Tao, Y. Yu, Z. Cheng, and S. Hu, "Simulation Studies on Single-Event Effects and the Mechanisms of SiC VDMOS from a Structural Perspective," *Micromachines*, vol. 14, no. 5, p. 1074, May 2023.

[45] X. Ye, K. Zhang, C. Chen, Z. Li, Y. Wang, and G. Zhai, "The Threshold Voltage Degradation Model of N Channel VDMOSFETs under PBT Stress," *Microelectronics Reliability*, vol. 91, no. 1, pp. 46–51, Dec. 2018.

[46] O. Aviñó-Salvadó, C. Buttay, F. Bonet, C. Raynaud, P. Bevilacqua, J. Rebollo, H. Morel, and X. Perpiñà, "Physics-Based Strategies for Fast TDDB Testing and Lifetime Estimation in SiC Power MOSFETs," *IEEE Transactions on Industrial Electronics*, vol. 71, no. 5, pp. 5285–5295, May 2024.

[47] T. Grasser, B. Kaczer, W. Goes, H. Reisinger, T. Aichinger, P. Hehenberger, P. J. Wagner, F. Schanovsky, J. Franco, M. Toledano Luque, and M. Nelhiebel, "The Paradigm Shift in Understanding the Bias Temperature Instability: From Reaction-Diffusion to Switching Oxide Traps," *IEEE Transactions on Electron Devices*, vol. 58, no. 11, pp. 3652–3666, Nov. 2011.

[48] Z. Qin, J. Yang, and X. Li, "Displacement Damage on P-Channel VDMOS Caused by Different Energy Protons," *Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms*, vol. 461, pp. 232–236, Dec. 2019.

[49] A. Bhattacharjee, A. Nag, K. Das, and S. N. Pradhan, "Design of Power Gated SRAM Cell for Reducing the NBTI Effect and Leakage Power Dissipation During the Hold Operation," *Journal of Electronic Testing*, vol. 38, no. 1, pp. 91–105, Apr. 2022.

[50] G. Zeng, X. Liu, G. Yang, L. Li, X. Chen, Y. Jian, S. Zhu, and Y. Pang, "Investigation on γ Radiation Effects of N-Channel VDMOSFETs Irradiated without Electric Field Stress," *Microelectronics Reliability*, vol. 116, p. 114019, Jan. 2021.

[51] Y. Sun, T. Wang, Z. Liu, and J. Xu, "Investigation of Irradiation Effects and Model Parameter Extraction for VDMOS Field Effect Transistor Exposed to Gamma Rays," *Radiation Physics and Chemistry*, vol. 185, p. 109478, Aug. 2021.

[52] D. Tripathy, D. Acharya, P. Rout, and S. Biswal, "Influence of Oxide Thickness Variation on Analog and RF Performances of SOI FinFET," *Facta universitatis - series: Electronics and Energetics*, vol. 35, no. 1, pp. 1–11, Mar. 2022.

[53] X. Li, J. Cui, Q. Zheng, P. Li, X. Cui, Y. Li, and Q. Guo, "Study of the Within-Batch TID Response Variability on Silicon-Based VDMOS Devices," *Electronics*, vol. 12, no. 6, p. 1403, Mar. 2023.

[54] A. Lazzaz, K. Bousbahi, and M. Ghamnia, "Performance Analysis and Optimization of 10nm TG N- and P-Channel SOI FinFETs for Circuit Applications," *Facta universitatis - series: Electronics and Energetics*, vol. 35, no. 4, pp. 619–634, Dec. 2022.

[55] Y. Yang, H. Liu, K. Yang, Z. Gao, and Z. Liu, "Investigation of Negative Bias Temperature Instability Effect in Nano PDSOI PMOSFET," *Micromachines*, vol. 13, no. 5, p. 808, May 2022.

[56] Y. Xue, M. Yuan, Y. Li, D. Wang, M. Wu, P. Ren, L. Zhang, R. Wang, Z. Ji, and R. Huang, "Investigation of Positive Bias Temperature Instability in Advanced FinFET Nodes," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–5.

[57] Y. Zhao, P. Rinaudo, A. Chasin, B. Truijen, B. Kaczer, N. Rassoul, H. Dekkers, A. Belmonte, I. De Wolf, G. Kar, and J. Franco, "Fundamental Understanding of NBTI Degradation Mechanism in IGZO Channel Devices," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–7.

[58] P. Rinaudo, A. Chasin, Y. Zhao, B. Kaczer, N. Rassoul, H. F. W. Dekkers, M. J. Van Setten, A. Belmonte, I. De Wolf, G. Kar, and J. Franco, "Light-Assisted Investigation of the Role of Oxygen Flow during IGZO Deposition on Deep Subgap States and Their Evolution under PBTI," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–6.

[59] Y. Guo, R. Degraeve, M. Vandemaele, P. Saraza-Canflanca, J. Franco, B. Kaczer, E. Bury, and I. Verbauwhede, "Exploiting Bias Temperature Instability for Reservoir Computing in Edge Artificial Intelligence Applications," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–7.

[60] A. K. Biswas, D. J. Lichtenwalner, J. Park, B. Hull, S. Ganguly, D. A. Gajewski, and E. Balkas, "Hole-Induced Threshold Voltage Instability under High Positive and Negative Gate Stress in SiC MOSFETs," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–5.

[61] P. Steinmann, D. J. Lichtenwalner, S. Stein, J. H. Park, S. Das, and S. H. Ryu, "Measurement of the Dit Changes under BTI-Stress in 4H-SiC FETs Using the

Subthreshold Slope Method," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, p. P58.SiC-1-P58.SiC-4.

[62] K. Thakor, P. Chatterjee, and S. Mahapatra, "A TCAD to SPICE Framework for Isolation of BTI and HCD in GAA-SNS FETs and to Estimate Impact on RO under Normal and Overclocking Conditions," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 1–6.

[63] S. Bonaldo, C. Martinella, S. Race, N. Fur, S. Mattiazzo, M. Bagatin, S. Gerardin, A. Paccagnella, and U. Grossner, "Radiation-Induced Effects in SiC Vertical Power MOSFETs Irradiated at Ultrahigh Doses," *IEEE Transactions on Nuclear Science*, vol. 71, no. 4, pp. 418–426, Apr. 2024.

[64] D. Wang, Y. Xue, Y. Liu, P. Ren, Z. Sun, Z. Wang, Y. Liu, Z. Cheng, H. Yang, X. Liu, B. Wu, K. Cao, R. Wang, Z. Ji, and R. Huang, "Sub-20-Nm DRAM Technology under Negative Bias Temperature Instability (NBTI): From Characterization to Physical Origin Identification," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2024, pp. 9B.2-1-9B.2–7.

[65] L. Contamin, M. Casse, X. Garros, F. Gaillard, M. Vinet, P. Galy, A. Juge, E. Vincent, S. De Franceschi, and T. Meunier, "Fast Measurement of BTI on 28nm Fully Depleted Silicon-On-Insulator MOSFETs at Cryogenic Temperature down to 4K," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2022, pp. 7A31-7A36.

[66] A. K. Ghosh, O. O. Awadelkarim, J. Hao, S. Suliman, and X. Wang, "Comparison of AC and DC BTI in SiC Power MOSFETs," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2022, pp. 7A21-7A26.

[67] K. Singh and S. Kalra, "Reliability Forecasting and Accelerated Lifetime Testing in Advanced CMOS Technologies," *Microelectronics Reliability*, vol. 151, p. 115261, Dec. 2023.

[68] M. Zheng, W. Chen, Y. Lyu, H. Chen, J. Chen, and L. Cai, "Time-Dependent Statistical NBTI Model for Aging Assessment in Circuit Level Implemented with Open Model Interface," *Microelectronics Reliability*, vol. 151, p. 115254, Dec. 2023.

[69] X. Li, Y. Shao, Y. Wang, F. Liu, F. Kuang, Y. Zhuang, and C. Li, "Interaction of Negative Bias Instability and Self-Heating Effect on Threshold Voltage and SRAM (Static Random-Access Memory) Stability of Nanosheet Field-Effect Transistors," *Micromachines*, vol. 15, no. 3, p. 420, Mar. 2024.

[70] Y. Liu, Y. Ma, and C. Pan, "An Investigation into the Thermal Surface Contact Resistance, Fin Width and Temperature on Negative Bias Temperature Instability during Self-Heating," *Microelectronics Reliability*, vol. 157, p. 115414, Jun. 2024.

[71] H. Tahi, B. Djezzar, and H. Timlelt, "Capacitance–Voltage Technique Based on Time Varying Magnetic Field for VDMOSFET—Part I: Concept and Implementation," *IEEE Transactions on Electron Devices*, vol. 68, no. 5, pp. 2173–2180, May 2021.

[72] H. Tahi, B. Djezzar, and H. Timlelt, "Capacitance–Voltage Technique Based on Time Varying Magnetic Field for VDMOSFET—Part II: Measurements and Parameter Extractions," *IEEE Transactions on Electron Devices*, vol. 68, no. 5, pp. 2181–2188, May 2021.

[73] A. C. Yu, T. Srimani, and M. M. Shulaker, "Overcoming Ambient Drift and Negative-Bias Temperature Instability in Foundry Carbon Nanotube Transistors," *ACS Applied Materials and Interfaces*, vol. 17, no. 13, pp. 20411–20417, Apr. 2025.

[74] Y. Wang, L. He, Y. Li, Z. Wang, Z. Li, H. Zhou, K. Liu, and M. Zhang, "Investigation of Interface Traps Properties Induced by NBTI Effects at Different Interfaces of VDMOS," *Microelectronics Reliability*, vol. 176, p. 115977, Jan. 2026.

[75] P. J. McWhorter and P. S. Winokur, "Simple Technique for Separating the Effects of Interface Traps and Trapped-Oxide Charge in Metal-Oxide-Semiconductor Transistors," *Applied Physics Letters*, vol. 48, no. 2, pp. 133–135, 1986.

[76] N. Stojadinović, S. Golubović, S. Djorić, and S. Dimitrijev, "Analysis of Gamma-Irradiation Induced Degradation Mechanisms in Power VDMOSFETS," *Microelectronics Reliability*, vol. 35, no. 3, pp. 587–602, Mar. 1995.

[77] I. Manić, D. Danković, A. Prijić, V. Davidović, S. Djorić-Veljković, S. Golubović, Z. Prijić, and N. Stojadinović, "NBTI Related Degradation and Lifetime Estimation in P-Channel Power VDMOSFETs under the Static and Pulsed NBT Stress Conditions," *Microelectronics Reliability*, vol. 51, no. 9–11, pp. 1540–1543, Sep. 2011.

[78] D. Danković, N. Stojadinović, Z. Prijić, I. Manić, V. Davidović, A. Prijić, S. Djorić-Veljković, and S. Golubović, "Analysis of Recoverable and Permanent Components of Threshold Voltage Shift in NBT Stressed P-Channel Power VDMOSFET," *Chinese Physics B*, vol. 24, no. 10, p. 106601, Sep. 2015.

[79] D. Danković, V. Davidović, S. Golubović, S. Veljković, N. Mitrović, and S. Djorić-Veljković, "Radiation and Annealing Related Effects in NBT Stressed P-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 126, p. 114273, Nov. 2021.

[80] G. Ristić, "*Radijacioni i posleradijacioni efekti kod VDMOS tranzistora snage i pMOS dozimetrijskih tranzistora.*" Doktorska disertacija, Univerzitet u Nišu, Elektrosnki fakultet u Nišu, 1998.

[81] D. Danković, "*Nestabilnosti komercijalnih VDMOS tranzistora snage usled naponsko-temperaturnih naprezanja oksida gejta.*" Doktorska disertacija, Univerzitet u Nišu, Elektronski fakultet u Nišu, 2009.

[82] V. Davidović, "*Analiza tehnika razdvajanja efekata na elektrisanju u oksidu gejta i površinskih stanja kod VDMOS tranzistora snage.*" Doktorska disertacija, Univerzitet u Nišu, Elektrosnki fakultet u Nišu, 2010.

[83] N. Mitrović, "*Modelovanje promena napona praga p-kanalnih VDMOS tranzistora snage izazvanih različitim tipovima naprezanja.*" Doktorska disertacija, Univerzitet u Nišu, Elektrosnki fakultet u Nišu, 2025.

[84] M. Marjanović, S. Veljković, N. Mitrović, E. Živanović, A. Gavrić, and D. Danković, "Modified SPICE-Compatible Model Integrating NBTI and Self-Heating Effects for VDMOS Transistors," in *2024 11th International Conference on Electrical, Electronic and Computing Engineering (IcETRAN)*, IEEE, Jun. 2024, pp. 1–6.

[85] A. Abuelnaga, M. Narimani, and A. S. Bahman, "Power Electronic Converter Reliability and Prognosis Review Focusing on Power Switch Module Failures," *Journal of Power Electronics*, vol. 21, no. 6, pp. 865–880, Jun. 2021.

[86] Z. Ni, X. Lyu, O. P. Yadav, B. N. Singh, S. Zheng, and D. Cao, "Overview of Real-Time Lifetime Prediction and Extension for SiC Power Converters," *IEEE Transactions on Power Electronics*, vol. 35, no. 8, pp. 7765–7794, Aug. 2020.

[87] S. Ogawa, M. Shimaya, and N. Shiono, "Interface-Trap Generation at Ultrathin SiO2 (4–6nm)-Si Interfaces during Negative-Bias Temperature Aging," *Journal of Applied Physics*, vol. 77, no. 3, pp. 1137–1148, Feb. 1995.

[88] D. K. Schroder and J. A. Babcock, "Negative Bias Temperature Instability: Road to Cross in Deep Submicron Silicon Semiconductor Manufacturing," *Journal of Applied Physics*, vol. 94, no. 1, pp. 1–18, Jul. 2003.

[89] M. A. Alam and S. Mahapatra, "A Comprehensive Model of PMOS NBTI Degradation," *Microelectronics Reliability*, vol. 45, no. 1, pp. 71–81, Jan. 2005.

[90] J. H. Stathis and S. Zafar, "The Negative Bias Temperature Instability in MOS Devices: A Review," *Microelectronics Reliability*, vol. 46, no. 2–4, pp. 270–286, Feb. 2006.

[91] S. Mahapatra, N. Goel, S. Desai, S. Gupta, B. Jose, S. Mukhopadhyay, K. Joshi, A. Jain, A. E. Islam, and M. A. Alam, "A Comparative Study of Different Physics-Based NBTI Models," *IEEE Trans Electron Devices (TED)*, vol. 60, no. 3, pp. 901–916, Mar. 2013.

[92] Y. Miura and Y. Matukura, "Investigation of Silicon-Silicon Dioxide Interface Using MOS Structure," *Japanese Journal of Applied Physics*, vol. 5, no. 2, p. 180, Feb. 1966.

[93] J. H. Stathis, S. Mahapatra, and T. Grasser, "Controversial Issues in Negative Bias Temperature Instability," Feb. 01, 2018, *Elsevier Ltd.*

[94] D. Danković, N. Mitrović, S. Veljković, V. Davidović, S. Djorić-Veljković, Z. Prijić, A. Paskaleva, D. Spassov, and S. Golubović, "A Review of the Electric Circuits for NBTI Modeling in P-Channel Power VDMOSFETs," in *2021 IEEE 32nd International Conference on Microelectronics (MIEL)*, IEEE, Sep. 2021, pp. 55–62.

[95] N. Stojadinović, D. Danković, S. Djorić-Veljković, V. Davidović, I. Manić, and S. Golubović, "Negative Bias Temperature Instability Mechanisms in P-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 45, no. 9–11, pp. 1343–1348, Sep. 2005.

[96] D. Danković, N. Mitrović, Z. Prijić, and N. D. Stojadinović, "Modeling of NBTS Effects in P-Channel Power VDMOSFETs," *IEEE Transactions on Device and Materials Reliability*, vol. 20, no. 1, pp. 204–213, Mar. 2020.

[97] N. Mitrović, D. Danković, Z. Prijić, and N. Stojadinović, "Modeling of NBTI Degradation in P-Channel VDMOSFETs," *Journal of Applied Engineering Science*, vol. 18, no. 4, pp. 515–519, Oct. 2020.

[98] D. Danković, I. Manić, A. Prijić, V. Davidović, Z. Prijić, S. Golubović, S. Djorić-Veljković, A. Paskaleva, D. Spassov, and N. Stojadinović, "A Review of Pulsed NBTI in P-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 82, pp. 28–36, Mar. 2018.

[99] H. Reisinger, R. P. Vollertsen, P.-J. Wagner, T. Huttner, A. Martin, S. Aresu, W. Gustin, T. Grasser, and C. Schlünder, "The Effect of Recovery on NBTI Characterization of Thick Non-Nitrided Oxides," *Final Report of the IEEE International Integrated Reliability Workshop (IIRW)*, pp. 1–6, Oct. 2008.

[100] S. Aresu, W. Kanert, R. Pufall, and M. Goroll, "Exceptional Operative Gate Voltage Induces Negative Bias Temperature Instability (NBTI) on n-Type Trench DMOS Transistors," *Microelectronics Reliability*, vol. 47, no. 9–11, pp. 1416–1418, Sep. 2007.

[101] T. J. J. Ho, D. S. Ang, A. A. Boo, Z. Q. Teo, and K. C. Leong, "Are Interface State Generation and Positive Oxide Charge Trapping Under Negative-Bias Temperature Stressing Correlated or Coupled?," *IEEE Transactions on Electron Devices*, vol. 59, no. 4, pp. 1013–1022, Apr. 2012.

[102] T. Aichinger, M. Nelhiebel, and T. Grasser, "A Combined Study of P- and n-Channel MOS Devices to Investigate the Energetic Distribution of Oxide Traps After NBTI," *IEEE Transactions on Electron Devices*, vol. 56, no. 12, pp. 3018–3026, Dec. 2009.

[103] T. Grasser, Th. Aichinger, G. Pobegen, H. Reisinger, P.-J. Wagner, J. Franco, M. Nelhiebel, and B. Kaczer, "The 'Permanent' Component of NBTI: Composition and Annealing," in *2011 International Reliability Physics Symposium*, IEEE, Apr. 2011, pp. 6A.2.1-6A.2.9.

[104] I. Manić, D. Danković, S. Djorić-Veljković, V. Davidović, S. Golubović, and N. Stojadinović, "Effects of Low Gate Bias Annealing in NBT Stressed P-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 49, no. 9–11, pp. 1003–1007, Sep. 2009.

[105] C. Yang, S. Wei, and D. Wang, "Bias Temperature Instability in SiC Metal Oxide Semiconductor Devices," *Journal of Physics D: Applied Physics*, vol. 54, no. 12, p. 123002, Mar. 2021.
[106] A. Campos-Cruz, G. Espinosa-Flores-Verdad, A. Torres-Jacome, and E. Tlelo-Cuautle, "On the Prediction of the Threshold Voltage Degradation in CMOS Technology Due to Bias-Temperature Instability," *Electronics*, vol. 7, no. 12, p. 427, Dec. 2018.
[107] E. Živanović, S. Veljković, N. Mitrović, I. Jovanović, S. Djorić-Veljković, A. Paskaleva, D. Spassov, and D. Danković, "A Reliability Investigation of VDMOS Transistors: Performance and Degradation Caused by Bias Temperature Stress," *Micromachines*, vol. 15, no. 4, p. 503, Apr. 2024.
[108] S. K. Sinha and S. Chaudhury, "Impact of Oxide Thickness on Gate Capacitance—A Comprehensive Analysis on MOSFET, Nanowire FET, and CNTFET Devices," *IEEE Transactions on Nanotechnology*, vol. 12, no. 6, pp. 958–964, Nov. 2013.
[109] Tektronix Inc., "High Amplitude Arbitrary/Function Generator Simplifies Measurement in Automotive, Semiconductor, Scientific and Industrial Applications Note," 2008.
[110] A. Prijić, D. Danković, Lj. Vračar, I. Manić, Z. Prijić, and N. Stojadinović, "A Method for Negative Bias Temperature Instability (NBTI) Measurements on Power VDMOS Transistors," *Measurement Science and Technology*, vol. 23, no. 8, p. 085003, May 2012.
[111] V. Huard, M. Denais, and C. Parthasarathy, "NBTI Degradation: From Physical Mechanisms to Modelling," *Microelectronics Reliability*, vol. 46, no. 1, pp. 1–23, Jan. 2006.
[112] A. Stesmans, "Dissociation Kinetics of Hydrogen-Passivated Defects at the Interface," *Physical Review B - Condensed Matter and Materials Physics*, vol. 61, no. 12, pp. 8393–8403, 2000.
[113] Univerzitet u Nišu, Elektronski fakultet u Nišu, "*Laboratorija za mikroelektroniku i elektronske komponente.*"
[114] D. Danković, I. Manić, S. Djorić-Veljković, V. Davidović, S. Golubović, and N. Stojadinović, "NBT Stress-Induced Degradation and Lifetime Estimation in p-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 46, no. 9–11, pp. 1828–1833, Sep. 2006.
[115] S. Veljković, N. Mitrović, V. Davidović, S. Golubović, S. Djorić-Veljković, A. Paskaleva, D. Spassov, S. Stanković, M. Andjelković, Z. Prijić, I. Manić, A. Prijić, G. Ristić, and D. Danković, "Response of Commercial P-Channel Power VDMOS Transistors to Ionizing Irradiation and Bias Temperature Stress," *Journal of Circuits, Systems and Computers*, vol. 31, no. 18, p. 2240003, Dec. 2022.
[116] Keysight Technologies, "Data Sheet 6645A DC Power Supply."
[117] Uni-Trend Group Limited, "Data Sheet UNI-T UT323 Digital Thermometer."
[118] Keysight Technologies, "Data Sheet Keysight B2900A Series Precision Source/Measure Unit."
[119] Cheerman, "Data Sheet Infrared Thermometer DT8380BH."
[120] "GNU Octave." Accessed: Dec. 20, 2025. [Online]. Available: https://octave.org/
[121] D. Danković, I. Manić, V. Davidović, S. Djorić-Veljković, S. Golubović, and N. Stojadinović, "Negative Bias Temperature Instabilities in Sequentially Stressed and Annealed P-Channel Power VDMOSFETs," *Microelectronics Reliability*, vol. 47, no. 9–11, pp. 1400–1405, Sep. 2007.
[122] V. Davidović, D. Danković, S. Golubović, S. Djorić-Veljković, I. Manić, Z. Prijić, A. Prijić, N. Stojadinović, and S. Stanković, "NBT Stress and Radiation Related Degradation and Underlying Mechanisms in Power VDMOSFETs," *Facta universitatis - series: Electronics and Energetics*, vol. 31, no. 3, pp. 367–388, Oct. 2018.

[123] W. Zhu, J.-P. Han, and T. P. Ma, "Mobility Measurement and Degradation Mechanisms of MOSFETs Made With Ultrathin High-k Dielectrics," *IEEE Transactions on Electron Devices*, vol. 51, no. 1, pp. 98–105, Jan. 2004.
[124] S. Gamerith and M. Pölzl, "Negative Bias Temperature Stress on Low Voltage P-Channel DMOS Transistors and the Role of Nitrogen," *Microelectronics Reliability*, vol. 42, no. 9–11, pp. 1439–1443, Sep. 2002.
[125] D. Danković, E. Živanović, N. Veselinović, D. Đorđević, M. Petrović, L. Tasić, M. Marjanović, S. Veljković, N. Mitrović, V. Davidović, and G. Ristić, "Examination of Impact of NBTIs on Commercial Power P-Channel VDMOS Transistors in Practical Applications," *Micromachines*, vol. 17, no. 1, p. 52, Dec. 2025.
[126] R. Gao, J. Ma, X. Lin, X. Zhang, Y. En, G. Lu, Y. Huang, Z. Ji, H. Yang, W. Zhang, and J. Zhang, "A Comparative Study of AC Positive Bias Temperature Instability of Germanium NMOSFETs with GeO/Ge and Si-Cap/Ge Gate Stack," *IEEE Journal of the Electron Devices Society*, vol. 9, pp. 539–544, May 2021.
[127] N. Yadav, Y. Kim, M. Alashi, and K. K. Choi, "A Reactive and On-Chip Sensor Circuit for NBTI and PBTI Resilient SRAM Design," *Electronics*, vol. 9, no. 2, p. 326, Feb. 2020.
[128] Vishay Siliconix, "Data Sheet IRF9520."
[129] K. O. Jeppson and C. M. Svensson, "Negative Bias Stress of MOS Devices at High Electric Fields and Degradation of MNOS Devices," *Journal of Applied Physics*, vol. 48, no. 5, pp. 2004–2014, May 1977.
[130] J. H. Stathis, "The Physics of NBTI: What Do We Really Know?," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., May 2018, pp. 2A.11-2A.14.
[131] S. Djorić-Veljković, D. Danković, A. Prijić, I. Manić, V. Davidović, S. Golubović, Z. Prijić, and N. Stojadinović, "Degradation of P-Channel Power VDMOSFETs under Pulsed NBT Stress," in *2010 IEEE 27th International Conference on Microelectronics (MIEL)*, IEEE, May 2010, pp. 443–446.
[132] N. Mitrović, S. Veljković, V. Davidović, S. Djorić-Veljković, S. Golubović, E. Živanović, Z. Prijić, and D. Danković, "Impact of Negative Bias Temperature Instability on P-Channel Power VDMOSFET Used in Practical Applications," *Microelectronics Reliability*, vol. 138, no. 9, p. 114634, Nov. 2022.
[133] Vishay Siliconix, "Data Sheet IRF510."
[134] Agilent Scientific Instruments, "Data Sheet Agilent 33521A ."
[135] I. Manić, D. Danković, S. Djorić-Veljković, A. Prijić, V. Davidović, S. Golubović, Z. Prijić, and N. Stojadinović, "Negative Bias Temperature Instability in P-Channel Power VDMOSFETs Under Pulsed Bias Stress," in *Proceedings of the 10th International Seminar on Power Semiconductors (ISPS 2010)*, Prague, Czech Republic, 2010, pp. 173–178.
[136] S. Veljković, N. Mitrović, I. Jovanović, E. Živanović, A. Paskaleva, D. Spassov, D. Mančić, and D. Danković, "Self-Heating of Stressed VDMOS Devices under Specific Operating Conditions," *Microelectronics Reliability*, vol. 150, p. 115213, Nov. 2023.
[137] N. Stojadinović, I. Manić, D. Danković, S. Djorić-Veljković, V. Davidović, A. Prijić, S. Golubović, and Z. Prijić, "Negative Bias Temperature Instability in Thick Gate Oxides for Power MOS Transistors," *Bias Temperature Instability for Devices and Circuits*, vol. 9781461479093, pp. 533–559, Jul. 2014.
[138] S. Veljković, N. Mitrović, S. Djorić-Veljković, V. Davidović, I. Manić, S. Golubović, A. Paskaleva, D. Spassov, Z. Prijić, A. Prijić, S. Stanković, and D. Danković, "Effects of Bias Temperature Stress and Irradiation in Commercial P-Channel Power VDMOS

Transistors," in *2021 IEEE 32nd International Conference on Microelectronics (MIEL)*, IEEE, Sep. 2021, pp. 345–350.

[139] H. P. E. Xu, O. P. Trescases, I. S. M. Sun, D. Lee, W. T. Ng, K. Fukumoto, A. Ishikawa, Y. Furukawa, H. Imai, T. Naito, N. Sato, S. Tamura, K. Takasuka, and T. Kohno, "Design of a Rugged 60V VDMOS Transistor," *IET Circuits, Devices and Systems*, vol. 1, no. 5, pp. 327–331, Nov. 2007.

[140] N. Chevaux and M. M. De Souza, "Comparative Analysis of VDMOS/LDMOS Power Transistors for RF Amplifiers," *IEEE Transactions on Microwave Theory and Techniques*, vol. 57, no. 11, pp. 2643–2651, Nov. 2009.

[141] T. Grasser and B. Kaczer, "Evidence That Two Tightly Coupled Mechanisms Are Responsible for Negative Bias Temperature Instability in Oxynitride MOSFETs," *IEEE Transactions on Electron Devices*, vol. 56, no. 5, pp. 1056–1062, May 2009.

[142] V. Huard, "Two Independent Components Modeling for Negative Bias Temperature Instability," in *2010 IEEE International Reliability Physics Symposium*, IEEE, 2010, pp. 33–42.

[143] T. Grasser, B. Kaczer, P. Hehenberger, W. Gos, R. O'Connor, H. Reisinger, W. Gustin, and C. Schlunder, "Simultaneous Extraction of Recoverable and Permanent Components Contributing to Bias-Temperature Instability," in *2007 IEEE International Electron Devices Meeting*, IEEE, Dec. 2007, pp. 801–804.

[144] T. Grasser, B. Kaczer, W. Goes, Th. Aichinger, Ph. Hehenberger, and M. Nelhiebel, "A Two-Stage Model for Negative Bias Temperature Instability," in *2009 IEEE International Reliability Physics Symposium*, IEEE, Apr. 2009, pp. 33–44.

[145] N. Stojadinović, M. Pejović, S. Golubović, G. Ristić, V. Davidović, and S. Dimitrijev, "Effect of Radiation-Induced Oxide-Trapped Charge on Mobility in p -Channel MOSFETs," *Electronics Letters*, vol. 31, no. 6, pp. 497–498, Mar. 1995.

[146] R. Wittmann, "Miniaturization Problems in CMOS Technology: Investigation of Doping Profiles and Reliability," Ph.D dissertation, Technische Universitat Wien, 2007.

[147] S. Mahapatra, A. E. Islam, S. Deora, V. D. Maheta, K. Joshi, A. Jain, and M. A. Alam, "A Critical Re-Evaluation of the Usefulness of R-D Framework in Predicting NBTI Stress and Recovery," in *2011 International Reliability Physics Symposium*, IEEE, Apr. 2011, pp. 6A.3.1-6A.3.10.

[148] H. Reisinger, T. Grasser, K. Ermisch, H. Nielen, W. Gustin, and C. Schlunder, "Understanding and Modeling AC BTI," in *2011 International Reliability Physics Symposium*, IEEE, Apr. 2011, pp. 6A.1.1-6A.1.8.

[149] T. Nigam, "Pulse-Stress Dependence of NBTI Degradation and Its Impact on Circuits," *IEEE Transactions on Device and Materials Reliability*, vol. 8, no. 1, pp. 72–78, Mar. 2008.

[150] N. H. Nickel, A. Yin, and S. J. Fonash, "Influence of Hydrogen and Oxygen Plasma Treatments on Grain-boundary Defects in Polycrystalline Silicon," *Applied Physics Letters*, vol. 65, no. 24, pp. 3099–3101, Dec. 1994.

[151] T. Grasser, M. Waltl, Y. Wimmer, W. Goes, R. Kosik, G. Rzepa, H. Reisinger, G. Pobegen, A. El-Sayed, A. Shluger, and B. Kaczer, "Gate-Sided Hydrogen Release as the Origin of "Permanent" NBTI Degradation: From Single Defects to Lifetimes," *Technical Digest - International Electron Devices Meeting, IEDM*, pp. 20.1.1-20.1.4, Feb. 2015.

[152] D. M. Fleetwood, "Effects of Hydrogen Transport and Reactions on Microelectronics Radiation Response and Reliability," *Microelectronics Reliability*, vol. 42, no. 4–5, pp. 523–541, Apr. 2002.

[153] G. S. Ristić, M. M. Pejović, and A. B. Jakšić, "Analysis of Postirradiation Annealing of N-Channel Power Vertical Double-Diffused Metal-Oxide-Semiconductor Transistors," *Journal of Applied Physics*, vol. 87, no. 7, pp. 3468–3477, Apr. 2000.

[154] K. Zhao, S. Krishnan, B. Linder, and J. H. Stathis, "NBTI and PBTI in HKMG," *Bias Temperature Instability for Devices and Circuits*, vol. 9781461479093, pp. 561–584, Jul. 2014.

[155] B. J. Baliga, "Fast-Switching Insulated Gate Transistors," *IEEE Electron Device Letters*, vol. 4, no. 12, pp. 452–454, Dec. 1983.

[156] S. Djoric-Veljkovic, I. Manic, V. Davidovic, D. Dankovic, S. Golubovic, and N. Stojadinovic, "Annealing of Radiation-Induced Defects in Burn-in Stressed Power VDMOSFETs," *Nuclear Technology and Radiation Protection*, vol. 26, no. 1, pp. 18–24, Jan. 2011.

[157] G. S. Ristić, M. M. Pejović, and A. B. Jakšić, "Defect Behaviors in N-Channel Power VDMOSFETs during HEFS and Thermal Post-HEFS Annealing," *Applied Surface Science*, vol. 252, no. 8, pp. 3023–3032, Feb. 2006.

[158] G. S. Ristić, M. M. Pejović, and A. B. Jakšić, "Comparison between Post-Irradiation Annealing and Post-High Electric Field Stress Annealing of n-Channel Power VDMOSFETs," *Applied Surface Science*, vol. 220, no. 1–4, pp. 181–185, Dec. 2003.

[159] D. Danković, I. Manić, V. Davidović, S. Djorić-Veljković, S. Golubović, and N. Stojadinović, "Negative Bias Temperature Stress and Annealing Effects in P-Channel Power VDMOSFETs," in *9th International Seminar on Power Semiconductors (ISPS 2008)*, Jan. 2008, pp. 127–132.

[160] R. K. Williams, M. N. Darwish, R. A. Blanchard, R. Siemieniec, P. Rutter, and Y. Kawaguchi, "The Trench Power MOSFET - Part II: Application Specific VDMOS, LDMOS, Packaging, and Reliability," *IEEE Transactions on Electron Devices*, vol. 64, no. 3, pp. 692–712, Mar. 2017.

[161] M. A. Alam, "A Critical Examination of the Mechanics of Dynamic NBTI for PMOSFETs," in *Technical Digest - International Electron Devices Meeting*, 2003, pp. 345–348.

[162] S. Desai, S. Mukhopadhyay, N. Goel, N. Nanaware, B. Jose, K. Joshi, and S. Mahapatra, "A Comprehensive AC / DC NBTI Model: Stress, Recovery, Frequency, Duty Cycle and Process Dependence," in *IEEE International Reliability Physics Symposium Proceedings*, 2013, p. XT.2.1-XT.2.11.

[163] R. Fernández, B. Kaczer, A. Nackaerts, S. Demuynck, R. Rodríguez, M. Nafría, and G. Groeseneken, "AC NBTI Studied in the 1 Hz - 2 GHz Range on Dedicated on-Chip CMOS Circuits," in *Technical Digest - International Electron Devices Meeting, IEDM*, Dec. 2006, pp. 1–4.

[164] H. Aono, E. Murakami, K. Okuyama, A. Nishida, M. Minami, Y. Ooji, and K. Kubota, "Modeling of NBTI Degradation and Its Impact on Electric Field Dependence of the Lifetime," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2004, pp. 23–27.

[165] G. Pobegen and T. Grasser, "On the Distribution of NBTI Time Constants on a Long, Temperature- Accelerated Time Scale," *IEEE Transactions on Electron Devices*, vol. 60, no. 7, pp. 2148–2155, Jun. 2013.

[166] S. Rangan, N. Mielke, and E. C. C. Yeh, "Universal Recovery Behavior of Negative Bias Temperature Instability [PMOSFETs]," in *IEEE International Electron Devices Meeting 2003*, IEEE, 2003, pp. 14.3.1-14.3.4.

[167] Y. Mitani, H. Satake, and A. Toriumi, "Influence of Nitrogen on Negative Bias Temperature Instability in Ultrathin SiON," *IEEE Transactions on Device and Materials Reliability*, vol. 8, no. 1, pp. 6–13, Mar. 2008.

[168] T. Grasser, B. Kaczer, H. Reisinger, P.-J. Wagner, and M. Toledano-Luque, "On the Frequency Dependence of the Bias Temperature Instability," in *2012 IEEE International Reliability Physics Symposium (IRPS)*, IEEE, Apr. 2012, p. XT.8.1-XT.8.7.

[169] T. Grasser, W. Goes, Y. Wimmer, F. Schanovsky, G. Rzepa, M. Waltl, K. Rott, H. Reisinger, V. V. Afanas'ev, A. Stesmans, A.-M. El-Sayed, and A. L. Shluger, "On the Microscopic Structure of Hole Traps in PMOSFETs," in *2014 IEEE International Electron Devices Meeting*, IEEE, Dec. 2014, pp. 21.1.1-21.1.4.

[170] L. Heis, A. Lachmann, R. Schwab, G. Panagopoulos, P. Baumgartner, M. Y. Virupakshappaa, and D. Schmitt-Landsiedel, "New Methodology for On-Chip RF Reliability Assessment," in *2016 IEEE International Reliability Physics Symposium (IRPS)*, IEEE, Apr. 2016, pp. 4C-5-1-4C-5–7.

[171] C. Ma, H. J. Mattausch, K. Matsuzawa, S. Yamaguchi, T. Hoshida, M. Imade, R. Koh, T. Arakawa, and M. Miura-Mattausch, "Universal NBTI Compact Model for Circuit Aging Simulation under Any Stress Conditions," *IEEE Transactions on Device and Materials Reliability*, vol. 14, no. 3, pp. 818–825, Sep. 2014.

[172] S. Mukhopadhyay, N. Parihar, N. Goel, and S. Mahapatra, "A Comprehensive DC and AC PBTI Modeling Framework for HKMG N-MOSFETs," *IEEE Transactions on Electron Devices*, vol. 64, no. 4, pp. 1474–1481, Apr. 2017.

[173] K. B. Sutaria, J. B. Velamala, V. Ravi, G. Wirth, T. Sato, and Y. Cao, "Multilevel Reliability Simulation for IC Design," *Bias Temperature Instability for Devices and Circuits*, vol. 9781461479093, pp. 719–749, Jul. 2014.

[174] J. Martin-Martinez, R. Rodriguez, and M. Nafria, "Simulation of BTI-Related Time-Dependent Variability in CMOS Circuits," *Bias Temperature Instability for Devices and Circuits*, vol. 9781461479093, pp. 783–810, Jul. 2014.

[175] G. Chen, K. Y. Chuah, M. F. Li, D. S. H. Chan, C. H. Ang, J. Z. Zheng, Y. Jin, and D. L. Kwong, "Dynamic NBTI of PMOS Transistors and Its Impact on Device Lifetime," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2003, pp. 196–202.

[176] M. F. Li, G. Chen, C. Shen, X. P. Wang, H. Y. Yu, Y. C. Yeo, and D. L. Kwong, "Dynamic Bias-Temperature Instability in Ultrathin SiO2 and HfO2 Metal-Oxide-Semiconductor Field Effect Transistors and Its Impact on Device Lifetime," *Japanese Journal of Applied Physics*, vol. 43, no. 11S, p. 7807, Nov. 2004.

[177] M. A. Alam, H. Kufluoglu, D. Varghese, and S. Mahapatra, "A Comprehensive Model for PMOS NBTI Degradation: Recent Progress," *Microelectronics Reliability*, vol. 47, no. 6, pp. 853–862, Jun. 2007.

[178] C. Shen, M. F. Li, C. E. Foo, T. Yang, D. M. Huang, A. Yaps, G. S. Samudra, and Y. C. Yeo, "Characterization and Physical Origin of Fast Vth Transient in NBTI of PMOSFETs with SiON Dielectric," in *Technical Digest - International Electron Devices Meeting, IEDM*, 2006, pp. 1–4.

[179] S. S. Tin, T. P. Chen, C. H. Ang, and L. Chan, "A New Waveform-Dependent Lifetime Model for Dynamic NBTI in PMOS Transistor," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2004, pp. 35–39.

[180] A. E. Islam, S. Mahapatra, S. Deora, V. D. Maheta, and M. A. Alam, "On the Differences between Ultra-Fast NBTI Measurements and Reaction-Diffusion Theory," in *Technical Digest - International Electron Devices Meeting, IEDM*, 2009, pp. 1–4.

[181] X.-H. Ma, Y.-R. Cao, and Y. Hao, "Study on the Negative Bias Temperature Instability Effect under Dynamic Stress," *Chinese Physics B*, vol. 19, no. 11, p. 117308, Nov. 2010.

[182] W. Abadeer and W. Ellis, "Behavior of NBTI under AC Dynamic Circuit Conditions," in *IEEE International Reliability Physics Symposium Proceedings*, Institute of Electrical and Electronics Engineers Inc., 2003, pp. 17–22.

[183] E. Cartier, "Characterization of the Hot-Electron-Induced Degradation in Thin SiO2 Gate Oxides," *Microelectronics Reliability*, vol. 38, no. 2, pp. 201–211, Feb. 1998.

[184] K. B. Sutaria, A. Mohanty, R. Wang, R. Huang, and Y. Cao, "Accelerated Aging in Analog and Digital Circuits with Feedback," *IEEE Transactions on Device and Materials Reliability*, vol. 15, no. 3, pp. 384–393, Sep. 2015.

[185] M. Duan, J. F. Zhang, Z. Ji, W. D. Zhang, B. Kaczer, T. Schram, R. Ritzenthaler, G. Groeseneken, and A. Asenov, "New Analysis Method for Time-Dependent Device-to-Device Variation Accounting for within-Device Fluctuation," *IEEE Transactions on Electron Devices*, vol. 60, no. 8, pp. 2505–2511, 2013.

[186] Y. Gao, D. S. Ang, G. Bersuker, and C. D. Young, "Electron Trap Transformation Under Positive-Bias Temperature Stressing," *IEEE Electron Device Letters*, vol. 34, no. 3, pp. 351–353, 2013.

[187] S. Dimitrijev, S. Golubović, D. Župac, M. Pejović, and N. Stojadinović, "Analysis of Gamma-Radiation Induced Instability Mechanisms in CMOS Transistors," *Solid-State Electronics*, vol. 32, no. 5, pp. 349–353, May 1989.

[188] V. Davidović, D. Danković, A. Ilić, I. Manić, S. Golubović, S. Djorić-Veljković, Z. Prijić, A. Prijić, and N. Stojadinović, "Effects of Consecutive Irradiation and Bias Temperature Stress in P-Channel Power Vertical Double-Diffused Metal Oxide Semiconductor Transistors," *Japanese Journal of Applied Physics*, vol. 57, no. 4, p. 044101, Apr. 2018.

[189] G. S. Ristić, M. Andjelković, and S. Savović, "The Isochronal Annealing of Irradiated N-Channel Power VDMOSFETs," *Nuclear Instruments and Methods in Physics Research, Section B: Beam Interactions with Materials and Atoms*, vol. 366, pp. 171–178, Jan. 2016.

[190] M. Pejović, G. Ristić, and A. Jakšić, "Formation and Passivation of Interface Traps in Irradiated N-Channel Power VDMOSFETs during Thermal Annealing," *Applied Surface Science*, vol. 108, no. 1, pp. 141–148, 1997.

[191] A. Holmes-Siedle, F. Ravotti, and M. Glaser, "The Dosimetric Performance of RADFETs in Radiation Test Beams," in *IEEE Radiation Effects Data Workshop*, 2007, pp. 42–57.

[192] V. O. Zilio, O. P. Joneja, Y. Popowski, A. Rosenfeld, and R. Chawla, "Absolute Depth-Dose-Rate Measurements for an 192Ir HDR Brachytherapy Source in Water Using MOSFET Detectors," *Medical Physics*, vol. 33, no. 6, pp. 1532–1539, Jun. 2006.

[193] F. Ravotti, M. Glaser, M. Moll, Ch. Ilgner, B. Camanzi, and A. G. Holmes-Siedle, "Response of RadFET Dosimeters to High Fluences of Fast Neutrons," *IEEE Transactions on Nuclear Science*, vol. 52, no. 4, pp. 959–965, Aug. 2005.

[194] P. Kumari, L. Davies, N. P. Bhat, E. X. Zhang, M. W. McCurdy, D. M. Fleetwood, and B. Ray, "State-of-the-Art Flash Chips for Dosimetry Applications," in *2018 IEEE Nuclear & Space Radiation Effects Conference (NSREC 2018)*, IEEE, Jul. 2018, pp. 1–4.

[195] J. M. Sampaio, P. Goncalves, M. Pinto, J. Silva, V. Negîrneac, L. Sintra, C. Pinto, T. Sousa, P. Ribeiro, and C. Poivey, "Dose Measurements and Simulations of the RADFETs Response Onboard the Alphasat CTTB Experiments," *IEEE Transactions on Nuclear Science*, vol. 67, no. 9, pp. 2028–2033, Sep. 2020.

[196] G. S. Ristić, M. Andjelković, and A. B. Jakšić, "The Behavior of Fixed and Switching Oxide Traps of RADFETs during Irradiation up to High Absorbed Doses," *Applied Radiation and Isotopes*, vol. 102, pp. 29–34, Aug. 2015.

[197] M. S. Andjelković, G. S. Ristić, and A. B. Jakšić, "Using RADFET for the Real-Time Measurement of Gamma Radiation Dose Rate," *Measurement Science and Technology*, vol. 26, no. 2, p. 025004, Jan. 2015.

[198] V. Kuznetsov, D. Andreev, V. Andreev, S. Piskunov, and A. I. Popov, "The Compact Model Synthesis for the RADFET Device," *Technologies*, vol. 13, no. 11, p. 492, Nov. 2025.

[199] G. S. Ristic, S. D. Ilic, M. S. Andjelkovic, R. Duane, A. J. Palma, A. M. Lalena, M. D. Krstic, and A. B. Jaksic, "Sensitivity and Fading of Irradiated RADFETs with Different Gate Voltages," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 1029, p. 166473, Apr. 2022.

[200] M. Andjelkovic, A. Simevski, J. Chen, O. Schrape, Z. Stamenkovic, M. Krstic, S. Ilic, L. Spahic, L. Kostic, G. Ristic, A. Jaksic, A. J. Palma, A. Lallena, and M. A. Carvaja, "Design of Radiation Hardened RADFET Readout System for Space Applications," in *2020 23rd Euromicro Conference on Digital System Design (DSD)*, IEEE, Aug. 2020, pp. 484–488.

[201] G. S. Ristić, N. D. Vasović, and A. B. Jakšić, "The Fixed Oxide Trap Modelling during Isothermal and Isochronal Annealing of Irradiated RADFETs," *Journal of Physics D: Applied Physics*, vol. 45, no. 30, p. 305101, Aug. 2012.

[202] A. Holmes-Siedle and L. Adams, "RADFET: A Review of the Use of Metal-Oxide-Silicon Devices as Integrating Dosimeters," *International Journal of Radiation Applications and Instrumentation. Part C. Radiation Physics and Chemistry*, vol. 28, no. 2, pp. 235–244, Jan. 1986.

[203] M. Andjelković, A. Simevski, J. Chen, O. Schrape, Z. Stamenković, M. Krstić, S. Ilić, G. Ristić, A. Jaksić, N. Vasović, R. Duane, A. J. Palma, A. M. Lallena, and M. A. Carvajal, "A Design Concept for Radiation Hardened RADFET Readout System for Space Applications," *Microprocessors and Microsystems*, vol. 90, p. 104486, Apr. 2022.

[204] Z. Ji, L. Lin, J. F. Zhang, B. Kaczer, and G. Groeseneken, "NBTI Lifetime Prediction and Kinetics at Operation Bias Based on Ultrafast Pulse Measurement," *IEEE Transactions on Electron Devices*, vol. 57, no. 1, pp. 228–237, Jan. 2010.

[205] Univerzitet u Beogradu, Institut za nuklearne nauke Vinča, "*Laboratorija za zaštitu od zračenja i zaštitu životne sredine.*"

[206] National Institute Tyndall and Varadis, "Data Sheet Varadis RADFET VT02."

[207] I. M. Vikulin, V. E. Gorbachev, and A. A. Nazarenko, "Radiation Sensitive Detector Based on Field-Effect Transistors," *Radioelectronics and Communications Systems*, vol. 60, no. 9, pp. 401–404, Oct. 2017.

[208] E. Yilmaz, A. Kahraman, A. M. McGarrigle, N. Vasovic, D. Yegen, and A. Jaksic, "Investigation of RadFET Response to X-Ray and Electron Beams," *Applied Radiation and Isotopes*, vol. 127, pp. 156–160, Sep. 2017.

[209] L. Fröhlich, K. Casarin, E. Quai, A. Holmes-Siedle, M. Severgnini, and R. Vidimari, "Online Monitoring of Absorbed Dose in Undulator Magnets with RADFET Dosimeters at FERMI@Elettra," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 703, pp. 70–79, Mar. 2013.

[210] Goran Ristić, "*Dozimetrija i dozimetri.*" Univerzitet u Nišu, Elektronski fakultet u Nišu.

[211] A. B. Rosenfeld, "Semiconductor Radiation Detectors in Modern Radiation Therapy," *Microdosimetric Response of Physical and Biological Systems to Low- and High-LET Radiations: Theory and Applications to Dosimetry*, pp. 367–410, Jan. 2006.

[212] T. Kron, A. Rosenfeld, M. Lerch, and S. Bazley, "Measurements in Radiotherapy Beams Using On-Line MOSFET Detectors," *Radiation Protection Dosimetry*, vol. 101, no. 1–4, pp. 445–448, Feb. 2002.
[213] S. Pejović, P. Bosnjaković, O. Ciraj-Bjelać, and M. M. Pejović, "Characteristics of a PMOSFET Suitable for Use in Radiotherapy," *Applied Radiation and Isotopes*, vol. 77, pp. 44–49, Jul. 2013.
[214] N. M. Radzi and R. Sanudin, "Effect of Oxide Thickness Variation in Sub-Micron NMOS Transistor," *IOP Conference Series: Materials Science and Engineering*, vol. 226, p. 012145, Aug. 2017.
[215] Univerzitet u Nišu, Elektronski fakultet u Nišu, "*Laboratorija za primenjenu fiziku.*"
[216] Tektronix, "Data Sheet Keithley 2400."
[217] S. Ilić, A. Jevtić, S. Stanković, and G. Ristić, "Floating-Gate MOS Transistor with Dynamic Biasing as a Radiation Sensor," *Sensors*, vol. 20, no. 11, pp. 1–28, Jun. 2020.
[218] "GUNAM Center for Solar Energy Research and Applications."
[219] M. Marjanović, S. D. Ilić, S. Veljković, N. Mitrović, U. Gurer, O. Yilmaz, A. Kahraman, A. Aktag, H. Karacali, E. Budak, D. Danković, G. Ristić, and E. Yilmaz, "The SPICE Modeling of a Radiation Sensor Based on a MOSFET with a Dielectric HfO2/SiO2 Double-Layer," *Sensors*, vol. 25, no. 2, p. 546, Jan. 2025.
[220] E. Yilmaz, G. Ristić, R. Turan, O. Yilmaz, U. Gurer, D. Danković, E. Budak, M. Marjanović, S. Veljković, A. Mutale, and A. Kahraman, "Proposal of Dual-Gate Oxide Layered with HfO2: Comparative Results with SiO2-RadFET," *Radiation Physics and Chemistry*, vol. 232, p. 112691, Jul. 2025.
[221] M. Marjanović, S. Ilić, S. Miljković, S. Veljković, D. Danković, E. Yilmaz, and G. Ristić, "Characterization of RADFETs as Radiation Sensors for Telecommunication Satellite Applications," in *2025 17th International Conference on Advanced Technologies, Systems and Services in Telecommunications (TELSIKS)*, IEEE, Oct. 2025, pp. 1–4.
[222] Texas Instruments, "Data Sheet CD4007."
[223] "Turkish Energy, Nuclear, and Mineral Research Agency."
[224] P. A. Zimin, E. V. Mrozovskaya, P. A. Chubunov, V. S. Anashin, and G. I. Zebrev, "Calibration and Electric Characterization of P-MNOS RADFETs at Different Dose Rates and Temperatures," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 940, pp. 307–312, Oct. 2019.
[225] A. Jaksic, Y. Kimoto, A. Mohammadzadeh, and A. Mathewson, "Dose Rate Dependence of RADFET Irradiation and Post-Irradiation Responses," in *2004 24th International Conference on Microelectronics (MIEL)*, IEEE, 2004, pp. 661–664.
[226] S. Veljković, G. Ristić, D. Danković, A. J. Palma, M. Andjelković, and R. Duane, "Using TCAD Simulations to Verify the McWhorter Method for Assessing Trapped Charge in Dielectric," in *2023 IEEE 33rd International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2023, pp. 1–4.
[227] R. Duane, A. Concannon, D. McCarthy, and A. Mathewson, "Inverse Modelling of Trapped Charge in Hot-Carrier Stressed NMOSFET," in *European Solid-State Device Research Conference*, IEEE Computer Society, 2000, pp. 368–371.
[228] K. Takeuchi, T. Mizutani, T. Saraya, M. Kobayashi, and T. Hiramoto, "TCAD Validation of an Intercept-at-Zero-Gate-Length MOSFET Series Resistance Extraction Method," in *VLSI-TSA 2021 - 2021 International Symposium on VLSI Technology, Systems and Applications, Proceedings*, Institute of Electrical and Electronics Engineers Inc., Apr. 2021, pp. 1–2.

[229] G. S. Ristic, A. S. Jevtic, S. D. Ilic, S. Dimitrijevic, S. Veljkovic, A. J. Palma, S. Stankovic, and M. S. Andjelkovic, "Sensitivity of Unbiased Commercial P-Channel Power VDMOSFETs to X-Ray Radiation," in *2021 IEEE 32nd International Conference on Microelectronics (MIEL)*, IEEE, Sep. 2021, pp. 341–344.

[230] N. Stojadinović, S. Djorić-Veljković, V. Davidović, S. Golubović, S. Stanković, A. Prijić, Z. Prijić, I. Manić, and D. Danković, "NBTI and Irradiation Related Degradation Mechanisms in Power VDMOS Transistors," *Microelectronics Reliability*, vol. 88–90, pp. 135–141, Sep. 2018.

[231] D. Zupac, K. F. Galloway, P. Khosropour, S. R. Anderson, R. D. Schrimpf, and P. Calvel, "Separation of Effects of Oxide-Trapped Charge and Interface-Trapped Charge on Mobility in Irradiated Power MOSFETs," *IEEE Transactions on Nuclear Science*, vol. 40, no. 6, pp. 1307–1315, Dec. 1993.

[232] D. Danković, A. Prijić, I. Manić, V. Davidović, S. Golubović, Z. Prijić, and N. Stojadinović, "Određivanje perioda pouzdanog rada P-kanalnih VDMOS tranzistora Snage podvrgnutih kontinualnim i impulsnim NBT naprezanjima," in *Zbornik radova 56. Konferencije za ETRAN*, Zlatibor: ETRAN, Jun. 2012, p. MO1.1-1-4.

[233] J. J. Liou, A. Ortiz-Conde, and F. Garcia Sanchez, "Extraction of the Threshold Voltage of MOSFETs: An Overview," in *Proceedings of the IEEE Hong Kong Electron Devices Meeting*, IEEE, 1997, pp. 31–38.

[234] S. Veljković, N. Mitrović, S. Djorić-Veljković, V. Davidović, I. Manić, E. Živanović, S. Stanković, M. Andjelković, G. Ristić, A. Paskaleva, D. Spassov, and D. Danković, "Effects in Commercial P-Channel Power VDMOS Transistors Initiated by Negative Bias Temperature Stress and Irradiation," in *2023 IEEE 33rd International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2023, pp. 1–4.

[235] S. Djorić-Veljković, E. Živanović, V. Davidović, S. Veljković, N. Mitrović, G. Ristić, A. Paskaleva, D. Spassov, and D. Danković, "Recovery Analysis of Sequentially Irradiated and NBT-Stressed VDMOS Transistors," *Micromachines*, vol. 16, no. 1, p. 27, Dec. 2024.

[236] M. M. Pejovic, "Application of P-Channel Power VDMOSFET as a High Radiation Doses Sensor," *IEEE Transactions on Nuclear Science*, vol. 62, no. 4, pp. 1905–1910, Aug. 2015.

[237] T. R. Oldham and J. M. McGarrity, "Comparison of 60Co Response and 10 KeV X-Ray Response in MOS Capacitors," *IEEE Transactions on Nuclear Science*, vol. 30, no. 6, pp. 4377–4381, 1983.

[238] T. P. Ma and P. V. Dressendorfer, "*Ionizing radiation effects in MOS devices and circuits.*" Wiley, 1989.

[239] B. Gao, X. Yu, D. Ren, G. Liu, Y. Wang, J. Sun, and J. Cui, "Total Ionizing Dose Effects and Annealing Behavior for Domestic VDMOS Devices," *Journal of Semiconductors*, vol. 31, no. 4, p. 044007, Apr. 2010.

[240] M. S. Park and C. R. Wie, "Study of Radiation Effects in γ-Ray Irradiated Power VDMOSFET by DCIV Technique," *IEEE Transactions on Nuclear Science*, vol. 48, no. 6, pp. 2285–2293, Dec. 2001.

[241] C. Picard, C. Brisset, O. Quittard, M. Marceau, A. Hoffmann, F. Joffre, and J. P. Charles, "Use of Commercial VDMOSFETs in Electronic Systems Subjected to Radiation," *IEEE Transactions on Nuclear Science*, vol. 47, no. 3, pp. 627–633, Jun. 2000.

[242] D. M. Fleetwood, P. S. Winokur, and P. E. Dodd, "An Overview of Radiation Effects on Electronics in the Space Telecommunications Environment," *Microelectronics Reliability*, vol. 40, no. 1, pp. 17–26, Jan. 2000.

[243] R. A. B. Devine, D. Mathiot, W. L. Warren, and D. M. Fleetwood, "Near Interface Oxide Degradation in High Temperature Annealed Si/SiO2/Si Structures," *MRS Online Proceedings Library*, vol. 318, no. 1, pp. 623–629, Aug. 1993.

[244] A. Testa, S. De Caro, S. Panarello, S. Patane, R. Letor, S. Russo, S. Poma, and D. Patti, "Stress Analysis and Lifetime Estimation on Power MOSFETs for Automotive ABS Systems," in *2008 IEEE Power Electronics Specialists Conference*, IEEE, Jun. 2008, pp. 1169–1175.

[245] A. E. Islam, H. Kufluoglu, D. Varghese, S. Mahapatra, and M. A. Alam, "Recent Issues in Negative-Bias Temperature Instability: Initial Degradation, Field Dependence of Interface Trap Generation, Hole Trapping Effects, and Relaxation," *IEEE Transactions on Electron Devices*, vol. 54, no. 9, pp. 2143–2154, Sep. 2007.

[246] T. R. Oldham and F. B. McLean, "Total Ionizing Dose Effects in MOS Oxides and Devices," *IEEE Transactions on Nuclear Science*, vol. 50, no. 3, pp. 483–499, Jun. 2003.

[247] G. J. Gerardi, E. H. Poindexter, P. J. Caplan, M. Harmatz, W. R. Buchwald, and N. M. Johnson, "Generation of Pb Centers by High Electric Fields: Thermochemical Effects," *Journal of The Electrochemical Society*, vol. 136, no. 9, pp. 2609–2614, Sep. 1989.

[248] T. Zhang, B. Allard, and J. Bi, "The Synergetic Effects of High Temperature Gate Bias and Total Ionization Dose on 1.2 kV SiC Devices," *Microelectronics Reliability*, vol. 88–90, pp. 631–635, Sep. 2018.

[249] G. Borghello, G. Bergamin, D. Ceresa, R. Pejašinović, F. P. Diaz, K. Kloukinas, A. Pulli, G. Ripamonti, A. Caratelli, and M. Andorno, "Total Ionizing Dose Effects on Ring-Oscillators and SRAMs in a Commercial 28nm CMOS Technology," *Journal of Instrumentation*, vol. 18, no. 02, p. C02003, Feb. 2023.

[250] K. L. Brower, "Dissociation Kinetics of Hydrogen-Passivated (111) Si-SiO2 Interface Defects," *Physical Review B*, vol. 42, no. 6, pp. 3444–3453, Aug. 1990.

[251] G. S. Ristić, "Defect Behaviors during High Electric Field Stress of P-Channel Power MOSFETs," *IEEE Transactions on Device and Materials Reliability*, vol. 12, no. 1, pp. 94–100, Mar. 2012.

[252] G. S. Ristić, "Influence of Ionizing Radiation and Hot Carrier Injection on Metal-Oxide-Semiconductor Transistors," *Journal of Physics D: Applied Physics*, vol. 41, no. 2, p. 023001, Jan. 2008.

[253] M.-S. Park, I. Na, and C. R. Wie, "A Comparison of Ionizing Radiation and High Field Stress Effects in N-Channel Power Vertical Double-Diffused Metal-Oxide-Semiconductor Field-Effect Transistors," *Journal of Applied Physics*, vol. 97, no. 1, p. 014503, Jan. 2005.

[254] T. R. Oldham, F. B. McLean, H. E. Boesch, and J. M. McGarrity, "An Overview of Radiation-Induced Interface Traps in MOS Structures," *Semiconductor Science and Technology*, vol. 4, no. 12, p. 986, Dec. 1989.

[255] S. Veljkovic, N. Mitrovic, V. Davidovic, E. Zivanovic, G. Ristic, and D. Dankovic, "Successive Irradiation and Bias Temperature Stress Induced Effects on Commercial P-Channel Power VDMOS Transistors," *Facta universitatis - series: Electronics and Energetics*, vol. 37, no. 4, pp. 561–579, 2024.

[256] A. J. Lelis and T. R. Oldham, "Time Dependence of Switching Oxide Traps," *IEEE Transactions on Nuclear Science*, vol. 41, no. 6, pp. 1835–1843, Dec. 1994.

[257] G. S. Ristić, S. D. Ilić, S. Veljković, A. S. Jevtić, S. Dimitrijević, A. J. Palma, S. Stanković, and M. S. Andjelković, "Commercial P-Channel Power VDMOSFET as X-Ray Dosimeter," *Electronics*, vol. 11, no. 6, p. 918, Mar. 2022.

[258] Nuclear System Co. Ltd, "*Hopewell X-ray irradiator.*"

[259] S. Veljković, S. D. Ilić, R. Duane, M. S. Andjelković, A. J. Palma, and G. S. Ristić, "Behaviour of PMOS Dosimeters During and After X-Rays," in *Jubilee 10th International Conference on Radiation in Various Fields of Research (RAD) Spring Edition*, RAD Centre, 2022, p. 114.

[260] G. S. Ristic, M. S. Andjelković, R. Duane, A. J. Palma, and A. B. Jakšić, "Radiation and Spontaneous Annealing of Radiation-Sensitive Field-Effect Transistors with Gate Oxide Thicknesses of 400 and 1000nm," *Sensors and Materials*, vol. 33, no. 6, p. 2109, Jun. 2021.

[261] G. S. Ristić, M. S. Andjelković, R. Duane, and A. B. Jakšić, "Fading of PMOS Dosimeters over a Long Period of Time," *Micro & Nano Letters*, vol. 17, no. 7, pp. 155–158, Jun. 2022.

[262] G. S. Ristić, S. D. Ilić, R. Duane, M. S. Andjelković, A. J. Palma, A. M. Lallena, M. D. Krstić, S. J. Stanković, and A. B. Jaksić, "Radiation Sensitive MOSFETs Irradiated with Various Positive Gate Biases," *Journal of Radiation Research and Applied Sciences*, vol. 14, no. 1, pp. 353–357, Dec. 2021.

[263] M. M. Pejović and S. M. Pejović, "VDMOSFET as a Prospective Dosimeter for Radiotherapy," *Applied Radiation and Isotopes*, vol. 132, pp. 1–5, Feb. 2018.

[264] D. Danković, N. Mitrović, S. Veljković, M. Marjanović, E. Živanović, and V. Davidović, "Stress-Induced Degradation and Lifetime Estimation in Commercial Power VDMOS Transistors," in *13th International Conference on Radiation in Various Fields of Research (RAD)*, RAD Centre, 2025, p. 41.

[265] N. Mitrović, S. Veljković, Z. Prijić, and D. Danković, "Lifetime Estimation of P-Channel Power VDMOSFETs Applied in Automotive Applications," in *2023 Zooming Innovation in Consumer Technologies Conference (ZINC)*, IEEE, May 2023, pp. 97–100.

[266] M. Ershov, S. Saxena, S. Minehane, P. Clifton, M. Redford, R. Lindley, H. Karbasi, S. Graves, and S. Winters, "Degradation Dynamics, Recovery, and Characterization of Negative Bias Temperature Instability," *Microelectronics Reliability*, vol. 45, no. 1, pp. 99–105, Jan. 2005.

[267] H. Aono, E. Murakami, K. Okuyama, A. Nishida, M. Minami, Y. Ooji, and K. Kubota, "Modeling of NBTI Saturation Effect and Its Impact on Electric Field Dependence of the Lifetime," *Microelectronics Reliability*, vol. 45, no. 7–8, pp. 1109–1114, Jul. 2005.

[268] D. Danković, I. Manić, V. Davidović, S. Djorić-Veljković, S. Golubović, and N. Stojadinović, "New Approach in Estimating the Lifetime in NBT Stressed P-Channel Power VDMOSFETs," in *2008 26th International Conference on Microelectronics (MIEL)*, IEEE, May 2008, pp. 599–602.

[269] D. Danković, I. Manić, A. Prijić, V. Davidović, S. Djorić-Veljković, S. Golubović, Z. Prijić, and N. Stojadinović, "Effects of Static and Pulsed Negative Bias Temperature Stressing on Lifetime in P-Channel Power VDMOSFETs," *MIDEM Society Journal of Microelectronics, Electronic Components and Materials*, vol. 43, no. 1, pp. 58–66, 2013.

[270] Binder, "Data Sheet Binder Model MKF 56 Dynamic Climate Chambers for Rapid Temperature Changes with Humidity Control."

[271] M. Petrović, N. Veselinović, L. Tasić, D. Ďorđević, S. Veljković, N. Mitrović, M. Marjanović, E. Živanović, and D. Danković, "Investigation of NBTI and Relaxation Effects in P-Channel Power VDMOS Transistors," in *2025 IEEE 34th International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2025, pp. 73–77.

[272] D. Đorđević, L. Tasić, N. Veselinović, M. Petrović, S. Veljković, N. Mitrović, M. Marjanović, E. Živanović, G. Ristić, and D. Danković, "Investigation of the Self-Heating Effect in a P-Channel VDMOS Transistor After NBT Stress and Relaxation," in *2025 IEEE 34th International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2025, pp. 79–82.

[273] N. Veselinović, M. Petrović, D. Đorđević, L. Tasić, N. Mitrović, S. Veljković, M. Marjanović, E. Živanović, V. S. Davidović, and D. Danković, "Impact of NBTS and Thermal Relaxation on Characteristic of CMOS Inverter," in *2025 IEEE 34th International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2025, pp. 83–87.

[274] L. Tasić, N. Veselinović, M. Petrović, D. Đorđević, M. Marjanović, V. Davidović, S. Veljković, N. Mitrović, E. Živanović, and D. Danković, "Experimental and SPICE-Based Modeling of NBTI and SHE in Power P-Channel VDMOS Transistors," in *2025 IEEE 34th International Conference on Microelectronics (MIEL)*, IEEE, Oct. 2025, pp. 267–272.
[275] J. Lutz, H. Schlangenotto, U. Scheuermann, and R. De Doncker, "*Semiconductor Power Devices.*" Springer Nature, 2018.
[276] K. Singh, S. Kalra, and J. Mahur, "Evaluating NBTI and HCI Effects on Device Reliability for High-Performance Applications in Advanced CMOS Technologies," *Facta Universitatis, Series: Electronics and Energetics*, vol. 37, no. 4, pp. 581–597, Dec. 2024.
[277] Good Will Instrument, "Data Sheet GW Instek PSP-201."
[278] Rigol Technologies, "Data Sheet Rigol DG1022."
[279] Rigol Technologies, "Data Sheet Rigol MSO5104."
[280] A. Crespo-Yepes, C. Nasarre, N. Garsot, J. Martin-Martinez, R. Rodriguez, E. Barajas, X. Aragones, D. Mateo, and M. Nafria, "CMOS Inverter Performance Degradation and Its Correlation with BTI, HCI and OFF State MOSFETs Aging," *Solid-State Electronics*, vol. 191, p. 108264, May 2022.
[281] H. Chen, Y. Zhang, P. He, Y. Zhang, S. Chen, S. Li, M. Luo, Z. Li, S. Bai, and B. Zhang, "Integrated Lateral SBD Temperature Sensor of a 4H-SiC VDMOS for Real-Time Temperature Monitoring," *IEEE Transactions on Electron Devices*, vol. 70, no. 7, pp. 3813–3819, Jul. 2023.
[282] A. Bhattacharjee, A. Das, D. K. Sahu, S. N. Pradhan, and K. Das, "A Meta-Heuristic Search-Based Input Vector Control Approach to Co-Optimize NBTI Effect, PBTI Effect, and Leakage Power Simultaneously," *Microelectronics Reliability*, vol. 144, p. 114979, May 2023.
[283] Rigol Technologies, "Data Sheet Rigol Programmable DC Electronic Load DL3021."
[284] Rigol Technologies, "Data Sheet Rigol Digital Oscilloscope DS1000Z."
[285] FLIR, "Data Sheet FLIR Ex Series User's Manual."
[286] CEM, "Data Sheet CEM Digital Humidity & Temperature Meter DT-321S."
[287] S. Veljković, N. Mitrović, V. Davidović, A. Paskaleva, D. Spassov, I. Jovanović, E. Živanović, G. Ristić, and D. Danković, "The Effects of NBT Stressing on Later Operation of Power VDMOS Transistors under Normal Conditions," in *35th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis (ESREF)*, 2024.
[288] P. Otomański, E. Pawłowski, and A. Szlachta, "In Situ Evaluation of the Self-Heating Effect in Resistance Temperature Sensors," *Sensors*, vol. 25, no. 11, p. 3374, May 2025.
[289] K. Pandya, "*Thermal Simulation of Power MOSFETs on the P-Spice Platform.*" Vishay Siliconix.
[290] S. Veljković, N. Mitrović, M. Marjanović, E. Živanović, V. Davidović, S. Stanković, G. Ristić, and D. Danković, "Influence of Pre-Stress Conditions on the Self-Heating Behavior of Power MOSFETs," in *13th International Conference on Radiation in Various Fields of Research (RAD)*, RAD Centre, 2025.
[291] S. Veljković, N. Mitrović, V. Davidović, A. Paskaleva, D. Spassov, M. Marjanović, E. Živanović, G. Ristić, and D. Danković, "Influence of Controlling Signal Parameters and Prior Stresses on the Self-Heating of VDMOS Power Transistors," *Microelectronics Reliability*, vol. 181, p. 116151, Jun. 2026.
[292] S. Veljković, N. Mitrović, M. Marjanović, E. Živanović, V. Davidović, S. Stanković, G. Ristić, and D. Danković, "Assessment of NBT Stressing Impact on the Continuous Operation of Power VDMOS Transistor," in *12th International Conference on Radiation in Various Fields of Research (RAD)*, RAD Centre, 2024.

[293] S. Veljković, N. Mitrović, I. Jovanović, E. Živanović, A. Paskaleva, G. Ristić, and D. Danković, "Effects of Self-Heating and NBTI-Induced Stress on p-Channel Power VDMOSFETs," in *11th International Conference on Radiation in Various Fields of Research (RAD)*, RAD Centre, 2023.
[294] P. Wang and Z. Zhao, "A Gate Oxide Degradation and Junction Temperature Evaluation Method for SiC MOSFETs Based on an On-State Resistance Model," *Electronics*, vol. 14, no. 11, p. 2278, Jun. 2025.
[295] F. Yang, E. Ugur, and B. Akin, "Evaluation of Aging's Effect on Temperature-Sensitive Electrical Parameters in SiC MOSFETs," *IEEE Transactions on Power Electronics*, vol. 35, no. 6, pp. 6315–6331, Jun. 2020.
[296] N. Mitrović, S. Veljković, V. Davidović, S. Đorić-Veljković, E. Živanović, Z. Prijić, and D. Danković, "Characterization of Irradiated and NBT Stressed P-channel Power VDMOSFETs," in *Jubilee 10th International Conference on Radiation in Various Fields of Research (RAD)*, 2022.
[297] T. Avraham, M. Dhyani, and J. B. Bernstein, "Reliability Challenges, Models, and Physics of Silicon Carbide and Gallium Nitride Power Devices," *Energies*, vol. 18, no. 5, p. 1046, Mar. 2025.
[298] X. Yang, Q. Sang, C. Wang, M. Yu, and Y. Zhao, "Development and Challenges of Reliability Modeling from Transistors to Circuits," *IEEE Journal of the Electron Devices Society*, vol. 11, pp. 179–189, May 2023.
[299] A. Prijić, D. Danković, and Z. Prijić, "*Uvod u poluprovodničke komponente i njihovu primenu,*" Drugo izdanje. Univerzitet u Nišu, Elektronski fakultet u Nišu, 2020.
[300] Fischer Elektronik, "Data Sheet Fischer Elektronik Heatsink SK 104 50.8 STIS."
[301] J. Schulz-Harder, "Advantages and New Development of Direct Bonded Copper Substrates," *Microelectronics Reliability*, vol. 43, no. 3, pp. 359–365, Mar. 2003.
[302] Alutronic, "Data Sheet PR17/35II/SE Heatsink," Alutronic.
[303] T. L. Bergman, Lavine Adrienne S., Incropera Frank P., and DeWitt David P., "*Fundamentals of Heat and Mass Transfer,*" 8th Edition. Wiley, 2018.
[304] W. Ahn, S. H. Shin, C. Jiang, H. Jiang, M. A. Wahab, and M. A. Alam, "Integrated Modeling of Self-Heating of Confined Geometry (FinFET, NWFET, and NSHFET) Transistors and Its Implications for the Reliability of Sub-20 Nm Modern Integrated Circuits," *Microelectronics Reliability*, vol. 81, pp. 262–273, Feb. 2018.
[305] M. Marjanović, D. Danković, A. Prijić, Z. Prijić, N. Janković, and V. Davidović, "Modeling and PSPICE Simulation of NBTI Effects in VDMOS Transistors," *Serbian Journal of Electrical Engineering*, vol. 12, no. 1, pp. 69–79, Feb. 2015.
[306] Univerzitet u Nišu, Elektronski fakultet u Nišu, "*Laboratorija za modelovanje i simulaciju mikrokomponenata i mikrosistema (MICROSIM).*"
[307] Vishay, "IRF9520 SPICE Model."
[308] R. Vattikonda, W. Wang, and Y. Cao, "Modeling and Minimization of PMOS NBTI Effect for Robust Nanometer Design," in *2006 43rd ACM/IEEE Design Automation Conference*, Institute of Electrical and Electronics Engineers Inc., 2006, pp. 1047–1052.
[309] H. Luo, Y. Wang, K. He, R. Luo, H. Yang, and Y. Xie, "Modeling of PMOS NBTI Effect Considering Temperature Variation," in *IEEE International Symposium on Quality Electronic Design*, 2007, pp. 139–144.
[310] Z. Hu, M. Cui, X. Wu, Z. Hu, M. Cui, and X. Wu, "Real-Time Temperature Prediction of Power Devices Using an Improved Thermal Equivalent Circuit Model and Application in Power Electronics," *Micromachines*, vol. 15, no. 1, p. 63, Dec. 2023.

[311] M. Lotfi and D. Zohir, "Macromodeling of Power VDMOSFET Transistor Incorporating Self-Heating Effect," *Microelectronics and Solid State Electronics*, vol. 1, no. 3, pp. 53–59, Jun. 2012.
[312] W. Ahn, H. Zhang, T. Shen, C. Christiansen, P. Justison, S. Shin, and M. A. Alam, "A Predictive Model for IC Self-Heating Based on Effective Medium and Image Charge Theories and Its Implications for Interconnect and Transistor Reliability," *IEEE Transactions on Electron Devices*, vol. 64, no. 9, pp. 3555–3562, Sep. 2017.
[313] ROHM, "SiC Power Devices, How to Use Thermal Models. Application Note. ROHM Co, No. 62AN113J Rev.001."
[314] Vishay, "R-C Thermal Model Parameters."
[315] Cool Innovations, "Data Sheet HSE-B381-045H Heatsink."
[316] Aerospace Specification Metals Inc., "Aluminum 6063-T5 Properties," Aerospace Specification Metals Inc.

Биографија аутора

Сандра Вељковић рођена је 18. јула 1995. године у Нишу. Основну школу „Бранко Миљковић“ и Гимназију „Светозар Марковић“ у Нишу завршила је као носилац диплома „Вук Караџић“. На Електронском факултету Универзитета у Нишу, на модулу Електронске компоненте и микросистеми, завршила је основне и мастер академске студије са просечним оценама 9,93 и 10, редом. Докторске академске студије на студијском програму Електротехника и рачунарство, модул Нанотехнологије и микросистеми, уписала је 2019. године, такође на Електронском факултету у Нишу.

Била је стипендиста Министарства просвете, науке и технолошког развоја Републике Србије. Затим, од марта 2023. године запослена је као асистент за ужу научну област Микроелектроника и микросистеми на Електронском факултету у Нишу, где је ангажована за реализацију рачунских и/или лабораторијских вежби на основним и мастер студијама у оквиру девет предмета. Активна је у промоцији науке кроз учешће у реализацији радионица, предавања и едукативних активности за студенте и ученике основних и средњих школа. Учествовала је у реализацији више националних и међународних пројеката, међу којима се издваја ELICSIR (*Horizon* 2020), у оквиру ког је боравила на институту *Tyndall* у Ирској ради усавршавања у области TCAD симулација и карактеризације RADFET компонената.

Веома је активна у IEEE удружењу (EDS и SSCS), председник је *IEEE ED/SSC Student Branch Chapter University of Niš* и члан *SSCS Chapters Steering Committee* и *Co-Chair SSCS Ad Hoc Student Outreach Committee*. Такође, члан је Организационог одбора еминентне конференције из области микроелектронике *International Conference on Microelectronics* (MIEL). Објавила је укупно 158 научних и стручних радова. Добитница је бројних награда и признања, међу којима се издвајају избор за једну од 10 финалисткиња иницијативе „Инжењерка године“ и национално признање L'Oréal–UNESCO „За жене у науци“. Према подацима са сајта *Scopus* њени радови су цитирани 154 пута и има h-индекс 7.

Списак објављених научних радова

(а) Научни радови објављени у часописима <u>категорије М20</u>

Научни радови објављени у међународним часописима <u>са импакт фактором</u>

a.1 Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Nenad Cvetkovic, Dejan Jovanovic, **Sandra Veljkovic**, Branislav Randjelovic, Branislav Vlahovic, "Fractal Frontiers in Microelectronic Ceramic Materials", *Ceramics International*, vol. 45, no. 7, Part B, May 2019, pp. 9679-9685, ISSN: 0272-8842, DOI: 10.1016/j.ceramint.2019.01.020.

a.2 Vojislav Mitic, Goran Lazovic, Vesna Paunovic, Jih Ru Hwu, Shwu-Chen Tsay, Tsong-Ping Perng, **Sandra Veljkovic**, Branislav Vlahovic, "Ceramic Materials and Energy – Extended Coble's Model and Fractal Nature", *Journal of the European Ceramic Society*, vol. 39, no. 12, September 2019, pp. 3513-3525, ISSN: 0955-2219, DOI: 10.1016/j.jeurceramsoc.2019.04.009.

a.3 Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, **Sandra Veljkovic**, Branislav Randjelovic, Branislav Vlahovic, Hans Fecht, "Electronic ceramics fractal microstructure analysis - Minkowski Hull and grain boundaries", *Ferroelectrics*, vol. 545, no. 1, pp. 184-194, 2019, ISSN: 0015-0193, DOI: 10.1080/00150193.2019.1621704.

a.4 Danijel Danković, Vojkan Davidović, Snežana Golubović, **Sandra Veljković**, Nikola Mitrović, Sežana Djorić-Veljković, "Radiation and Annealing Related Effects in NBT Stressed P-Channel Power VDMOSFETs" *Microelectronics Reliability*, vol. 126, November 2021, pp. 114273-1-5, ISSN: 0026-2714, DOI: 10.1016/j.microrel.2021.114273.

a.5 Goran S. Ristić, Stefan D. Ilić, **Sandra Veljković**, Aleksandar S. Jevtić, Strahinja Dimitrijević, Alberto J. Palma, Srboljub Stanković, Marko S. Andjelković, "Commercial P-Channel Power VDMOSFET as X-ray Dosimeter" *Electronics*, vol. 11, no. 6, 2022, pp 918-1-12, DOI: 10.3390/electronics11060918.

a.6 **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Snežana Golubović, Snežana Djorić-Veljković, Albena Paskaleva, Dencho Spassov, Srboljub Stanković, Marko Andjelković, Zoran Prijić, Ivica Manić, Aneta Prijić, Goran Ristić, Danijel Danković "Response of Commercial p-Channel Power VDMOS Transistors to Irradiation and Bias Temperature Stress" *Journal of Circuits, Systems, and Computers*, vol. 31, July 2022, p 2240003, 1-25, DOI: 10.1142/S0218126622400035.

a.7 Emilija Živanović, Marija Živković, **Sandra Veljković**, "Study of Breakdown Voltage Stability of Gas-Filled Surge Arresters in the Presence of Gamma Radiation" *Electronics*, vol. 11, no. 15, August 2022, p 2447, 1-15, DOI: 10.3390/electronics11152447.

a.8 Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Snežana Djorić-Veljković, Snežana Golubović, Emilija Živanović, Zoran Prijić, Danijel Danković, "Impact of negative bias temperature instability on p-channel power VDMOSFET used in practical applications" *Microelectronics Reliability*, vol. 138, no. 11, 2022, pp. 114634-1-5, DOI: 10.1016/j.microrel.2022.114634.

a.9 **Sandra Veljković**, Nikola Mitrović, Igor Jovanović, Emilija Živanović, Albena Paskaleva, Dencho Spassov, Dragan Mančić, Danijel Danković, "Self-heating of stressed VDMOS devices under specific operating conditions", *Microelectronics Reliability*, vol. 150, no. 11, November 2023, pp. 115213-1-6, ISSN: 0026-2714, DOI: 10.1016/j.microrel.2023.115213.

a.10 Emilija Živanović, **Sandra Veljković**, Nikola Mitrović, Igor Jovanović, Snežana Đorić-Veljković, Albena Paskaleva, Dencho Spassov, Danijel Danković, "A Reliability Investigation of VDMOS Transistors: Performance and Degradation Caused by Bias Temperature Stress",

Micromachines, vol. 15, no. 4, April 2024, pp. 503-1-15, ISSN: 2072-666X, DOI: 10.3390/mi15040503.

a.11 Snežana Djorić-Veljković, Emilija Živanović, Vojkan Davidović, **Sandra Veljković**, Nikola Mitrović, Goran Ristić, Albena Paskaleva, Dencho Spassov, Danijel Danković, "Recovery Analysis of Sequentially Irradiated and NBT-Stressed VDMOS Transistors", *Micromachines*, vol. 16, no. 1, 2025, p. 27, ISSN 2072-666X, DOI: 10.3390/mi16010027.

a.12 Miloš Marjanović, Stefan D. Ilić, **Sandra Veljković**, Nikola Mitrović, Umutcan Gurer, Ozan Yilmaz, Aysegul Kahraman, Aliekber Aktag, Huseyin Karacali, Erhan Budak, Danijel Danković, Goran Ristić and Ercan Yilmaz, "The SPICE Modeling of a Radiation Sensor Based on a MOSFET with a Dielectric HfO2/SiO2 Double-Layer", *Sensors*, vol. 25, no. 2, 2025, p. 546, ISSN 1424-8220, DOI: 10.3390/s25020546.

a.13 Dencho Spassov, Aalbena Paskaleva, Elżbieta Guziewicz, Tzvetan Ivanov, Todor Stanchev, Vojkan Davidović, **Sandra Veljković**, Nikola Mitrović, Danijel Danković, "Impact of Trapped Charge on the Breakdown Phenomena in HfO2/Al2O3 — Based Memory Capacitors", *Journal of Circuits, Systems, and Computers*, vol. 34, no. 16, 2025, pp. 2541003-1-16, ISSN 0218-1266 (Print), ISSN 1793-6454 (Online), DOI: 10.1142/S0218126625410038.

a.14 Ercan Yilmaz, Goran Ristić, Rasit Turan, Ozan Yilmaz, Umutcan Gurer, Danijel Danković, Erhan Budak, Miloš Marjanović, **Sandra Veljković**, Alex Mutale, Aysegul Kahraman, "Proposal of Dual-Gate Oxide Layered with HfO2: C", *Radiation Physics and Chemistry*, vol. 232, March 2025, pp. 112691-1-8, DOI: 10.1016/j.radphyschem.2025.112691.

a.15 Danijel Danković, Emilija Živanović, Nevena Veselinović, Dunja Đorđević, Marija Petrović, Lana Tasić, Miloš Marjanović, **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Goran Ristić, "Examination of Impact of NBTIs on Commercial Power P-Channel VDMOS Transistors in Practical Applications", *Micromachines*, vol. 17, no. 1, Dec 2025, pp. 52-1-22, DOI: 10.3390/mi17010052.

a.16 **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Albena Paskaleva, Dencho Spassov, Miloš Marjanović, Emilija Živanović, Goran Ristić, Danijel Danković, "Influence of Controlling Signal Parameters and Prior Stresses on the Self-Heating of VDMOS Power Transistors", *Microelectronics Reliability*, vol. 181, June 2026, pp. 116151-1-11, DOI: 10.1016/j.microrel.2026.116151.

(б) Научни рад објављен у националном часопису међународног значаја

б.1. **Sandra Veljković**, Vojislav Mitić, Vesna Paunović, Goran Lazović, Markus Mohr, Hans Fecht, "Analyses of the Surface Parameters in Polycrystalline Diamonds" *Serbian Journal of Electrical Engineering,* vol. 17, no. 1, February 2020, pp. 111-129, ISSN: 1451-4869, DOI: 10.2298/SJEE2001111V.

б.2. Nikola Mitrović, Milan Đorđević, **Sandra Veljković**, Danijel Danković, "Implementation and Testing of WebSocket Protocol in ESP32 based IoT Systems", *Facta Universitatis - series: Electronics and Energetics*, vol. 36, no. 2, 2023, pp. 267-284, ISSN: 0353-3670 (Print), 2217-5997 (Online), DOI: 10.2298/FUEE2302267M.

б.3. Snežana Đorić-Veljković, Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Emilija Živanović, Ivica Manić, Danijel Danković, "The role of OLED devices in the development of smart cities", *Facta Universitatis - series: Architecture and Civil Engineering*, 2023, pp. 32-40, ISSN: 0354-4605, DOI: 10.2298/FUACE230630032D.

б.4. **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Emilija Živanović, Goran Ristić, Danijel Danković, "Successive Irradiation and Bias Temperature Stress Induced Eeffects on Commercial p-Channel Power VDMOS Transistors", *Facta Universitatis, Series: Electronics and Energetics*, vol. 37, no. 4, 2024, pp. 561-579, ISSN 0353-3670 (Print), 2217-5997 (Online), DOI: 10.2298/FUEE2404561V.

(в) Научни радови саопштени на међународним научним скуповима и штампани у целини у одговарајућим зборницима радова категорије М31 и М33

в.1. **Sandra Veljković**, Vojislav Mitić, Vesna Paunović, Goran Lazović, Markus Mohr, Hans Fecht, "Surface properties of polycrystalline diamonds for advanced applications", *6th International Conference on Electrical, Electronic and Computing Engineering, IcETRAN* 2019, Silver Lake, Serbia, June 03 – 06, 2019, pp. 652-656, ISBN: 978-86-7466-785-9.

в.2. Emilija Živanović, **Sandra Veljković**, Marija Živković, Milić Pejović, "Reliability of Various Type of Gas-filled Surge Arresters Under DC Discharge", *31st International Conference on Microelectronics, MIEL 2019,* Niš, Serbia, September 16 - 18, 2019, pp. 113-116, ISBN: 978-172813419-2.

в.3. **Sandra Veljkovic,** Nikola Mitrovic, Snezana Djoric Veljkovic, Vojkan Davidovic, Ivica Manic, Snezana Golubovic, Albena Paskaleva, Dencho Spassov, Zoran Prijic, Aneta Prijic, Srboljub Stankovic, Danijel Danković "Effects of Bias Temperature Stress and Irradiation in Commercial p-Channel Power VDMOS Transistors" *32nd International Conference on Microelectronics* (MIEL 2021), Niš, Serbia, September 12 - 14, 2021, pp. 345-350, ISBN: 978-166544528-3, DOI: 10.1109/MIEL52794.2021.9569154.

в.4. Goran S. Ristić, Aleksandar S. Jevtić, Stefan D. Ilić, Strahinja Dimitijević, **Sandra Veljković**, Alberto J. Palma, Srboljub Stanković, and Marko S. Andjelković, "Sensitivity of Unbiased Commercial P-channel Power VDMOSFETs to X-ray Radiation", *32nd International Conference on Microelectronics* (MIEL 2021), Niš, Serbia, September 12 - 14, 2021, pp. 341 - 344, ISBN: 978-166544528-3, DOI: 10.1109/MIEL52794.2021.9569096.

в.5. Danijel Danković, Nikola Mitrovic, **Sandra Veljkovic**, Vojkan Davidovic, Snezana Djoric Veljkovic, Zoran Prijic, Albena Paskaleva, Dencho Spassov, Snezana Golubovic, "A Review of the Electric Circuits for NBTI Modeling in p-Channel Power VDMOSFETs" - *32nd International Conference on Microelectronics* (MIEL 2021) - Invited talk, Niš, Serbia, September 12 - 14, 2021, pp. 55-62, ISBN: 978-166544528-3, DOI: 10.1109/MIEL52794.2021.9569030.

в.6. Danijel Danković, Vojkan Davidović, Snežana Golubović, **Sandra Veljković**, Nikola Mitrović, Sežana Djorić-Veljković, "Radiation and Annealing Related Effects in NBT Stressed P-Channel Power VDMOSFETs" - *32th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis* (ESREF 2021), Bordeaux, France, October 4 - 7, 2021 (Also *Microelectronics Reliability*, vol. 126, 2021, pp. 114273-1-5) ISSN: 0026-2714, DOI: 10.1016/j.microrel.2021.114273.

в.7. Nikola Mitrović, Milan Djordjević, **Sandra Veljković** and Danijel Danković, "Implementation of WebSockets in ESP32 based IoT Systems", *15th International Conference on Advanced Technologies, Systems and Services in Telecommunications* (TELSIKS), 2021, Niš, Serbia, 20 - 22 October, pp. 261 - 264, ISBN: 978-1-6654-2912-2 DOI: 10.1109/TELSIKS52058.2021.9606244.

в.8. Nikola Mitrović, **Sandra Veljković**, Zoran Prijić, Danijel Danković, "Comparison of the performance of the different GPS receivers in practical applications", *2022 IEEE Zooming Innovation in Consumer Technologies Conference* (2022 ZINC), 25 – 26 May 2022, pp. 11-16, DOI: 10.1109/ZINC55034.2022.9840698.

в.9. Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Snežana Djorić-Veljković, Snežana Golubović, Emilija Živanović, Zoran Prijić, Danijel Danković, "Impact of negative bias temperature instability on p-channel power VDMOSFET used in practical applications" - *33rd European Symposium on Reliability of Electron Devices, Failure Physics and Analysis*

(ESREF), Berlin, Germany, September 26 - 29, 2022 (Also *Microelectronics Reliability*, vol. 138, no. 11, 2022, pp 114634-1-5).

в.10. Nikola Mitrović, **Sandra Veljković**, Zoran Prijić, Danijel Danković, "Lifetime estimation of p-channel power VDMOSFETs applied in automotive applications", *IEEE Zooming Innovation in Consumer Technologies Conference* (ZINC 2023), Novi Sad, Serbia, 29-31 May 2023, pp. 97-100, ISBN: 979-8-3503-4772-2, DOI: 10.1109/zinc58345.2023.10174162.

в.11. Marko Andjelković, Junchao Chen, Rizwan Tariq Syed, Fabian Vargas, Markus Ulbricht, Miloš Krstić, Stefan Ilić, Miloš Marjanović, **Sandra Veljković**, Nikola Mitrović, Danijel Danković, Goran Ristić, Russell Duane, Nikola Vasović, Aleksandar Jakšić, Alberto J. Palma, Antonio M. Lallena, Miguel A. Carvajal, "Towards a Smart Multi-Sensor Ionizing Radiation Monitoring System", *26th Euromicro Conference on Digital System Design* (DSD 2023), Golem, Albania, 06-08 September 2023, pp. 286-293, ISBN: 979-8-3503-4419-6, DOI: 10.1109/DSD60849.2023.00048.

в.12. **Sandra Veljković**, Nikola Mitrović, Igor Jovanović, Emilija Živanović, Albena Paskaleva, Dencho Spassov, Dragan Mančić, Danijel Danković, "Self-heating of stressed VDMOS devices under specific operating conditions", *34th IEEE European Symposium on Reliability of Electron Devices, Failure Physics and Analysis* (ESREF 2023), Toulouse, France, 2-5 October 2023 (Also *Microelectronics Reliability*), vol. 150, no. 11, November 2023, pp. 115213-1-6, ISSN: 0026-2714, DOI: 10.1016/j.microrel.2023.115213.

в.13. Dencho Spassov, Albena Paskaleva, Elżbieta Guziewicz, Tzvetan Ivanov, Todor Stanchev, Vojkan Davidović, **Sandra Veljković**, Nikola Mitrović, Danijel Danković, "Characterization of the Electric Breakdowns in Metal-Insulator-Silicon Capacitor Structures with HfO2/Al2O3 Layers for Non-Volatile Memory Applications", *33rd IEEE International Conference on Microelectronics* (MIEL 2023), Niš, Serbia, 16-18 October 2023, pp. 63-66, ISBN: 979-8-3503-4776-0, DOI: 10.1109/MIEL58498.2023.10315813.

в.14. **Sandra Veljković**, Goran Ristić, Danijel Danković, Alberto J. Palma, Marko Andjelković, Russell Duane, "Using TCAD Simulations to Verify the McWhorter Method for Assessing Trapped Charge in Dielectric", *33rd IEEE International Conference on Microelectronics* (MIEL 2023), Niš, Serbia, 16-18 October 2023, pp. 211-214, ISBN: 979-8-3503-4776-0, DOI: 10.1109/MIEL58498.2023.10315943.

в.15. **Sandra Veljković**, Nikola Mitrović, Snežana Djorić-Veljković, Vojkan Davidović, Ivica Manić, Emilija Živanović, Srboljub Stanković, Marko Andjelković, Goran Ristić, Albena Paskaleva, Dencho Spassov, Danijel Danković, "Effects in Commercial p-Channel Power VDMOS Transistors Initiated by Negative Bias Temperature Stress and Irradiation", *33rd IEEE International Conference on Microelectronics* (MIEL 2023), Niš, Serbia, 16-18 October 2023, pp. 277-280, ISBN: 979-8-3503-4776-0, DOI: 10.1109/MIEL58498.2023.10315932.

в.16. Emilija Živanović, Nikola Stojiljković, **Sandra Veljković**, "Breakdown Voltage Stability Testing of Gas Surge Arrester Littelfuse CG2300 Under Different Environmental Conditions", *33rd IEEE International Conference on Microelectronics* (MIEL 2023), Niš, Serbia, 16-18 October 2023, pp. 289-292, ISBN: 979-8-3503-4776-0, DOI: 10.1109/MIEL58498.2023.10315850.

в.17. Miloš Marjanović, Nikola Mitrović, **Sandra Veljković**, Emilija Živanović, Danijel Danković, "Is Microelectronics Recognizable in Serbian School System?", *33rd IEEE International Conference on Microelectronics* (MIEL 2023), Niš, Serbia, 16-18 October 2023, pp. 317-322, ISBN: 979-8-3503-4776-0, DOI: 10.1109/MIEL58498.2023.10315877.

в.18. Nikola Mitrović, Antonio Pousibet-Garrido, **Sandra Veljković**, Isidoro Ruiz-Garcia, Danijel Danković, Alberto J. Palma, Goran Ristić, Miguel A Carvajal, "NFC Implementation Methods for ESP32 Based IoT Systems", *16th IEEE International Conference on Advanced*

Technologies, Systems and Services in Telecommunications (TELSIKS 2023), Niš, Serbia, 25-27 October 2023, pp. 266-269, ISBN: 979-8-3503-4702-9, DOI: 10.1109/TELSIKS57806.2023.10316112.

в.19. Nikola Mitrović, **Sandra Veljković**, Zoran Prijić, Danijel Danković, "Design and testing of low-cost portable magnetometer for consumer applications", *IEEE Zooming Innovation in Consumer Technologies Conference* (ZINC 2024), Novi Sad, Serbia, 22-23 May 2024, pp. 96-99, ISBN: 979-835034915-3, DOI: 10.1109/ZINC61849.2024.10579294.

в.20. Miloš Marjanović, **Sandra Veljković**, Nikola Mitrović, Emilija Živanović, Aleksandar Gavrić, Danijel Danković, "Modified SPICE-Compatible Model Integrating NBTI and Self-Heating Effects for VDMOS Transistors", *Proc. 11th International Conference on Electrical, Electronics and Computer Engineering* (IcETRAN), Niš, Serbia, 3-6 June 2024, pp. 1-6, DOI: 10.1109/IcETRAN62308.2024.10645094.

в.21. **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Albena Paskaleva, Dencho Spassov, Igor Jovanović, Emilija Živanović, Goran Ristić, Danijel Danković, "The effects of NBT stressing on later operation of power VDMOS transistors under normal conditions", *Proc. 35th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis* (ESREF 2024), Parma, Italy, 23-26 September 2024, pp. 1-4.

в.22. Marko Andjelkovic, Rizwan Tariq Syed, Alessandro Veronesi, Fabian Vargas, Markus Ulbricht, Leticia Bolzani Poehls, Milos Krstic, Davide Bertozzi, Edward G. Jones, Oliver Rhod, Riccardo Zese, Michele Favalli, Alice Bizzarri, Evelina Lamma, Marco Gavanelli, Elena Bellodi, Zoran Peric, Jelena Nikolic, Milan Dincic, Aleksandra Jovanovic, Dejan Ciric, Nikola Vucic, Sofija Peric, Jelena Jovanovic, Milica Stojanovic, Tatjana Nikolic, Goran Nikolic, Jelena Nedeljkovic, Danijel Dankovic, Emilija Zivanovic, Milos Marjanovic, **Sandra Veljkovic**, Nikola Mitrovic, Bratislav Predic, Tamara Milovanovic, "AIDA4Edge: Twinning for Excellence in Adaptive Edge Artificial Intelligence", *Proc. The Euromicro Conference on Digital Systems Design* (DSD 2025), Salerno, Italy, 10-12 September 2025, pp. 145-152, DOI: 10.1109/DSD67783.2025.00031.

в.23. Marija Petrović, Nevena Veselinović, Lana Tasić, Dunja Djordjević, **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Danijel Danković, "Investigation of NBTI and Relaxation Effects in p-Channel Power VDMOS Transistors", *Proc. IEEE 34th International Conference on Microelectronics* (MIEL 2025), Niš, Serbia, 13-16 October 2025, pp. 73-77, DOI: 10.1109/MIEL66332.2025.11261053.

в.24. Dunja Đorđević, Lana Tasić, Nevena Veselinović, Marija Petrović, **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Goran Ristić, Danijel Danković, "Investigation of the Self-Heating Effect in a P-Channel VDMOS Transistor After NBT Stress and Relaxation", *Proc. IEEE 34th International Conference on Microelectronics* (MIEL 2025), Niš, Serbia, 13-16 October 2025, pp. 79-82, DOI: 10.1109/MIEL66332.2025.11261184.

в.25. Nevena Veselinović, Marija Petrović, Dunja Đorđević, Lana Tasić, Nikola Mitrović, **Sandra Veljković**, Miloš Marjanović, Emilija Živanović, Vojkan S. Davidović, Danijel Danković, "Impact of NBTS and Thermal Relaxation on Characteristic of CMOS Inverter", *Proc. IEEE 34th International Conference on Microelectronics* (MIEL 2025), Niš, Serbia, 13-16 October 2025, pp. 83-87, DOI: 10.1109/MIEL66332.2025.11261193.

в.26. Lana Tasić, Nevena Veselinović, Marija Petrović, Dunja Đorđević, Miloš Marjanović, Vojkan Davidović, **Sandra Veljković**, Nikola Mitrović, Emilija Živanović, Danijel Danković, "Experimental and SPICE-Based Modeling of NBTI and SHE in Power P-Channel VDMOS Transistors", *Proc. IEEE 34th International Conference on Microelectronics* (MIEL 2025), Niš, Serbia, 13-16 October 2025, pp. 267-272, DOI: 10.1109/MIEL66332.2025.11261098.

в.27. Miloš Marjanović, Stefan Ilić, Sandra Miljković, **Sandra Veljković**, Danijel Danković, Ercan Yilmaz, Goran Ristić, "Characterization of RADFETs as Radiation Sensors for Telecommunication Satellite Applications", *International Conference on Advanced Technologies, Systems and Services in Telecommunications* (TELSIKS 2025), Niš, Serbia, 22-24 October 2025, pp. 100-103, DOI: 10.1109/TELSIKS65061.2025.11240667.

в.28. Nikola Mitrović; **Sandra Veljković**; Miloš Marjanović; Emilija Živanović; Marko Andjelković; Goran Ristić, Danijel Danković, "Examination of TinyML Approach in ESP32-Based NFC Applications", *International Conference on Advanced Technologies, Systems and Services in Telecommunications* (TELSIKS 2025), Niš, Serbia, 22-24 October 2025, pp. 193-196, DOI: 10.1109/TELSIKS65061.2025.11240958.

(г) Научни радови саопштени на националним научним скуповима и штампани у целини у одговарајућим зборницима радова категорије М63

г.1. **Sandra Veljković**, "OLED komponente i njihova primena", *IEEESTEC 9th Student Project Conference*, Niš, Serbia, 24. November 2016, pp. 273-276.

г.2. **Sandra Veljković**, Danilo Đorđević, Marija Živković, "Operacioni pojačavač u konfiguraciji diferencijatora i integratora", *IEEESTEC 10th Student Project Conference*, Niš, Serbia, 23. November 2017, pp. 279-282.

г.3. **Sandra Veljković**, Vojislav V. Mitić, Vesna Paunović, Goran Lazović, Markus Mohr, Hans Fecht, "Karakteristike i primene polikristalnih dijamanata", *IEEESTEC 2018, 11th International Student Project Conference*, Niš, Serbia, 29. November 2018, pp. 181-184.

г.4. Marija Živković, **Sandra Veljković**, Emilija Živanović, "Ispitivanje pouzdanosti Littelfuse gasnog odvodnika prenapona", *IEEESTEC 2019, 12th International Student Project Conference*, Niš, Serbia, 28. November 2019, pp. 189-192.

г.5. **Sandra Veljković**, Aleksandra Ćurčić, Vojislav V. Mitić, Gordana Topličić-Ćurčić, „OLED Light Sources in Architecture", *V International Symposium for Students of Doctoral Studies in the Fields of Civil Engineering, Architecture and Environmental Protection - PhIDAC*, Niš, Serbia, October, 24 - 25. 2019, pp. 199-205.

г.6. **Sandra Veljković**, "Primena OLED komponenti kao izvora svetlosti", *IEEESTEC 2019, 12th International Student Project Conference*, Niš, Serbia, 28. November 2019, pp. 113-116.

г.7. **Sandra Veljković**, Miloš Đorđević, Vesna Paunović, Zoran Prijić, Vojislav Mitić, "Uticaj sinteze početnih prahova na mikrostrukturna i električna svojstva $BaTiO_3$ keramike", *64. konferencija Društva za elektroniku, telekomunikacije, računarstvo, automatiku i nuklearnu tehniku - ETRAN*, Banja Luka, Beograd, Niš, Novi Sad, Čačak, 28 - 29. septembar 2020, pp 518-523.

г.8. **Sandra Veljković**, "Mogućnosti ispitivanja pouzdanosti elektronskih sistema i komponenti", IEEESTEC 2020, *13th International Students Projects Conference*, Niš, Serbia, 26. November 2020, pp. 211-214.

г.9. **Sandra Veljković**, "Tehnoligije izrade solarnih ćelija tankog filma", IEEESTEC 2020, *13th International Student Project Conference*, Niš, Serbia, 26. November 2020, pp. 161-166.

г.10. Nikola Mitrović, Milan Đorđević, **Sandra Veljković**, Danijel Danković „Testing the efficiency of Wi-Fi data transmission in ESP-based IoT systems", *E-business technologies Conference Proceedings* (EBT 2021), 10-11 June 2021. pp 110-112.

г.11. **Sandra Veljković**, Nikola Mitrović, Snežana Đorić-Veljković, Vojkan Davidović, Snežana Golubović, Danijel Danković, "Efekti zračenja i odžarivanja kod naponsko temperaturno naprezanih p-kanalnih VDMOS tranzistora snage", *65. konferencija - ETRAN*, Etno selo Stanišići, Republika Srpska, 8 – 10 septembar, 2021, pp 321-325, ISBN 978-86-7466-894-8.

r.12. Danijel Danković, Miloš Marjanović, Jana Vračar, Nikola Mitrović, **Sandra Veljković**, Emilija Živanović, "IEEESTEC na-S-paja", *IEEESTEC 2021, 14th International Student Project Conference*, Niš, Serbia, 25 November 2021, pp. 283-286, ISBN: 978-86-6125-242.

r.13. **Sandra Veljković**, Nikola Mitrović, "Odziv VDMOS tranzistora snage na NBT naprezanje, γ-zračenje i odžarivanje", *IEEESTEC 2021, 14th International Student Project Conference*, Niš, Serbia, 25 November 2021, pp. 229-232, ISBN: 978-86-6125-242.

r.14. Nikola Mitrović, Milan Đorđević, **Sandra Veljković**, "Primena cirkularnog bafera za prijem podataka korišćenjem UART komunikacije i DMA pristupa", *IEEESTEC 2021, 14th International Student Project Conference*, Niš, Serbia, 25 November 2021, pp. 77-80, ISBN: 978-86-6125-242.

r.15. Nikola Mitrović, Milan Djordjević, **Sandra Veljković**, Danijel Danković, "NFC enabled Wi-Fi managging system forESP32 based IoT system", *Proceedings of the International Conference on E-business technologies* (EBT), Belgrade, Serbia, 15 – 16 June 2022, pp. 57-60.

r.16. Nikola Mitrović, Milan Djordjević, **Sandra Veljković**, Danijel Danković, "Design of IoT platform for air quality monitoring system", *Proceedings of the 19th International Conference "Man and Working Environment" - Occupational and Environmental Safety Engineering & Management* (OESEM), Nis, Serbia, 24 - 25 November 2022, pp. 195-199.

r.17. Emilija Živanović, Miloš Marjanović, **Sandra Veljković**, Nikola Mitrović, Jana Vračar, Danijel Danković, "U susret jubileju: naša petnaesta godina kroz radionice i druženje", *IEEESTEC 2022, 15th Student Projects Conference*, Niš, Serbia, 24 November 2022, pp. 315-319.

r.18. **Sandra Veljković**, Nikola Mitrović, "Elektrohemijski procesi odgovorni za nestabilnosti VDMOS tranzistora snage usled NBT naprezanja", *IEEESTEC 2022, 15th Student Projects Conference*, Niš, 24 November 2022, pp. 293-297.

r.19. Aleksandar Gavrić, Nikola Mitrović, Emilija Živanović, Miloš Marjanović, Danijel Danković, **Sandra Veljković**, Milan Danković, Aleksandar Stanimirović, Leonid Stoimenov, "Laboratorijske vežbe iz oblasti mikroelektronike u virtuelnoj realnosti", *Zbornik radova 68. konferencije za ETRAN*, Niš, Srbija, 3-6 Jun, 2024, pp. 297-302 (EDU1.2 – 1-6).

r.20. Nikola Mitrović, Milan Djordjević, **Sandra Veljković**, Danijel Danković, "IoT Enabled Software Platform for Air Quality Measurements", *Proc. 3rd International Conference on E-business technologies* (EBT 2023), Belgrade, Serbia, 15-17 June 2023, pp. 147-151. (nagrada za najbolji rad u sekciji).

r.21. Nikola Mitrović, **Sandra Veljković**, Danijel Danković, "Impact of low magnetic field on NBT stressed p-channel power VDMOSFETs", *Proc. 16th International Conference on Applied Electromagnetics* (PES 2023), Niš, Serbia, 28-30 August 2023, pp. 34-37.

r.22. Danijel Danković, Emilija Živanović, Miloš Marjanović, **Sandra Veljković**, Nikola Mitrović, "Istorijat i razvoj elektronike u Nišu", *Zbornik radova sa naučnog skupa 75 godina od otkrića tranzistora*, održanog 15. decembra 2023. godine, Beograd, Srbija, Objavljeno 2 Oktobar, 2024, pp. 75-89.

r.23. **Sandra Veljković**, Miloš Marjanović "„IEEE Region 8 Student and Young Professional kongres 2024", *17th IEEESTEC Student Projects Conference*, 28 November 2024, Niš, Serbia, pp. 325-328, DOI: 10.46793/IEEESTEC17.325V.

r.24. Milan Stojanović, Aleksandra Stojković, Jana Vračar Zlatković, Neda Branković, **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, "Projektovanje i realizacija LED matrice", *18th IEEESTEC Student Projects Conference*, 27 November 2025, Niš, Serbia, pp. 245-248, ISBN: 978-86-6125-293-8, DOI: 10.46793/IEEESTEC18.249P.

r.25. Nikola Mitrović, **Sandra Veljković**, Jana Vračar Zlatković, Neda Branković, Aleksandra Stojković, Milan Stojanović, Miloš Marjanović, "Realizacija uređaja za merenje broja

otkucaja srca", *18th IEEESTEC Student Projects Conference*, 27 November 2025, Niš, Serbia, pp. 257-260, ISBN: 978-86-6125-293-8, DOI: 10.46793/IEEESTEC18.257M.

г.26. **Sandra Veljković**, Jana Vračar Zlatković, Neda Branković, Aleksandra Stojković, Nikola Mitrović, Milan Stojanović, Miloš Marjanović, „Realizacija uređaja Kocka za društvene igre", *18th IEEESTEC Student Projects Conference*, 27 November 2025, Niš, Serbia, pp. 261-264, ISBN: 978-86-6125-293-8, DOI: 10.46793/IEEESTEC18.261V.

г.27. **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, Goran Ristić, Danijel Danković, "Stress-Induced Degradations and Self-Heating Effects in P-Channel Power VDMOS Transistors", *Proc. XVII International Conference on Systems, Automatic Control and Measurements* (SAUM 2024), Niš, Serbia, 14-15 November 2024, pp. 125-128, DOI: 10.46793/SAUM24.125V.

(д) Научни радови саопштени на међународним научним скуповима и штампани у <u>изводу категорије М34</u>

д.1. **Sandra Veljković**, Vojislav V. Mitić, Ljubiša Kocić, Vesna Paunović, "Material Characterization Sem Modern Methods", *Advanced Ceramics and Application V*, Serbia, Belgrade, 21-23 September 2016, p 72.

д.2. **Sandra Veljković**, Vojislav V. Mitić, Ljubiša Kocić, Vesna Paunović, "Quantitative Metallography Modern Methods", *Advanced Ceramics and Application V*, Serbia, Belgrade, 21-23 September 2016, p 71.

д.3. **Sandra Veljkovic**, Nikola Muncan, Miroslav Miljkovic, Vesna Paunovic, Ljubiša Kocic, Vojislav V. Mitic, "Fractals and ceramics materials characterization", *Advanced Ceramics and Application VI*, Serbia, Belgrade, 18-20 September 2017.

д.4. Vojislav V. Mitic; Goran Lazovic; Zoran Vosika; Vesna Paunovic; **Sandra Veljkovic**; Branislav Vlahovic, "Shottky Barrier Fractal Nature Correction", *Material Science and Technology* (MS&T18) *Conference*, 14-18 October, 2018, Columbus, Ohio, USA, p. 133.

д.5. Vojislav V. Mitic; Goran Lazovic; Vesna Paunovic; Zoran Vosika; **Sandra Veljkovic**; Branislav Vlahovic, "Thermodynamics and Fractals on the Way to New Energy Frontiers", *Material Science and Technology* (MS&T18) *Conference*, 14-18 October, 2018, Columbus, Ohio, USA, p. 74.

д.6. Vojislav Mitic; Goran Lazovic; Vesna Paunovic; Zoran Vosika; **Sandra Veljkovic**; Branislav Vlahovic, "Semiconductor Ceramic Properties in the Light of the Fractal Nature Corrections Frontiers", *Material Science and Technology* (MS&T18) *Conference*, 14-18 October, 2018, Columbus, Ohio, USA, p. 19.

д.7. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Markus Mohr, Vesna Paunovic, Hans Fecht, "Synthetized diamonds relations between thermal energy and conductivity with electro conductivity within fractal analysis frontiers", mESC-IS 2018, *3rd Int. Symposium on Materials for Energy Storage and Conversion*, 10-12 September, Belgrade, Serbia, p. 113.

д.8. Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, **Sandra Veljkovic**, Branislav Randjelovic, Branislav Vlahovic, "Ceramics Materials and Energy Frontiers", mESC-IS 2018, *3rd Int. Symposium on Materials for Energy Storage and Conversion*, 10-12 September, Belgrade, Serbia, p. 37.

д.9. Vojislav V. Mitic; Goran Lazovic, Vesna Paunovic, Shabana Shaikh, **Sandra Veljkovic**, Branislav Vlahovic, "Solar Energy Fractal Nature and Electronic Ceramics Science", *Materials Challenges in Alternative & Renewable Energy 2018* (MCARE 2018), 20-23 August, 2018, Vancouver, BC, Canada, p. 6.

д.10. Vojislav V. Mitić, Goran Lazović, Vesna Paunović, Zoran Vosika, **Sandra Veljković**, Hans J. Fecht, "Fractal nature materials analysis within the new and alternative energy

sources", *World Congress on Materials Science & Engineering 2018*, 23-25 August, 2018, Amsterdam, Netherlands, p 48.

д.11. Vojislav V. Mitic, **Sandra Veljkovic**, Goran Lazovic, Markus Mohr, Peter Gluche, Vesna Paunovic, Hans Fecht, "Thermal and electrical conductivity relation phenomena within fractal nature synthesized diamonds frontiers", *Advanced Ceramics and Application VII*, 17-19 September, 2018, Serbia, Belgrade, p 56-57.

д.12. Vojislav V. Mitic, Goran Lazovic, Zoran Vosika, Vesna Paunovic, **Sandra Veljkovic**, Danijel Dankovic, Branislav Vlahovic, "Fractal nature Heywang model contribution and BaTiO3-ceramics semiconducting phenomena", *Advanced Ceramics and Application VII* Serbia, Belgrade, 17-19 September 2018, p 92-93.

д.13. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Markus Mohr, Vesna Paunovic, Hans Fecht, "Electrical conductivity and fractal nature analysis synthesized diamonds phenomena", *Advanced Ceramics and Application VII* Serbia, Belgrade, 17-19 September 2018, p 89-90.

д.14. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Markus Mohr, Vesna Paunovic, Hans Fecht, "The synthesized diamonds thermal conductivity and fractal nature", *Advanced Ceramics and Application VII* Serbia, Belgrade, 17-19 September 2018, p 90.

д.15. **Sandra Veljkovic**, Vojislav V. Mitic, Markus Mohr, Vesna Paunovic, Goran Lazovic, Hans Fecht, "The synthesized diamonds microstructure consolidation review", *Advanced Ceramics and Application VII* Serbia, Belgrade, 17-19 September 2018, p 89.

д.16. Miroslav Miljkovic, Vesna Paunovic, Vojislav V. Mitic, Ana RadosavljevicMihajlovic, **Sandra Veljkovic**, "Microstructure and EDS Characterization of Doped BaTiO3 Ceramics", *Advanced Ceramics and Application VII* Serbia, Belgrade, 17-19 September 2018, p 91.

д.17. Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, **Sandra Veljkovic**, Branislav Vlahovic, "Fractal Nature as a Bridge Between Ceramics Structures and Energy", *Electronic Materials and Applications 2019* (EMA 2019) 23-25 January, 2019, Orlando, FL, USA, p 65.

д.18. **Sandra Veljkovic**, Vojislav V. Mitic, Markus Mohr, Vesna Paunovic, Goran Lazovic, Hans Fecht, "The synthetized diamonds micro structures consolidation and fractal relation to thermal-electro conductivity", *Electronic Materials and Applications 2019* (EMA 2019) 23-25 January, 2019, Orlando, FL, USA, p 34.

д.19. Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Shabana Shaikh, **Sandra Veljkovic**, Branislav Vlahovic, "Electronic Ceramics Science, Solar Energy and Fractal Nature", *43rd International Conference and Exposition on Advanced Ceramics and Composites* (ICACC), 27 January - 1 February, 2019, Daytona Beach, Florida, USA, p 87.

д.20. Vojislav V. Mitic, Goran Lazovic, Ljubisa Kocic, Vesna Paunovic, **Sandra Veljkovic**, Branislav Vlahovic, "Electronics ceramics microstructure Minkowski hull analysis", *43rd International Conference and Exposition on Advanced Ceramics and Composites* (ICACC), 27 January – 1 February, 2019, Daytona Beach, Florida, USA, p 79.

д.21. Vojislav V. Mitic, Goran Lazovic, Markus Mohr, I.T. Chen, **Sandra Veljkovic** and Hans Fecht, "Pre-fractals natures in microcrystalline diamond thin films", *International Conference on High-Performance Ceramics*, 25 – 29 May, 2019, Kunming, China, p 245.

д.22. Vojislav V. Mitic, Goran Lazovic, Chun-An Lu, Vesna Paunovic, **Sandra Veljkovic**, Nathan Newman, Branislav Vlahovic, "The barium-titanate electronic properties within the micro-nano scale fractal nature", *Collaborative Conference on Advanced Materials 2019*, St. Julian's Malta, 26-30 August 2019, p 55.

д.23. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, "Synthetized diamonds thermal and electro conductivity bridging by fractal

nature analysis", *XII International scientific conference Contemporary materials 2019*, Banja Luka, 1-3 September 2019, p 15.

д.24. Vojislav V. Mitić, Goran Lazović, Chun-An Lu, Vesna Paunović, **Sandra Veljković**, Hans Fecht, Branislav Vlahović, "The BaTiO3 nano-scale coated morphology influence on electronic properties and ceramics fractal nature frontiers", *Twenty-first Annual Conference YUCOMAT 2019 & Eleventh World Round Table Conference on Sintering WRTCS 2019*, Herceg Novi, Montenegro, 2-6 September 2019, p 40.

д.25. Aleksandra Ćurčić, **Sandra Veljković**, Aleksandar Keković, Gordana Topličić-Ćurčić, "Use of clinker brick in contemporary architectronic buildig facade design", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 68.

д.26. Vojislav V. Mitic, Goran Lazovic, **Sandra Veljkovic**, Dusan Milosevic, "2D Fractal interpolation by IFS and microorganisms Brownian motion", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 67.

д.27. Yueh-Ying Chou, Po-Yu Chen, Vojislav V. Mitić, Goran Lazovic, **Sandra Veljkovic**, "Fractal nature and porosity of bio-ceramics", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 67.

д.28. Khamoushi Kouros, Vojislav Mitić, Goran Lazovic, **Sandra Veljkovic**, "Structural and Dielectric Properties of Rare earth Neodymium Zinc Titanite", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 49.

д.29. Khamoushi Kouros, Vojislav V. Mitic, Goran Lazovic, Jugoslav Jokovic, Vesna Paunovic, **Sandra Veljkovic**, Branislav Vlahovic, "The Rare earth Neodymium Zinc Titanite properties in microwave telecommunications and fractal nature structure analysis", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 49.

д.30. Vojislav V. Mitić, Zoran B. Vosika, Goran Lazović, Vesna Paunović, **Sandra Veljković**, "Electronics ceramics grain boundaries and complex fractal dimension", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 48.

д.31. Zoran B. Vosika, Vojislav V. Mitić, Goran Lazović, Dušan Milošević, **Sandra Veljković**, "Barium titanat - electronic ceramics and further Brownian motion fractal analysis development", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 47.

д.32. Vojislav V. Mitic, Goran Lazovic, Chun-An Lu, Vesna Paunovic, **Sandra Veljkovic**, Nathan Newman, Branislav Vlahovic, "The $BaTiO_3$ ferroelectric properties within the microscale fractal nature", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 36.

д.33. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, "The thermal conductivity phenomena of synthetized diamonds in lighted by fractal nature corrections and analysis", *Advanced Ceramics and Applications VIII*, Belgrade, Serbia, 23-25 September 2019, p 52.

д.34. Vojislav V. Mitic, **Sandra Veljkovic**, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, Branislav Vlahovic, "Chemical vapor deposition in the light of particles Brownian's Motion and materials fractal nature", *3rd International Conference on Materials Science and Materials Chemistry - ICMSMC19*, 14-15 October, 2019, Vienna, Austria, p 70.

д.35. **Sandra Veljkovic**, Vojislav Mitic, Goran Lazovic, Markus Mohr, Vesna Paunovic, Hans Fecht, "The Review on Advanced Synthesized Diamonds Consolidation", *Materials Science & Technology* (MS&T19), 29 September – 3 October, 2019, Portland, Oregon, USA, p 138.

д.36. **Sandra Veljkovic**, Vojislav Mitic, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, "Electrical conductivity of synthetized diamonds in corrections with fractal nature analysis", *Electronic Materials and Applications 2020* (EMA 2020), Orlando, FL, United States, 22 – 24 January 2020, p 34.

д.37. Vojislav Mitic, Goran Lazovic, Chun-An Lu, Vesna Paunovic, Ivana Radovic, **Sandra Veljkovic**, Branislav Vlahovic, "Ceramics fractal nature influence on BaTiO3 - nano scale and dielectric properties towards coated morphology processing", *Electronic Materials and Applications 2020* (EMA 2020), Orlando, FL, United States, 22 - 24 January 2020, p 41.

д.38. Vojislav V. Mitic, Goran Lazovic, Chun-An Lu, Jelena Manojlovic, Vesna Paunovic, **Sandra Veljkovic**, Hans Fecht, Branislav Vlahovic, "Energy – fractal nature and thermo dynamic in $BaTiO_3$ -ceramics doped by Y additives", *44th International Conference and Expo on Advanced Ceramics and Composites* (ICACC 2020), Daytona Beach, FL, USA, 26 - 31 January 2020, p 103.

д.39. **Sandra Veljković**, Nikola Mitrović, Snežana Đorić-Veljković, Vojkan Davidović, Ivica Manić, Snežana Golubović, Danijel Danković, "Gate oxide degradation of electronic components due to irradiation and bias temperature stress", *Advanced Ceramics and Applications IX*, Belgrade, Serbia, 20-21. September 2021, p 62, ISBN 978-86-915627-8-6.

д.40. Nikola Mitrović, **Sandra Veljković**, Snežana Đorić-Veljković, Vojkan Davidović, Snežana Golubović, Danijel Danković, Zoran Prijić "Methods for modeling of NBTS induced threshold voltage shift in p-channel power VDMOSFETs", *Advanced Ceramics and Applications IX*, Belgrade, Serbia, 20-21. September 2021, p 53, ISBN 978-86-915627-8-6.

д.41. Snežana Đorić-Veljković, Predrag Janković, Sofija Rančić, Momčilo Kocić, Marija Stojanović-Krasić, **Sandra Veljković**, Gordana Topličić-Ćurčić, "Application of Novel Materials for Daylight Introduction", *14th Symposium Novel Technologies and Economic Development*, Leskovac, Serbia, 22 – 23 October 2021, p 104.

д.42. Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Snežana Đorić-Veljković, Snežana Golubović, Emilija Živanović, Zoran Prijić, Danijel Danković, "Characterization of irradiated and NBT stressed p-channel power VDMOSFETs", *Jubilee 10th International Conference on Radiation in Various Fields of Research* (RAD 2022) Spring Edition, 13-17 June, p 124.

д.43. **Sandra Veljković**, Stefan D. Ilić, Russell Duane, Marko S. Andjelković, Alberto J. Palma, Goran S. Ristić, "Behaviour of pMOS dosimeters during and after X-rays", *Jubilee 10th International Conference on Radiation in Various Fields of Research* (RAD 2022) Spring Edition, 13-17 June, p 114.

д.44. Nikola Mitrović, **Sandra Veljković**, Snežana Đorić-Veljković, Vojkan Davidović, Snežana Golubović, Danijel Danković, Zoran Prijić, "Radiation and pulsed NBTS induced threshold voltage shift in p-channel power VDMOSFETs" *Advanced Ceramics and Applications X*, Belgrade, Serbia, 26-27. September 2022, p 81, ISBN 978-86-915627-9-3.

д.45. **Sandra Veljković**, Nikola Mitrović, Snežana Đorić-Veljković, Vojkan Davidović, Ivica Manić, Snežana Golubović, Aneta Prijić, Zoran Prijić, Goran Ristić, Danijel Danković, "P-channel power VDMOSFETs under the influence of radiation and static/pulsed NBT stress" *Advanced Ceramics and Applications X*, Belgrade, Serbia, 26-27. September 2022, p 64, ISBN 978-86-915627-9-3.

д.46. **Sandra Veljković**, Russell Duane, Goran S. Ristić, "Sensitivity and fading of eight different types of pMOS transistors irradiated to high dose", *Elicsir Project Symposium*, 25-27 January 2023, Nis, Serbia, p. 31.

д.47. Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Snežana Đorić-Veljković, Snežana Golubović, Emilija Živanović, Zoran Prijić, Danijel Danković, "Threshold voltage shift in irradiated and pulsed NBT stressed p-channel VDMOS transistors", *Elicsir Project Symposium*, 25-27 January 2023, Nis, Serbia, p. 44.

д.48. **Sandra Veljković**, Emilija Živanović, "The gamma radiation influence on the breakdown voltage stability of gas-filled surge arresters", *Elicsir Project Symposium*, 25-27 January 2023, Nis, Serbia, p. 49.

д.49. **Sandra Veljković**, Nikola Mitrović, Vojkan Davidović, Snežana Đorić-Veljković, Snežana Golubović, Emilija Živanović, Zoran Prijić, Danijel Danković, "Experimental setup and procedure for NBT stress and irradiation of VDMOS transistors", *Elicsir Project Symposium*, 25-27 January 2023, Nis, Serbia, p. 50.

д.50. **Sandra Veljković**, Goran S. Ristić, Danijel Danković, Russell Duane, "TCAD validation of McWhorter method for extracting trapped charge in dielectrics", *Elicsir Project Symposium*, 25-27 January 2023, Nis, Serbia, p. 51.

д.51. **Sandra Veljković**, Nikola Mitrović, Igor Jovanović, Emilija Živanović, Albena Paskaleva, Goran Ristić, Danijel Danković, "Effects of self-heating and NBTI-induced stress on p-channel power VDMOSFETs", *11th International Conference on Radiation in Various Fields of Research* (RAD 2023), 13-17 June 2023, Herceg Novi, Montenegro, p. 191, ISBN:978-86-901150-6-8, DOI: 10.21175/rad.abstr.book.2023.33.4.

д.52. Predrag Lj. Janković, Snežana Đorić-Veljković, Jelena Stevanović, **Sandra Veljković**, Miomir Vasov, "Water jet cutting as an ecological and highly versatile technology", *15th International Symposium "Novel Technologies and Sustainable Development",* 20-21 October 2023, Leskovac, Serbia, p. 118, ISBN: 978-86-89429-56-5.

д.53. Marija Stojanović-Krasić, Slavica Jovanović, Dragana Todorović, **Sandra Veljković**, Snežana Đorić-Veljković, "Compact Modes in Two-Dimensional Photonic Lattices", *15th International Symposium "Novel Technologies and Sustainable Development"*, 20-21 October 2023, Leskovac, Serbia, p. 141, ISBN: 978-86-89429-56-5.

д.54. **Sandra Veljković**, Nikola Mitrović, Snežana Đorić-Veljković, Dragan Vučković, Jelena Stevanović, Predrag Janković, Danijel Danković, "Analysis of The Light Emission Processes in OLED Devices Materials", *15th International Symposium "Novel Technologies and Sustainable Development"*, 20-21 October 2023, Leskovac, Serbia, p. 112, ISBN: 978-86-89429-56-5.

д.55. Miloš Marjanović, Umutcan Gürer, Emre Doganci, **Sandra Veljković**, Stefan Ilić, Nikola Mitrović, Danijel Danković, Goran Ristić, Ercan Yilmaz, "SPICE modeling and simulation of RADFETs", *12th International Conference on Radiation in Various Fields of Research (RAD 2024)*, 17-21 June 2024, Herceg Novi, Montenegro, p. 188, DOI: 10.21175/rad.abstr.book.2024.35.20.

д.56. **Sandra Veljković**, Nikola Mitrović, Emilija Živanović, Miloš Marjanović, Vojkan Davidović, Goran Ristić, Danijel Danković, "Assessment of NBT Stressing Impact on the Continuous Operation of Power VDMOS Transistor", *12th International Conference on Radiation in Various Fields of Research* (RAD 2024), 17-21 June 2024, Herceg Novi, Montenegro, p. 189, DOI: 10.21175/rad.abstr.book.2024.35.21.

д.57. **Sandra Veljkovic**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, Goran Ristić, Danijel Danković, "Impact of Bias Temperature Stress, Irradiation and Self-Heating Effects on p-Channel Power VDMOS Transistors", *First TAICHIP Winter School: Reliable Hardware Infrastructure for Upcoming AI Chips*, 10-12 February, Germany, 2025, p. 22.

д.58. **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, Goran Ristić, Danijel Danković, "Is Reliability of Electronic Components Understandable to High School Students? A Workshop-Based Insight from the RESIST Project", *First RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST*, 5-7 May 2025, Niš, Serbia, p. 25.

д.59. Snežana Djorić-Veljković, Emilija Živanović, Vojkan Davidović, **Sandra Veljković**, Nikola Mitrović, Goran Ristić, Albena Paskaleva, Dencho Spassov, and Danijel Danković, "Recovery Behavior of VDMOS Transistors under Sequential Irradiation and NBT Stress",

First RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST, 5-7 May 2025, Niš, Serbia, p. 20.

д.60. Emilija Živanović, **Sandra Veljković**, "Reliability of Gas-filled Surge Arresters Subjected to the Gamma Radiation", *First RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST*, 5-7 May 2025, Niš, Serbia, p. 22.

д.61. Nikola Mitrović, **Sandra Veljković**, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, Goran Ristić, Danijel Danković, "Influence of Magnetic Field on Commercial P-Channel VDMOSFETs", *First RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST*, 5-7 May 2025, Niš, Serbia, p. 23.

д.62. Dunja Đorđević, **Sandra Veljković**, Goran Ristić, "Investigation of the Self-Heating Effect in a P-Channel VDMOS Transistor under Dynamic Stress Conditions", *First RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST*, 5-7 May 2025, Niš, Serbia, p. 27.

д.63. Nikola Mitrović, **Sandra Veljković**, Vojkan Davidović, Srboljub Stanković, Snežana Djorić-Veljković, Emilija Živanović, Danijel Danković, "Equivalent electrical circuit modeling of the irradiation and NBTS induced threshold voltage shift in p-channel power VDMOSFETs", *13th International Conference on Radiation in Various Fields of Research* (RAD 2025), 16-20 June 2025, Herceg Novi, Montenegro, p. 38, DOI: 10.21175/rad.abstr.book.2025.9.3.

д.64. **Sandra Veljković**, Nikola Mitrović, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, Srboljub Stanković, Goran Ristić, Danijel Danković, "Influence of Pre-Stress Conditions on the Self-Heating Behavior of Power MOSFETs", *13th International Conference on Radiation in Various Fields of Research* (RAD 2025), 16-20 June 2025, Herceg Novi, Montenegro, p. 39, DOI: 10.21175/rad.abstr.book.2025.9.4.

д.65. Danijel Danković, Nikola Mitrović, **Sandra Veljković**, Miloš Marjanović, Emilija Živanović, Vojkan Davidović, "Stress-induced degradation and lifetime estimation in commercial power VDMOS transistors", *13th International Conference on Radiation in Various Fields of Research* (RAD 2025), 16-20 June 2025, Herceg Novi, Montenegro, p. 41, DOI: 10.21175/rad.abstr.book.2025.9.6.

д.66. Emilija Živanović, **Sandra Veljkovic**, "Investigation of Self-Heating Effects in Power VDMOS Transistors Subjected to different Pre-Stress Conditions, *Second RESIST Workshop: Cross-Layer Reliability Assessment of Electronic Systems – RESIST*, June 30th and July 1st 2025, Frankfut Oder, Germany, p. 11.

(ђ) Научни радови саопштени на националним научним скуповима и штампани у <u>изводу категорије М64</u>

ђ.1. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, "The consolidation process and microstructure analysis of synthesized diamond within fractal nature analysis" *The 17th Young Researchers' Conference Materials Science and Engineering*, Belgrade, December 5-7, 2018. p 58.

ђ.2. **Sandra Veljković**, Vojislav V. Mitić, Goran Lazović, Markus Mohr, Hans Fecht, "The contribution to definition of thermal-electro conductivity phenomena in synthetized diamonds" *Savremeni materijali* 2018, p. 15.

ђ.3. **Sandra Veljković**, Vojislav V. Mitić, Markus Mohr, Vesna Paunović, Goran Lazović, Hans Fecht, "The synthetized diamonds consolidation and micro structures properties" *Savremeni materijali* 2018, p.15.

ђ.4. Vojislav V. Mitić, Markus Mohr, Goran Lazović, **Sandra Veljković**, Vesna Paunović, Hans Fecht, "The fractal nature contribution to thermal-electro conductivity phenomena new frontiers", *Savremeni materijali* 2018, p. 12.

ђ.5. **Sandra Veljkovic**, Vojislav V. Mitic, Goran Lazovic, Vesna Paunovic, Markus Mohr, Hans Fecht, "The structure analysis methods for synthetized diamonds consolidation and fractals characterization" *14th Multinational Congress on Microscopy*, MCM 2019, Belgrade, Serbia, 15–20 September 2019, p 380.

ђ.6. **Sandra Veljković**, Aleksandra Ćurčić, Gordana Topličić-Ćurčić, "Function and underlying mechanisms of OLED devices materials" *13th Symposium Novel Technologies and Economic Development*, Leskovac, Serbia, 18-19 October 2019, p 134.

(е) Технички извештаји

e.1. **Sandra Veljković**, Miloš Marjanović, Danijel Danković, "IEEE Electron Devices Society (EDS)/Solid-State Circuits Society (SSCS) Joint Serbia and Montenegro Chapter and EDS/SSCS University of Nis Student Branch Chapter Recent Activities", *IEEE Solid-State Circuits Magazine*, vol. 13, no. 3, 2021, pp. 54-55, DOI: 10.1109/MSSC.2021.3088820.

e.2. **Sandra Veljković**, Miloš Marjanović, Danijel Danković, "IEEE SSCS/EDS Serbia and Montenegro Chapter and University of Nis Student Branch Chapter Activities", *IEEE Solid-State Circuits Magazine*, vol. 14, no. 3, 2022, pp. 102-103, DOI: 10.1109/MSSC.2022.3179889.

e.3. **Sandra Veljković**, Miloš Marjanović, Danijel Danković, "STEM projects in Nis, Serbia", *IEEE Region 8 News*, vol. 23, no. 4, 2022, p. 6.

e.4. **Sandra Veljković**, Miloš Marjanović, Emilija Živanović, Danijel Danković, "A Specialized High School Course for STEM Education: A Case Study of FEE-UNI", *IEEE Electron Devices Society Newsletter*, vol. 30, no. 4, 2023, pp. 47-48, ISSN: 1074 1879.

e.5. **Sandra Veljković**, Miloš Marjanović, Emilija Živanović, Danijel Danković, "Let's All Go to the 16th IEEESTEC!", *IEEE Solid-State Circuits Magazine*, vol. 15, no. 2, 2023, pp. 121-124, DOI: 10.1109/MSSC.2023.3269355.

e.6. **Sandra Veljković**, Emilija Živanović, Vojkan Davidović and Danijel Danković, "2023 International Conference on Microelectronics," *IEEE Solid-State Circuits Magazine*, vol. 16, no. 2, 2024, pp. 106-107, DOI: 10.1109/MSSC.2024.3388791.

e.7. **Sandra Veljković**, Emilija Živanović, Miloš Marjanović, Nikola Mitrović, Danijel Danković, "IEEE Electron Devices Society/SSCS Serbia and Montenegro Joint Chapter's Role in Promoting Science and Engineering", *IEEE Solid-State Circuits Magazine*, vol. 17, no. 2, 2025, pp. 97-97, ISSN: 1943-0582, DOI: 10.1109/mssc.2025.3564423.

e.8. **Sandra Veljković**, Emilija Živanović, Milos Marjanović, Nikola Mitrović, Vojkan Davidović, Danijel Danković, "IEEE Activities in Niš: MIEL 2025 and INSPIRE Program", *IEEE Solid-State Circuits Magazine*, vol. 18, no. 1, 2026, pp. 109-110, DOI: 10.1109/MSSC.2025.3635551

e.9. Danijel Danković, Emilija Živanović, Miloš Marjanović, Nikola Mitrović, **Sandra Veljković**, "IEEESTEC – 18th International Students' Projects Conference", *IEEE Electron Devices Society Newsletter*, vol. 33, no. 1, 2026, ISSN: 1074 1879, pp. 70-71.

e.10. **Sandra Veljković**, Emilija Živanović, Vojkan Davidović, Danijel Danković, "Report on the IEEE EDS Mini-Colloquium on Trends and Challenges in Microelectronics, Niš, Serbia", *IEEE Electron Devices Society Newsletter*, vol. 33, no. 1, 2026, ISSN: 1074 1879, pp. 72-73.

ИЗЈАВА О АУТОРСТВУ

Изјављујем да је докторска дисертација, под насловом

Допринос анализи процеса одговорних за нестабилности MOS транзистора са дебелим оксидом гејта при различитим видовима напрезања

која је одбрањена на Електронском факултету Универзитета у Нишу:

- резултат сопственог истраживачког рада;
- да ову дисертацију, ни у целини, нити у деловима, нисам пријављивала на другим факултетима, нити универзитетима;
- да нисам повредила ауторска права, нити злоупотребила интелектуалну својину других лица.

Дозвољавам да се објаве моји лични подаци, који су у вези са ауторством и добијањем академског звања доктора наука, као што су име и презиме, година и место рођења и датум одбране рада, и то у каталогу Библиотеке, Дигиталном репозиторијуму Универзитета у Нишу, као и у публикацијама Универзитета у Нишу.

У Нишу, 5.5.2026.

Потпис аутора дисертације:

Сандра З. Вељковић

ИЗЈАВА О ИСТОВЕТНОСТИ ШТАМПАНОГ И ЕЛЕКТРОНСКОГ ОБЛИКА ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Наслов дисертације:

Допринос анализи процеса одговорних за нестабилности MOS транзистора са дебелим оксидом гејта при различитим видовима напрезања

Изјављујем да је електронски облик моје докторске дисертације, коју сам предала за уношење у **Дигитални репозиторијум Универзитета у Нишу,** истоветан штампаном облику.

У Нишу, 5. 5. 2026.

Потпис аутора дисертације:

Сандра З. Вељковић

ИЗЈАВА О КОРИШЋЕЊУ

Овлашћујем Универзитетску библиотеку „Никола Тесла“ да у Дигитални репозиторијум Универзитета у Нишу унесе моју докторску дисертацију, под насловом:

Допринос анализи процеса одговорних за нестабилности MOS транзистора са дебелим оксидом гејта при различитим видовима напрезања

Дисертацију са свим прилозима предала сам у електронском облику, погодном за трајно архивирање.

Моју докторску дисертацију, унету у Дигитални репозиторијум Универзитета у Нишу, могу користити сви који поштују одредбе садржане у одабраном типу лиценце Креативне заједнице (Creative Commons), за коју сам се одлучила.

1. Ауторство **(CC BY)**
2. Ауторство – некомерцијално **(CC BY-NC)**
3. **Ауторство – некомерцијално – без прераде (CC BY-NC-ND)**
4. Ауторство – некомерцијално – делити под истим условима **(CC BY-NC-SA)**
5. Ауторство – без прераде **(CC BY-ND)**
6. Ауторство – делити под истим условима **(CC BY-SA)**

У Нишу, 5.5.2026.

Потпис аутора дисертације:

Сандра З. Вељковић