

Спецификација предмета за књигу предмета

Студијски програм		Електротехника и рачунарство		
Изборно подручје (модул)		Електроника - Електронска кола и ембедед системи		
Врста и ниво студија		Основне академске студије		
Назив предмета		Архитектуре дигиталних система		
Наставник (за предавања)		Ђорђевић Љ. Горан		
Наставник/сарадник (за вежбе)		Јовановић Д. Милица		
Наставник/сарадник (за ДОН)		Стојановић З. Игор		
Број ЕСПБ	5	Статус предмета (обавезни/изборни)	Обавезни	
Услов	Дигитална електроника			
Циљ предмета	Циљ предмета је упознавање студената са основним принципима пројектовања дигиталних система са нагласком на приступу заснованом на употреби језика за опис хардвера.			
Исход предмета	Исход предмета је способност студената да користе технике, вештине и савремена инжењерска средства за пројектовање дигиталних система, што укључује: а) симулацију дигиталних система моделираних употребом језика за опис хардвера и б) синтезу и имплементацију пројеката дигиталних система у технологији програмабилних дигиталних кола.			
Садржај предмета				
Теоријска настава	Увод у дигиталне системе: имплементационе технологије и принципи пројектовања дигиталних кола и система. Програмабилна дигитална кола: архитектура FPGA кола, ток пројектовања, софтверски алати и развојни системи. Увод у VHDL: структура кода, стилови пројектовања, пројектне јединице. Лексички елементи и објекти: типови података, сигнали, варијабле и поља, конверзија података, оператори и атрибути. Конкурентне наредбе: WHEN, SELECT и GENERATE, концептуални дијаграми, оптимизација и синтеза конкурентног кода. Секвенцијални код: процеси, наредбе IF, CASE и LOOP, синтеза секвенцијалног кода, секвенцијални код за комбинациона и секвенцијална кола. Коначни аутомати: дијаграм стања и дијаграм алгоритамске машине стања, VHDL опис коначног аутомата, кодирање стања. Пакети и компоненте: конструкције PACKAGE и COMPONENT, хијерархијско и структурно пројектовање у VHDL-у. Креирање параметризованих VHDL описа. Функције и процедуре.			
Практична настава (вежбе, ДОН, студијски истраживачки рад)	Практична настава обухвата циклус од осам лабораторијских вежби: 1) ток пројектовања за FPGA; 2) употреба шематског едитора; 3) симулација и синтеза VHDL програма; 4) конкурентни VHDL код; 5) секвенцијални VHDL код; 6) моделирање коначни аутомати у VHDL-у; 7) рад са пакетима и библиотекама; 8) примена функција и процедура.			
Литература				
1	Горан Љ. Ђорђевић, „Архитектуре микросистема“, Електронски факултет Ниш, 2009.			
2	V. A. Pedroni, „Circuit Design with VHDL“, MIT Press, Cambridge, Massachusetts, 2004.			
3	P.P. Chu, „RTL Hardware Design Using VHDL, Coding for Efficiency, Portability, and Scalability“, John Wiley & Sons, Inc. Hoboken, New Jersey, 2006.			
4				
5				
Број часова активне наставе недељно током семестра/триместра/године				
Предавања	Вежбе	ДОН	Студијски истраживачки рад	Остали часови
2	1	1	0	0
Методе извођења наставе	Предавања, аудитивне вежбе, лабораторијске вежбе, консултације, колоквијуми.			
Оцена знања (максимални број поена 100)				
Предиспитне обавезе	поена	Завршни испит		поена
активност у току предавања		писмени испит		25
практична настава	30	усмени испит		25
колоквијуми	20			
семинари				